



UNIVERSITATEA “POLITEHNICA” din BUCUREȘTI
ȘCOALA DOCTORALĂ ETTI-B
Nr. Decizie 535 din 28.07.2020

Rezumatul Tezei de Doctorat

**CIRCUITE INTEGRATE COMPLEXE UTILIZATE ÎN
MEDIUL RADIOACTIV PREZENT ÎN EXPERIMENTUL
DE FIZICA ENERGIIILOR ÎNALTE LHCb ȘI
EXTRAPOLARE CĂTRE EXPERIMENTELE SPAȚIALE**

Doctorand: **Ing. Vlad-Mihai PLĂCINTĂ**

COMISIA DE DOCTORAT

Președinte	Gheorghe BREZEANU, PhD	de la	Universitatea POLITEHNICA din București
Conducător de doctorat	Cristian RAVARIU, PhD	de la	Universitatea POLITEHNICA din București
Referent	Stephen WOTTON, PhD	de la	Universitatea din Cambridge
Referent	Ioan URSU, PhD	de la	Institutul Național de Cercetare- Dezvoltare pentru Fizică și Inginerie Nucleară Horia Hulubei (IFIN-HH)
Referent	Florin BABARADA, PhD	de la	Universitatea POLITEHNICA din București

BUCUREȘTI 2020

Cuprins

Lista Abrevierilor.....	v
Introducere	1
1.1 Domeniul Tezei de Doctorat.....	1
1.2 Scopul Tezei de Doctorat.....	1
1.3 Conținutul Tezei de Doctorat.....	2
1.4 CERN și Complexul de Acceleratoare	
1.5 Experimentul și Colaborarea LHCb	
1.5.1 Obiectivele Colaborării LHCb	
1.5.2 Detectorul LHCb	
1.5.3 Arhitectura sub-detectorilor RICH	
Efecte Induse de Radiație în Dispozitivele Semiconductoare	3
2.1 Parametri Specifici pentru Efectele Induse de Radiație în Dispozitivele Electronice	3
2.2 Efecte Fizice Cumulative în Dispozitivele Semiconductoare.....	4
2.2.1 Doza Totală Ionizantă.....	4
2.2.2 Defecte prin Dislocare de Atomi	4
2.3 Evenimente Singulare și Defecte Funcționale în Circuitele Integrate.....	5
2.3.1 Evenimente Singulare – Mecanisme Fizice.....	5
2.3.2 Eveniment Singular Tranzitoriu	5
2.3.3 Eveniment Singular de tip “Upset”	5
2.3.4 Eveniment Singular Funcțional	6
2.3.5 Eveniment Singular de tip “Latch-up”	6
2.3.6 Evenimente Singulare de tip “Gate Rupture” și “Burnout”	6
2.3.7 Proceduri de Măsurare SEE	
2.4 Tehnici de Corecție a Erorilor	
2.4.1 Soluții Tehnologice pentru Imunizarea la Radiații	
2.4.2 Soluții la nivel logic pentru Imunizarea la Radiații	
2.5 Descrierea Mediului Radioactiv	
Caracterizarea ASIC-ului SPACIROC2 sub Incidența Radiației.....	7
3.1 Descrierea ASIC-ului SPACIROC2	7
3.2 Aranjamentul Experimental și Rutinele de Testare	7
3.3 Rezultatele Iradierii și Analiza de Date	8
3.3.1 Iradieră cu Ioni	9
3.3.2 Iradieră cu Protoni la o Energie de 35 MeV	9
3.3.3 Iradieră cu Protoni la o Energie de 200 MeV	

3.3.4	Iradierea cu Raze X	
3.4	Concluzii	10
Caracterizarea FPGA-ului KINTEX-7 sub Incidența Radiației		11
4.1	Dispozitivul sub Test	11
4.2	Aranjamentul Experimental	11
4.3	Firmware FPGA pentru Testare în Radiații	
4.3.1	Soluții pentru Corecția Erorilor în Memoria de Configurare FPGA	
4.3.2	Soluții pentru Testarea și Corecția Erorilor în Resurse Logice Dedicat	13
4.4	Rezultatele Iradierii și Analiza de Date	14
4.4.1	Iradierea cu Ioni	15
4.4.2	Iradierea cu Protoni	
4.4.3	Iradierea cu Raze X	
4.4.4	Iradierea într-un câmp mixt de radiație	
4.4.5	Extrapolarea Rezultatelor în mediul LHCb-RICH	
4.5	Concluzii	16
Caracterizarea FPGA-ului Accelerator sub Incidența Radiației		17
5.1	Aranjamentul Experimental	17
5.2	Versiuni de Firmware FPGA Propuse pentru Testarea în Radiații	
5.3	Rezultatele Iradierii și Analiza de Date	
5.3.1	Iradierea cu Protoni	19
5.3.2	Iradierea cu Raze X	
5.4	Parametrizarea Matematică a Curentului de Scurgere Global Indus de TID	
5.5	Concluzii	20
Concluzii și Contribuții Originale		21
6.1	Rezumatul Rezultatelor	
6.2	Contribuții originale	21
6.3	Lista de Lucrări și Participări la Conferințe	25
6.3.1	Lucrări Publicate Relevante cu Subiectul Tezei de Doctorat	25
6.3.2	Prezentări Susținute la Conferințe Internaționale, Workshop-uri, Simpozioane și în cadrul colaborării LHCb la CERN	29
6.3.4	Participări la Școli Internaționale și Cursuri	31
6.4	Perspective și Direcții Viitoare	32
Anexe		
A.1	VHDL Code for Single Chain of FF Architecture (KINTEX-7 FPGA)	
A.2	VHDL Code for FF Level TMR Architecture (KINTEX-7 FPGA)	
A.3	VHDL Code for Extended Cell Level TMR Architecture (KINTEX-7 FPGA)	
A.4	VHDL Code for I/O block Ring Oscilator Architecture (KINTEX-7 FPGA)	

A.5 Schematic Diagram of the AX250 antifuse FPGA	
A.6 Schematic Diagram of the DAQ System	
A.7 Schematic Diagram of the Communication Board	
A.8 VHDL Code for Basic TMR Architecture (Accelerator FPGA)	
A.9 VHDL Code for Embedded RAM Readout Firmware (Accelerator FPGA)	
A.10 VHDL Code for LHCb-RICH like Firmware (Accelerator FPGA)	
A.11 Photos During the Production Testing and Quality Assurance of the PDMDB Plugin Modules	
Bibliografie Selectivă.....	33

Lista Abrevierilor

ADC – Analog-to-Digital Converter (Convertor Analog-Digital)

ASIC – Application Specific Integrated Circuit (Circuit Specific pentru o Aplicație)

BiCMOS – Bipolar Complementary MOSFET

BJT – Bipolar Junction Transistor

BRAM – Block RAM

C-Cell – Combinational Cell (Celulă Combinațională)

CERN – European Organization for Nuclear Research

CHARM – CERN High Energy Accelerator Mixed Field Facility

CL – Confidence Level (Nivel de Confidență)

CMOS – Complementary MOSFET

CRAM – Configuration RAM (Memoria de configurare RAM)

DAC – Digital-to-Analog Converter (Convertor Digital-Analog)

DAQ – Data Acquisition (Achiziție de Date)

DD – Displacement damage (Defect prin Dislocare de Atomi)

DUT – Device Under Test (Dispozitiv sub Test)

FF – Flip-Flop

FPGA – Field Programmable Gate Array

GUI – Graphical User Interface (Interfață Grafică Utilizator)

HDMI – High-Definition Multimedia Interface

HEP – High Energy Physics (Fizica Energiilor Înalte)

HfO₂ – Hafnium Dioxide (Dioxid de Hafniu)

ISS – International Space Station (Stația Internațională Spațială)

JEM-EUSO – Joint Experiment Missions for Extreme Universe Space Observatory

JTAG – Joint Test Action Group

LET – Linear Energy Transfer (Energia Liniară Transferată)

LHC – Large Hadron Collider

LHCb – Large Hadron Collider beauty

LUT – Look-up Table

LVDS – Low Voltage Differential Signaling

MaPMT – Multi-Anode Photomultiplier Tube

MBU – Multi Bit Upset

NIEL – Non-Ionizing Energy Loss (Pierderea Energiei Ne-ionizante)

NMOS – N-channel MOSFET

PCB – Printed Circuit Board (Circuit Imprimat)

PDMDB – Photodetection Module Digital Board

PMOS – P-channel MOSFET

R-Cell – Register Cell (Celulă Secvențială)

RAM – Random Access Memory

SCR – Silicon Controlled Rectifier

SE – Single Ended

SEE – Single Event Effects

SEL – Single Event Latch-up

SBU – Single Bit Upset

SEU – Single Event Upset

Si – Silicon (Siliciu)

SiGe – Silicon Germanium Technology

SiO₂ – Silicon Dioxide (Dioxid de Siliciu)

SPACIROC – Spatial Photomultiplier Array Counting and Integrating Readout Chip

SRAM – Static Random-Access Memory

TCP/IP – Transmission Control Protocol/Internet Protocol

TID – Total Ionizing dose (Doza Totală Ionizantă)

TSMC – Taiwan Semiconductor Manufacturing Company

UART – Universal Asynchronous Receiver-Transmitter

UHECR – Ultra-High Energy Cosmic Rays

Capitolul 1

Introducere

Aplicațiile critice ce includ experimentele din domeniul ingineriei nucleare, e.g. cele bazate pe acceleratoare de particule și cele din spațiul cosmic, au o cerință ridicată de dispozitive semiconductoare fiabile. Astfel de aplicații dispun de un fond variat de radiații ionizante, care poate induce probleme funcționale și/sau perturbații în întregul experiment.

1.1 Domeniul Tezei de Doctorat

În general, din cauza prețului scăzut, componentele comerciale sunt considerate soluții optime pentru experimentele ce operează în mediile cu radiații ionizante. Totodată, utilizarea acestor componente implică probabilitatea de apariție a unor probleme de fiabilitate induse de radiație. Este impetuos necesară testarea în prealabil a tuturor componentelor, în special a celor comerciale, ce nu sunt concepute să funcționeze în medii cu radiații ionizante.

Testele privind rezistența la radiații ionizante a circuitelor integrate sunt complexe și includ atât proiectarea unui stand dedicat pentru monitorizarea circuitului testat precum și cunoștințe de fizica semiconductorilor pentru o bună înțelegere a fenomenului de interacțiune a radiației cu materia. Cea mai sigură metodă de testare constă în expunerea circuitului la un fascicul accelerat de particule și monitorizarea răspunsului acestuia. Rezultatele pot fi extrapolate la un anumit mediu radioactiv corespondent unei anumite aplicații și astfel fiabilitatea circuitului poate fi estimată.

1.2 Scopul Tezei de Doctorat

În decursul anilor 2019-2020, în cadrul experimentului Large Hadron Collider beauty (LHCb) [1] de la CERN, este implementată prima fază a programului de îmbunătățire a întregii arhitecturi cuprinzând: structura mecanică, fotosenzorii și electronica de citire.

Scopul acestei teze de doctorat este axat pe testarea rezistenței la radiații ionizante precum și investigarea efectelor induse de radiații în trei circuite integrate complexe: 1 ASIC și 2 tehnologii comerciale de FPGA. Circuitul de tip ASIC a fost proiectat să funcționeze în

spațiul cosmic în cadrul experimentului JEM-EUSO [2] andocat la ISS. Tehnologiile de FPGA au fost propuse pentru a fi utilizate în partea de citire digitală a subdetectorilor LHCb-RICH pe durata primei faze a programului de îmbunătățire.

1.3 Conținutul Tezei de Doctorat

Primul capitol cuprinde o scurtă introducere în domeniu, scopul și motivația tezei de doctorat precum și câteva noțiuni fundamentale pentru mediul radioactiv din spațiul cosmic și cel al experimentelor din fizica energiilor înalte cum ar fi cel al experimentului LHCb de la CERN.

Cel de-al doilea capitol prezintă modul în care radiația interacționează cu materia și implicit cu straturile semiconductoare ale unui dispozitiv electronic asigurând o mai bună înțelegere a mecanismelor de apariție pentru diferite categorii de efecte induse de radiație.

În capitolul al treilea sunt prezentate testele privind rezistența la radiații ionizante a circuitului ASIC, SPACIROC2, expus la diferite fascicule de particule: ioni, protoni și raze X. Sunt prezentate metode și tehnici de detecție, măsurare și corecție a diferitor efecte induse de radiație. Rezultatele și concluziile se regăsesc la finalul capitolului și sunt extrapolate pentru aplicația JEM-EUSO.

Capitolul al patrulea prezintă campania de iradiere a FPGA-ului de tip SRAM din familia KINTEX-7 fabricată de Xilinx. Acesta a fost expus la diferite fascicule de particule: protoni, ioni, raze X și un câmp mixt de radiație. Diferite metodologii de testare sunt propuse pentru a detecta și corecta efectele induse de radiația ionizantă în FPGA. Pe baza rezultatelor sunt stabilite concluziile privind fiabilitatea acestui FPGA în mediul LHCb-RICH.

În cel de-al cincilea capitol este prezentată campania de iradiere organizată pentru a testa fiabilitatea FPGA-ului în tehnologia antifuzibilă din familia Axcelerator produsă de Microsemi (acum Microchip). Rezultatele iradierii și concluziile sunt prezentate la finalul capitolului.

Ultimul capitol prezintă concluziile privind fiabilitatea celor trei circuite la radiații ionizante, contribuțiile originale precum și activitatea științifică pe toata durata studiilor de doctorat. La finalul capitolului sunt conturate planurile și direcțiile viitoare de cercetare.

Capitolul 2

Efecte Induse de Radiație în Dispozitivele Semiconductoare

2.1 Parametri Specifici pentru Efectele Induse de Radiație în Dispozitivele Electronice

Efectele induse de radiație în dispozitivele semiconductoare pot fi activate prin unul dintre cele două mecanisme: ionizare sau dislocare de atomi. În urma acestora, parametrii electrici și funcționali ale dispozitivelor electronice sunt alterați, astfel încât pot cauza erori globale atât în dispozitiv cât și în aplicația din care face parte. Efectele induse de radiație sunt clasificate în efecte cumulative și efecte cauzate de evenimente singulare (Single Event Effects - SEEs) așa cum se poate observa în fig. 2.1.

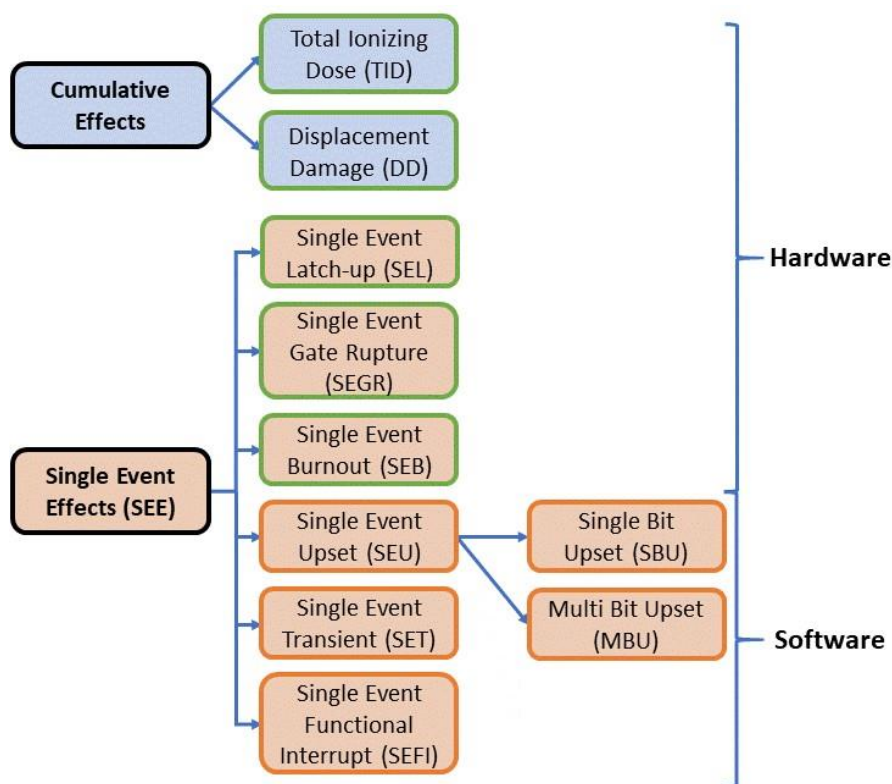


Fig. 2.1 Clasificarea efectelor induse de radiație în dispozitivele semiconductoare

2.2 Efecte Fizice Cumulative în Dispozitivele Semiconductoare

Efectele cumulative [3] sunt datorate acumulării de sarcini sau defecte în stratul semiconductor al unui dispozitiv pe durata întregii expuneri la o sursă de radiație. Acestea, la rândul lor, sunt clasificate în două categorii: defecte cauzate de doza totală ionizantă (Total Ionizing Dose – TID) și defecte cauzate prin dislocare de atomi (Displacement Damage - DD).

2.2.1 Doza Totală Ionizantă

Performanța dispozitivelor electronice poate fi degradată în urma dozei acumulate în oxizii dielectrici, care de obicei sunt fie SiO_2 sau HfO_2 (ca și dielectric al porții) în dispozitivele CMOS moderne [4]. Prin ionizare sunt generate perechile de electroni-goluri și pot fi separate de către un câmp electric local. Golurile blocate în straturile dielectrice sau acceptorii/donorii din zona de interfață Si- SiO_2 sunt principalele motive ale producției de sarcini localizate ce conduc la o deteriorare și o funcționare defectuoasă a dispozitivelor electronice.

Efectele cauzate de TID în dispozitivele electronice depind de tipul de tehnologie. Tehnologia bipolară manifestă creșteri ale curenților de scurgeri și degradarea factorului de amplificare [5]. Tehnologia CMOS este afectată cel mai tare de TID și se manifestă prin diferite tipuri de defecte, cum ar fi: scăderea transconductanței, creșterea zgomotului, creșterea curenților de scurgere și modificări ale tensiunilor de prag [6].

În această teză, *creșterea curentului de scurgere cauzat de TID* este definită ca un exces global al curentului consumat pentru un circuit integrat supus la o sursă de radiație. [7].

2.2.2 Defecte prin Dislocare de Atomi

Pierderea energiei neionizante (non-ionizing energy loss - NIEL) în Si poate cauza dislocări de atomi din structura de bază, conducând la schimbări morfologice și implicit la o degradare a dispozitivului electronic. Astfel de efecte sunt graduale și se exprimă de obicei ca numărul de neutroni echivalenți cu o energie de 1 MeV raportat la o anumită suprafață (**1 MeV neq.**

/cm²). Datorită faptului că sunt proporționale cu NIEL, astfel de defecte se pot exprima și în MeV · cm²/g [8].

2.3 Evenimente Singulare și Defecte Funcționale în Circuitele Integrate

2.3.1 Evenimente Singulare – Mecanisme Fizice

Efectele cauzate de evenimentele singulare (SEEs) sunt activate de traiectoria unei particule încărcate energetic care își pierde energia prin ionizare în straturile semiconductoare ale unui dispozitiv. În urma procesului de ionizare, o sarcină localizată se va depozita în materialul semiconductor. Dacă aceasta este mai mare decât o valoare de prag, denumită sarcină critică (critical charge - Q_c) [9], atunci probabilitatea de apariție a SEE este foarte mare. Sarcina critică este generată într-un volum critic al dispozitivului cunoscut sub denumirea de volumul sensibil (sensitive volume).

În funcție de zona în care are loc depozitarea de sarcini într-un circuit integrat, efectele cauzate de evenimentele singulare se pot manifesta prin defecte funcționale la nivel software, la nivel hardware care pot fi temporare sau chiar ireversibile.

2.3.2 Eveniment Singular Tranzitoriu

Efectele singulare tranzitorii (Single Event Transient - SET) reprezintă perturbații temporare ce pot fi induse de către o singură particulă ce lovește stratul de semiconductor al unui dispozitiv electronic. SET se manifestă ca un puls parazit indus și care poate fi descris prin formă, lățime/durată și amplitudine [10].

2.3.3 Eveniment Singular de tip “Upset”

Sarcinile depuse în straturile semiconductoare de către o particulă încărcată energetic pot conduce la erori software și astfel, se poate schimba starea logică a unui bit din “0” în “1” sau viceversa (Single Event Upset - SEU). Astfel de schimbări de stări ale biților sunt posibile în circuitele digitale cum ar fi: celule de memorie, celule Flip-Flop (FF), structuri de tip look-up

table (LUT) etc. În funcție de numărul de biți care sunt afectați în urma depozitării sarcinii de o singură particulă, SEU se subclasifică în: Single Bit Upset (SBU) și Multi Bit Upset (MBU).

2.3.4 Eveniment Singular Funcțional

Evenimentele singulare funcționale (Single Event Functional Interrupt - SEFI) reprezintă efecte software ce se manifestă ca o perturbație temporară a unui circuit integrat. În circuitele moderne, cum ar fi circuitele de tip FPGA, SEFI se manifestă prin unul din următoarele moduri: blocări de funcționalitate, pierderi parțiale sau complete de date, activarea unor rutine de resetare sau repornire etc. Astfel de efecte sunt corectate doar printr-o intervenție externă cum ar fi reconfigurarea/reprogramarea sau o simplă realimentare a circuitului integrat [11].

2.3.5 Eveniment Singular de tip “Latch-up”

Evenimentele singulare de tip “latch-up” (Single Event Latch-up - SEL) sunt defecte hardware activate de către o particulă încărcată energetic și sunt identificate ca stări de consum ridicat de putere între terminalele de alimentare ale unei structuri CMOS [12]. În general, într-o structură de tip CMOS, sunt înglobați doi tranzistori bipolari paraziți ce se comportă în funcționare normală ca PMOS și NMOS. Astfel, se formează o structură parazită de tip p-n-p-n cunoscută sub denumirea de tiristor. Dacă sarcina depozitată în urma ionizării este suficient de mare, poate activa unul din cei doi tranzistori paraziți și prin urmare structura de tiristor se activează. În urma acestui proces, se produce un scurt-circuit între terminalele de alimentare ale unei structuri CMOS care poate fi corectată doar prin realimentarea circuitului.

2.3.6 Evenimente Singulare de tip “Gate Rupture” și “Burnout”

Două evenimente singulare distructive și permanente pot fi induse de o particulă suficient încărcată energetic și pot provoca efecte ireversibile prin distrugerea dielectricului porții într-un transistor MOS (Single Event Gate Rupture - SEGR) sau distrugere prin ambalare termică (Single Event Burnout - SEB) în dispozitivele de putere.

Capitolul 3

Caracterizarea ASIC-ului SPACIROC2 sub Incidența Radiației

ASIC-ul **Spatial Photomultiplier Array Counting and Integrating Readout Chip** (SPACIROC) [13] reprezintă un circuit conceput pentru arhitecturile de citire ale semnalelor analogice provenite de la tuburi fotomultiplicatoare cu 64 de canale (multi anode photomultiplier tubes - MaPMTs). A fost proiectat pentru a îndeplini cerințele misiunii **Joint Experiment Missions for Extreme Universe Space Observatory** (JEM-EUSO) în termeni de citire a fotodetectorilor de tip MaPMT.

3.1 Descrierea ASIC-ului SPACIROC2

ASIC-ul SPACIROC2 a fost conceput de grupul Omega Micro în colaborare cu grupul JEM-EUSO. Circuitele interne ocupă o suprafață activă de $\sim 19 \text{ mm}^2$ ($4.6 \text{ mm} \times 4.1 \text{ mm}$) fiind implementate în tehnologia de $0.35 \mu\text{m}$ SiGe BiCMOS. ASIC-ul dispune de 64 de intrări cu polaritate negativă pentru a satisface nevoile de compatibilitate cu senzori de tip MaPMT. Circuitele interne asigură o eficiență de 100% pentru o sarcină măsurată mai mare de 50 fC, corespunzând cu 1/3 fotoelectroni (p.e.).

3.2 Aranjamentul Experimental și Rutinele de Testare

Pentru monitorizarea și caracterizarea circuitului SPACIROC2 –numit DUT în acest capitol – atât în testele de laborator cât și pe durata testelor de iradiere, a fost proiectat și implementat un aranjament experimental [14] conform standardelor de testare privind rezistența la radiație a circuitelor integrate. Structura aranjamentului experimental este redată în fig. 3.4 și este compusă din următoarele: sursă de alimentare, sistemul de achiziție de date, placa de test DUT, un generator de semnal și două calculatoare.

Placa de test DUT încorporează ASIC-ul SPACIROC2 și conține toate componentele pasive și active necesare pentru a asigura o funcționalitate completă. Generatorul de semnal este necesar pentru a injecta o sarcină de test corespunzătoare a 1/3 fotoelectroni utilizată pentru măsurările de eficiență.

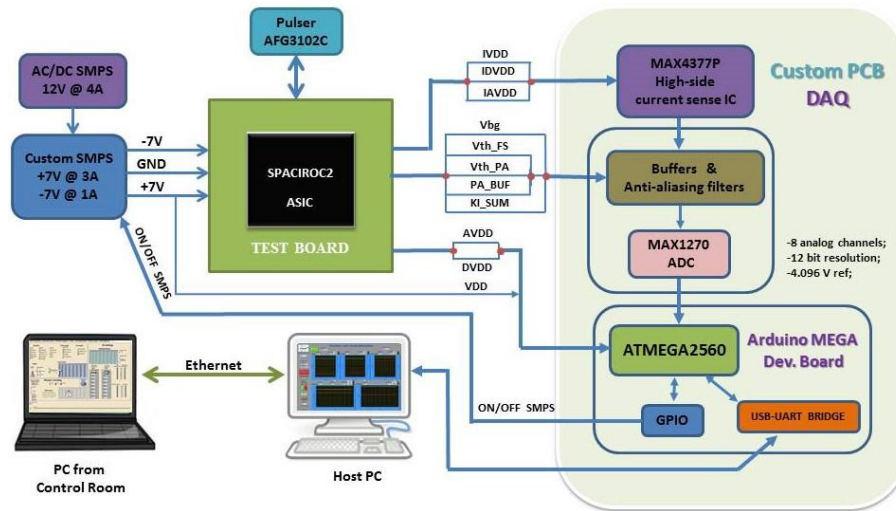


Fig. 3.4 Structura standului experimental pentru evaluarea circuitului SPACIROC2 [14]

Placa cu sursa de alimentare asigură necesarul de putere pentru funcționarea corectă a DUT prin furnizarea a două tensiuni independente de +/- 7 V față de masă (ground).

Sistemul de achiziții a datelor este proiectat în jurul unei plăci de dezvoltare comerciale ce înglobează microcontrolerul ATMEGA2560 [15]. Sistemul permite managementul puterii consumate de către DUT pe partea analogică, digitală precum și monitorizarea diferitor semnale interne (e.g. probe analogice, tensiuni de referință etc.). Cu ajutorul unei interfețe grafice utilizator (GUI) realizată în LabVIEW, sunt posibile controlul, monitorizarea întregului stand experimental, afișarea și salvarea datelor măsurate pentru analize ulterioare.

Strategia de monitorizare și testare înainte, în timpul, și după iradiere a fost stabilită împreună cu echipa care a proiectat circuitul obținându-se un set complex de parametri electrici și caracteristici ai DUT. Astfel, pe baza măsurătorilor colectate în timp ce circuitul a fost iradiat precum și după iradiere s-au putut evidenția atât efectele cumulative cauzate de TID cât și evenimente singulare de tip SEU.

3.3 Rezultatele Iradierii și Analiza de Date

SPACIROC2 a fost iradiat folosind fascicule de particule de la următoarele facilități:

- ❖ Ioni la facilitatea SIRAD [16] de la Legnaro National Laboratories din Italia;

- ❖ Protoni cu o energie de 200 MeV la facilitatea de iradiere cu protoni (PIF) [17] de la Paul Scherer Institute din Elveția
- ❖ Protoni cu o energie de 35 MeV la facilitatea 2.88 GeV Cooler Synchrotron COSY-Jülich [18] de la Juelich Research Center din Germania;
- ❖ Raze X cu o energie de 50 keV la facilitatea de iradiere cu raze X [19] de la Padova University din Italia.

3.3.1 Iradierea cu Ioni

Pentru măsurarea ratelor de erori de tip SEE, s-au folosit două tipuri de ioni, ^{16}O și ^{20}Si , cu o energie liniară transferată (LET) de (2.85 ± 0.29) MeV cm^2/mg respectiv (8.59 ± 0.86) MeV cm^2/mg , și folosind diferite unghiuri de înclinare și valori ale fluenței de până la $(1.5 \pm 0.3) \cdot 10^7$ ioni/ cm^2 . Două valori de secțiuni eficace pentru SEU au fost măsurate în registrele de configurare ai DUT: între $0.13 \cdot 10^{-6}$ cm^2/DUT și $9.5 \cdot 10^{-6}$ cm^2/DUT pentru un LET de (8.59 ± 0.86) MeV cm^2/mg și între $1.4 \cdot 10^{-6}$ cm^2/DUT și $20 \cdot 10^{-6}$ cm^2/DUT pentru un LET de (11.15 ± 1.1) MeV $\cdot \text{cm}^2/\text{mg}$. Nu au fost observate evenimente de tip SEL (latch-up). Evenimentele de tip SEU detectate au fost corectate cu ajutorul unei reconfigurări complete a DUT.

3.3.2 Iradierea cu Protoni la o Energie de 35 MeV

O placă de test cu DUT a fost iradiată cu un fascicul de protoni cu o energie de 35 MeV. Pentru această iradiere s-au folosit diferite debite de doză (dose rate) iar circuitul a fost iradiat până la o doză de (150 ± 7.5) krad (Si) ce corespunde unei fluențe totale de $(7 \pm 0.35) \cdot 10^{11}$ protoni/ cm^2 . La aceste debite de doze foarte mari, au fost observate diferite defecte funcționale în mai multe blocuri funcționale, în special în convertoarele digital-analogice (DAC).

Pe lângă aceste defecte funcționale, s-au observat creșteri ale curenților de scurgeri fiind foarte vizibili pe partea digitală a circuitului așa cum poate fi observat în fig. 3.32. În absența fasciculului de iradiere s-a observat și măsurat un efect foarte vizibil de recuperare la temperatura camerei.

Pentru circuitele de tip DAC s-a constatat pierderea liniarității începând cu o doză totală cuprinsă între 80 și 100 krad (Si). După 100 krad (Si) circuitele manifestă defecte funcționale

complete. În fig. 3.34 se pot observa măsurătorile de liniaritate pentru 2 DAC-uri pe durata iradierii cu protoni, precum și după un proces de recuperare de 10 ore la temperatura camerei.

ASIC-ul și-a recăpătat funcționalitatea în urma unui proces de recuperare fără a fi alimentat și care a durat câteva zile. Nu s-au observat evenimente de tip SEL sau efecte permanente după iradierea cu protoni având o energie de 35 MeV.

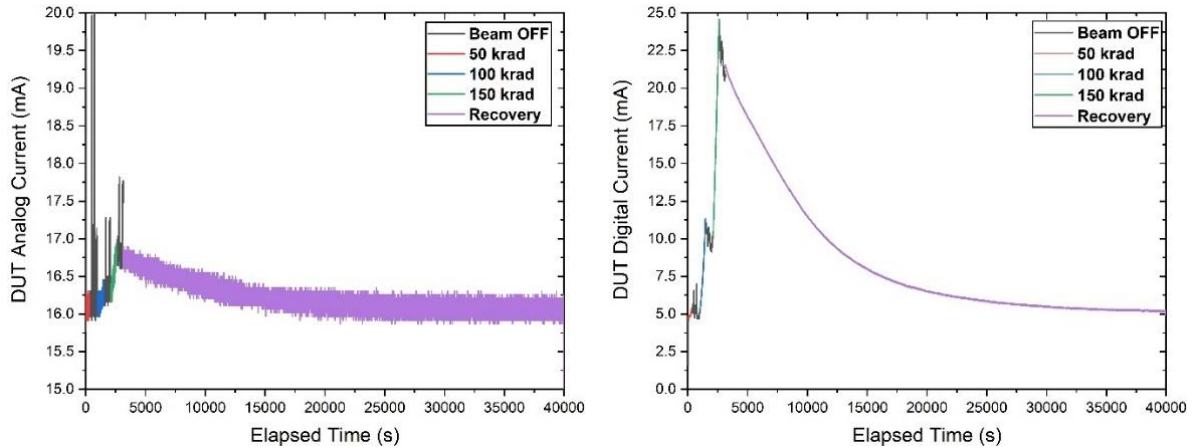


Fig. 3.12 Puterea consumată de DUT pe partea analogică (partea stângă) și pe partea digitală (partea dreaptă) după 3 seturi de iradiere cu câte 50 krad (Si)

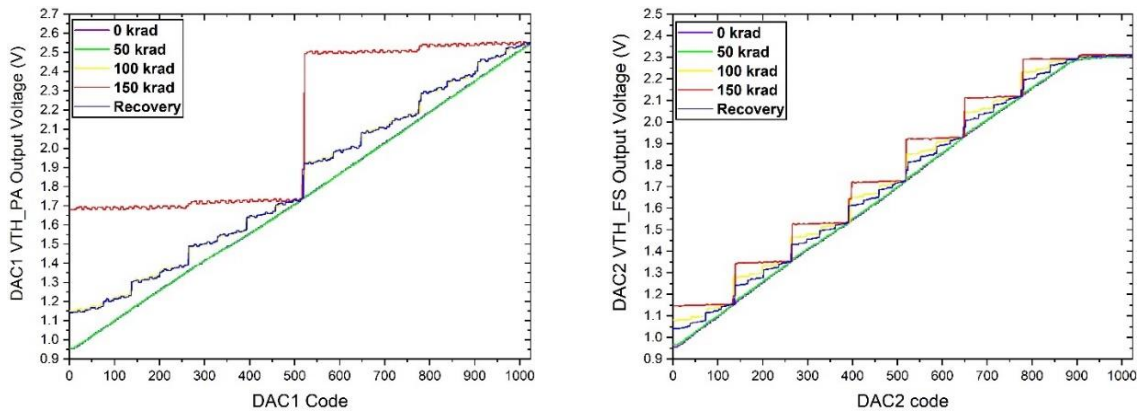


Fig. 3.32 Măsurători ale liniarității pentru DAC1 (partea stângă) și DAC2 după 3 seturi de iradiere cu câte 50 krad (Si)

3.4 Concluzii

Circuitul SPACIROC va opera cu erori mici în experimentul JEM-EUSO pe o durată de 5 ani. Din cauza valorii foarte mici așteptate a debitului dozei ($\sim 2 \cdot 10^{-4}$ rad/s) nu se va observa nicio creștere adițională a curenților de scurgere deoarece rata procesului de recuperare la temperatura camerei este foarte mare. În ceea ce privește SEE, sunt necesare mai multe teste pentru a avea o imagine completă asupra fiabilității circuitului, deoarece valoarea maximă a LET-ului în spațiul cosmic poate ajunge la valori de până la 40 MeV·cm²/mg.

Capitolul 4

Caracterizarea FPGA-ului KINTEX-7 sub Incidența Radiației

4.1 Dispozitivul sub Test

Cel mai mic FPGA din familia KINTEX-7 produsă de Xilinx, XC7K70T, a fost propus ca soluție principală pentru plăcile digitale PDMDDB din aplicația LHCb-RICH. Seria 7 de la Xilinx [20] este prima clasă de FPGA-uri implementată într-o tehnologie de 28 nm folosind procesul avansat HPL (High Performance and Low Power) al companiei TSMC.

Pentru a stabili fiabilitatea FPGA-ului KINTEX-7 într-un mediu radioactiv, a fost proiectat și implementat un aranjament experimental dedicat. Acesta asigură următoarele funcții: managementul puterii consumate, monitorizarea diferitor parametri electrici interni precum și controlul FPGA-ului. Mai multe versiuni de firmware au fost implementate pentru a evalua diferite resurse interne cum ar fi: Flip-Flop-uri (FFs), memoria de configurare (CRAM), blocurile RAM (BRAM) și blocurile I/O. Pe lângă resursele logice interne a fost testată și fiabilitatea circuitului la evenimente de tip SEL precum și rezistența la efecte cumulative induse de TID.

4.2 Aranjamentul Experimental

Structura generală a aranjamentului experimental dedicat pentru evaluarea FPGA-ului KINTEX-7 – numit DUT în acest capitol – este prezentată în fig. 4.2. Acesta este compus din 4 părți principale: placă de test DUT, placă cu sursele de alimentare, sistemul de achiziție de date și placa de citire digitală. Diferite tehnici de implementare au fost folosite pentru a îndeplini anumite condiții speciale de operare în medii radioactive și pentru a putea fi adaptat ușor pentru diferite facilități de iradiere: în aer sau în vid [21].

Placa de test DUT a fost proiectată pentru a respecta anumite constrângeri legate de protecția radiologică și pentru asigurarea unei funcționalități complete a DUT folosind un număr foarte mic de componente externe. Astfel, nu s-a utilizat memorie externă pentru

stocarea configurației, iar interfața JTAG constituie singurul mod prin care DUT poate fi configurat.

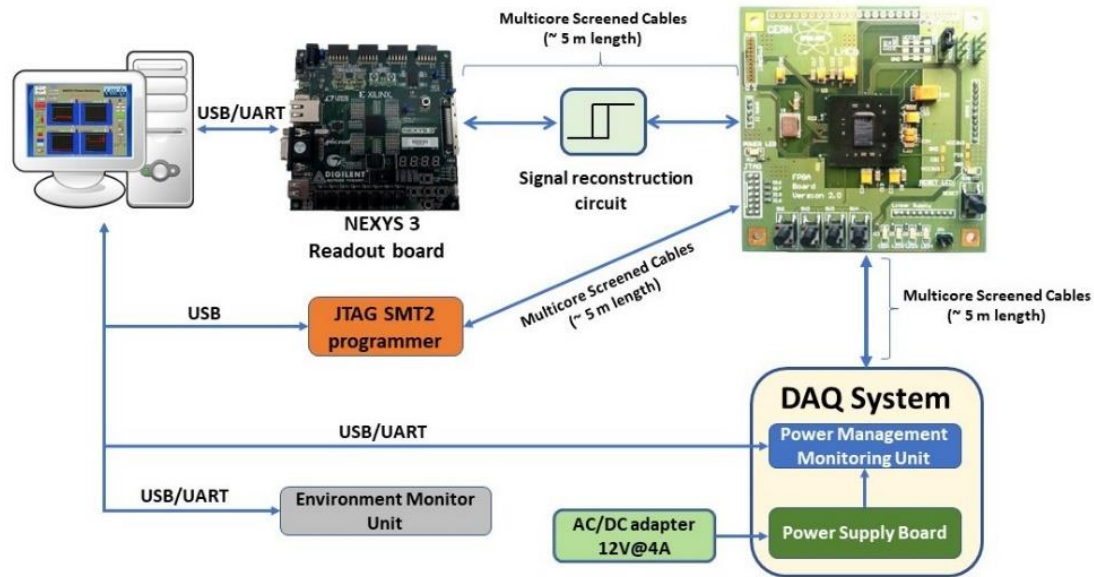


Fig. 4.2 Structura generală a aranjamentului experimental

Placa cu sursele de alimentare a fost implementată în jurul circuitului integrat ADP5050 [22]. Acest circuit reprezintă o soluție dedicată integrată ce asigură surse de alimentare fiabile pentru circuitele integrate complexe așa cum sunt cele de tipul FPGA. Diferitele funcționalități oferite de ADP5050 au fost extinse către placa cu sursele de alimentare, cum ar fi: gamă largă a tensiunii de intrare (4.5 – 12 V), protecții la supratemperatură și scurtcircuit, eficiența de conversie mare și funcțiile de soft-start și activare pentru fiecare canal independent. Tensiunile de alimentare către DUT sunt livrate prin conectori de putere dedicați și cabluri ecranate multifilare. Pentru a compensa căderile de tensiune pe cablurile lungi de aproximativ 5 m, rețelele de compensare și feedback au fost conectate lângă DUT pe placa de test a acestuia.

Calitatea tensiunilor de alimentare reprezintă un pas important pentru a asigura o bună funcționalitate a DUT. Pentru a testa fiabilitatea surselor de alimentare, a fost proiectată o sarcină activă electronică pentru a simula diferite evenimente de tip SEL ce sunt caracterizate prin creșteri de curent abrupte [23]. Astfel, calitatea surselor de alimentare a putut fi stabilită și măsurată.

Sistemul de achiziție de date (DAQ) a fost conceput pentru a monitoriza puterea consumată pe patru dintre cele mai importante ramuri de alimentare ale DUT (VCCINT, VCCAUX, VCCO și VCCIO). Monitorizarea curentului consumat a fost concepută cu circuite integrate dedicate de tip “high-side current sense amplifiers” ce convertesc curentul

ce trece printr-un șunt de putere în tensiune electrică. Tensiunea electrică rezultată este filtrată și apoi direcționată către blocul ADC al unui microcontroler.

Sistemul DAQ citește parametrii electrici cu o rezoluție de 1mV pentru tensiune și respectiv 1 mA pentru curent. Acesta trimite datele măsurate la cerere către o interfața grafică folosind protocolul UART. Interfața grafică ce poate fi observată în fig. 4.5 este utilizată pentru a comunica cu sistemul DAQ și pentru a asigura controlul surselor de alimentare. Datele din interfața grafică sunt salvate în fișiere ASCII, fiind utilizate pentru analize ulterioare. Diferite rutine software au fost implementate pentru a facilita detecția și măsurarea evenimentelor de tip SEL.

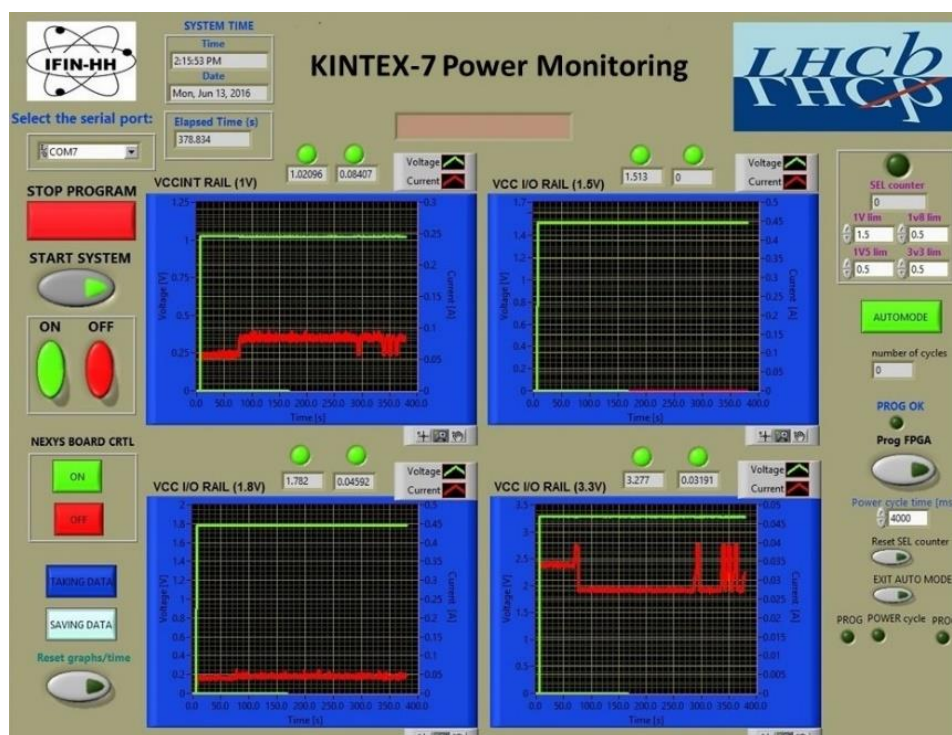


Fig. 4.5 Interfața grafică în LabVIEW proiectată pentru a asigura controlul și monitorizarea sistemului DAQ și implicit a DUT

4.3.2 Soluții pentru Testarea și Corecția Erorilor în Resurse Logice Dedicat

Au fost implementate diferite versiuni și arhitecturi de firmware pentru a testa resursele logice dedicate: FFs, BRAM și blocurile I/O. Pentru o parte dintre acestea s-a implementat o funcție internă pentru detecția și corecția erorilor induse de radiația folosind core-ul "SEM IP". SEM IP a fost folosit pe post de "internal scrubber", iar prin monitorizarea sa externă s-au putut extrage ratele de erori de tip SEU induse de radiație pentru CRAM pe durata iradierii DUT.

Măsurarea ratelor de erori SEU în resursele logice de tip FF s-a realizat prin implementarea a patru arhitecturi pentru organizarea resurselor în diferite configurații de tipul: registru de deplasare și triplarea logicii cu votant majoritar (Triple Modular Redundancy - TMR).

O atenție sporită a fost acordată pentru a testa fiabilitatea blocurilor I/O împotriva erorilor de tip SEU induse de radiație. O configurație dedicată folosind oscilatoare de tip inel (Ring Oscillator - RO) a fost concepută utilizându-se doar blocurile I/O ale DUT. Această structură folosește blocurile I/O ca element de întârziere unde semnalul este propagat prin mai multe blocuri, iar la final acesta este inversat folosind o poartă inversoare, apoi este conectat la intrarea primului element I/O. În acest fel, configurația ilustrată în fig. 4.14, este capabilă să genereze o oscilație proprie, folosind o singură resursă de tip LUT adițională.

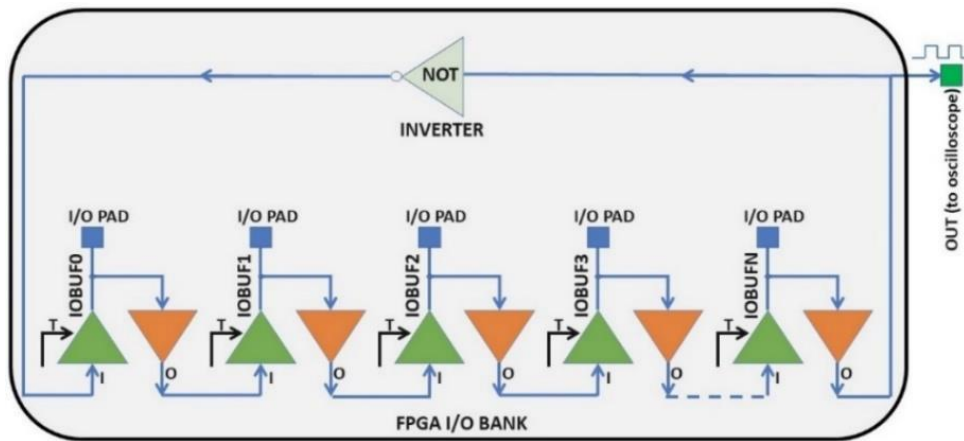


Fig. 4.14 Arhitectura de tip oscilator inel folosind o singură poartă inversoare realizată doar cu blocurile I/O ale DUT - citare proprie [24]

4.4 Rezultatele Iradierii și Analiza de Date

Circuitul FPGA KINTEX-7 a fost testat în radiație folosind diferite fascicule de particule de la următoarele facilități:

- ❖ Ioni la facilitatea SIRAD [16] de la Legnaro National Laboratories din Italia;
- ❖ Ioni la facilitatea de iradiere cu ioni grei (HIF) [25] de la Université Catholique de Louvain din Belgia;
- ❖ Protoni cu o energie de 200 MeV la facilitatea de iradiere cu protoni (PIF) [17] de la Paul Scherer Institute din Elveția;
- ❖ Protoni cu o energie de 35 MeV la facilitatea 2.88 GeV Cooler Synchrotron COSY-Jülich [18] de la Juelich Research Center din Germania;

- ❖ Raze X cu o energie de 50 keV la facilitatea de iradiere cu raze X [19] de la Padova University din Italia;
- ❖ Câmp mixt de radiație folosind facilitatea CHARM de la CERN [26].

4.4.1 Iradierea cu Ioni

Multiple măsurări ale erorilor de tip SEU în resursa CRAM au fost realizate folosind fasciculul de ioni cu o valoare a LET-ului cuprinsă între $(1.3 \pm 0.26) \text{ MeV} \cdot \text{cm}^2/\text{mg}$ și $(32.4 \pm 6.48) \text{ MeV} \cdot \text{cm}^2/\text{mg}$. Valoarea de prag LET pentru acest tip de erori a fost stabilită ca fiind mai mică decât $(1.3 \pm 0.26) \text{ MeV} \cdot \text{cm}^2/\text{mg}$ pentru care s-a măsurat o secțiune eficace de $(1.75 \pm 0.18) \cdot 10^{-4} \text{ cm}^2/\text{DUT}$. Pentru valoarea maximă de LET, $(32.4 \pm 6.48) \text{ MeV} \cdot \text{cm}^2/\text{mg}$, valoarea secțiunii eficace a fost măsurată ca fiind $(170 \pm 26) \cdot 10^{-4} \text{ cm}^2/\text{DUT}$.

Pe lângă integritatea CRAM, o atenție sporită a fost oferită pentru detecția și măsurarea efectelor de tip SEL. Prin urmare, valoarea de prag LET pentru SEL a fost măsurată ca fiind aproape de $(15.6 \pm 3.12) \text{ MeV} \cdot \text{cm}^2/\text{mg}$. Pentru 3 valori diferite ale LET au fost măsurate 3 secțiuni eficace: $(2.8 \pm 0.7) \cdot 10^{-6} \text{ cm}^2/\text{DUT}$ pentru o valoare LET de $(15.6 \pm 3.12) \text{ MeV} \cdot \text{cm}^2/\text{mg}$, $(28 \pm 8.8) \cdot 10^{-6} \text{ cm}^2/\text{DUT}$ pentru o valoare LET de $20.4 \text{ MeV} \cdot \text{cm}^2/\text{mg}$ și $(78 \pm 18) \cdot 10^{-6} \text{ cm}^2/\text{DUT}$ pentru o valoare LET de $32.4 \text{ MeV} \cdot \text{cm}^2/\text{mg}$ [27]. Un exemplu de SEL indus de fasciculul de ioni poate fi observat în partea dreaptă a fig. 4.22. Evenimentele de tip SEL au putut fi corectate doar prin realimentarea DUT, și nu au fost observate nici un efect permanent asupra acestuia.

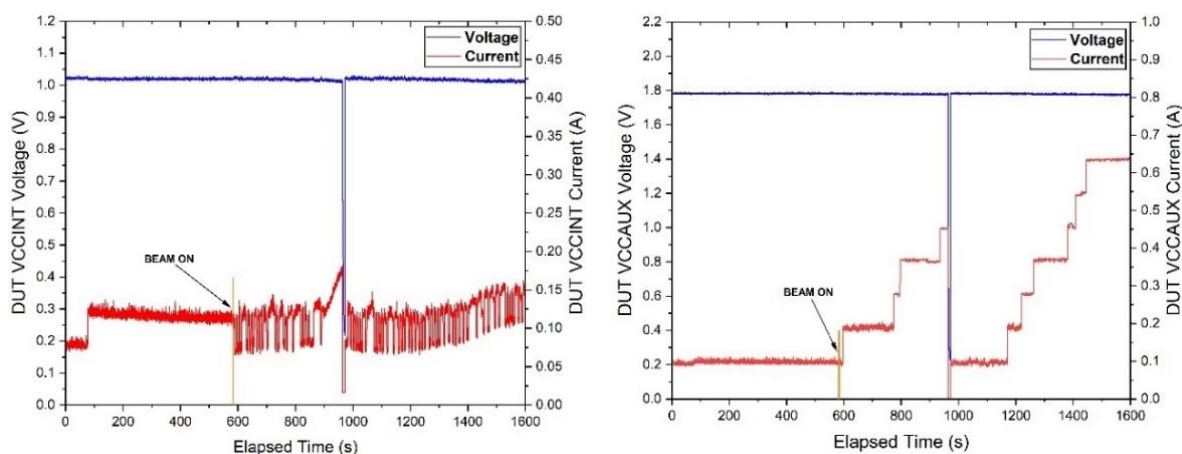


Fig. 4.22 Evoluția puterii consumate pe ramura de alimentare VCCINT (partea stângă) și VCCAUX (partea dreaptă) în timp de DUT este iradiat cu fascicul de ^{58}Ni

Fiabilitatea resurselor de tip I/O a fost măsurată folosind structuri de tip oscilator inel. Au fost observate diferite tipuri de defecte ale structurii oscilatorului, iar cele mai importante

produceau pierderea completă a oscilației. Astfel, pentru o valoare LET de (13.35 ± 1.36) MeV·cm²/mg a fost măsurată și calculată o secțiune eficace cu o valoare de $0.6_{-0.47}^{+1.15} \cdot 10^{-5}$ cm²/DUT [28].

4.4.2 Iradierea cu Protoni

Folosind fasciculul cu protoni s-au măsurat următoarele valori ale secțiunilor eficace de tip SEU în resursa CRAM: $(15.82 \pm 0.96) \cdot 10^{-8}$ cm²/DUT pentru o energie a protonilor de 35 MeV, respectiv $(7.6 \pm 1.6) \cdot 10^{-8}$ cm²/DUT pentru o energie a protonilor de 200 MeV. Ambele măsurători sunt similare cu cele raportate de alte grupuri de cercetare în literatura de specialitate.

Valorile ratelor de erori în resursele de tip FF au fost măsurate folosind diferite arhitecturi de firmware. O parte dintre acestea, conținând registre de deplasare cu FF ce includ și configurații de tip TMR, au fost testate cu fascicul de protoni având o energie de 35 MeV. Prin urmare valoarea secțiunii eficace a erorilor de tip SEU măsurată pentru arhitectura de tip TMR a fost calculată ca fiind $(8.62 \pm 0.06) \cdot 10^{-17}$ cm²/element logic, respectiv $(1.65 \pm 0.01) \cdot 10^{-16}$ cm²/element logic pentru structura simplă de registru de deplasare cu FF.

Pentru erorile din blocurile de I/O valoarea secțiunii eficace a fost măsurată ca fiind $2.22_{-1}^{+1.4} \cdot 10^{-11}$ pentru fascicul de protoni cu o energie de 35 MeV [24]. Nu a fost observat niciun efect de tip SEL indus de fasciculul de protoni în structura DUT.

4.5 Concluzii

FPGA-ul KINTEX-7 s-a dovedit a avea o foarte bună rezistență la efectele cumulative de tip TID până la o doză totală de 1 Mrad (Si). Atenția trebuie îndreptată spre integritatea resursei CRAM, deoarece structura sa de tip SRAM este foarte sensibilă la efecte de tip SEU. Astfel, numărul mare de SEU induse în CRAM au condus la activarea unor structuri parazite contribuind la creșterea consumului de putere global, fiind foarte vizibil pe ramura de tensiune principală, VCCINT. Corecția erorilor s-a realizat printr-o simplă reconfigurare a DUT.

Menținerea integrității CRAM împotriva efectelor de tip SEU induse de radiație constituie principala sarcină ce trebuie luată în calcul atunci când un astfel de FPGA este propus pentru a fi utilizat în medii cu fond de radiații cum este cel de la LHCb-RICH.

Capitolul 5

Caracterizarea FPGA-ului

Axcelerator sub Incidența Radiației

Familia de FPGA-uri Axcelerator produsă de Microsemi (acum Microchip) reprezintă o clasă de circuite proiectate în procesul 0.15 μm CMOS antifuzibil [29], special concepute pentru aplicații critice. Procesul antifuzibil face ca aceste FPGA-uri să constituie soluții eficiente pentru aplicații cu fond de radiații. Prin urmare, această familie de FPGA-uri a fost considerată o variantă de rezervă pentru FPGA-ul KINTEX-7 în aplicația LHCb-RICH. În acest scop, circuitul AX250-FG484 a fost ales pentru evaluare și testare.

5.1 Aranjamentul Experimental

Pentru a testa fiabilitatea circuitului AX250 – numit DUT în acest capitol – sub incidența radiației ionizante, s-a proiectat și implementat un aranjament experimental conceput special pentru a-l alimenta, monitoriza și controla permanent – înainte, pe durata și după testele de iradiere.

Arhitectura aranjamentului experimental redată în fig. 5.1, prezintă următoarele componente principale: placa de test DUT și sistemul de achiziție de date DAQ. Sistemul DAQ are rolul de a asigura managementul puterii consumate de către DUT, controlul și citirea resurselor logice DUT. Conexiunile dintre părțile componente sunt realizate cu cablu ecranat de o lungime de minim 5 m, iar pentru comunicația de mare viteză și semnalele de tact s-au utilizat cabluri dedicate HDMI. Plăcile adaptoare au fost implementate pentru a facilita comunicația dintre DUT și sistemul DAQ sau pentru testarea resurselor de tip I/O.

Principalele funcții globale facilitate de aranjamentul experimental sunt:

- Monitorizarea puterii consumate pe 8 ramuri de alimentare cu o rezoluție de 62.5 μV și 62.5 μA ;
- Testarea și detecția SEL pe fiecare ramură de tensiune ce alimentează DUT;
- Posibilitatea de realimentare globală și pornirea alimentării într-o anumită secvență;

- Comunicația și controlul DUT printr-un protocol dedicat de mare viteză; (1 – 10 MHz)
- Rutinele software dedicate pentru detecția și măsurarea ratelor de erori de tip SEU în resursele logice ale DUT;
- Posibilitatea de monitorizare a temperaturii atât pentru DUT cât și pentru mediul ambient folosind senzori de tip PT1000.

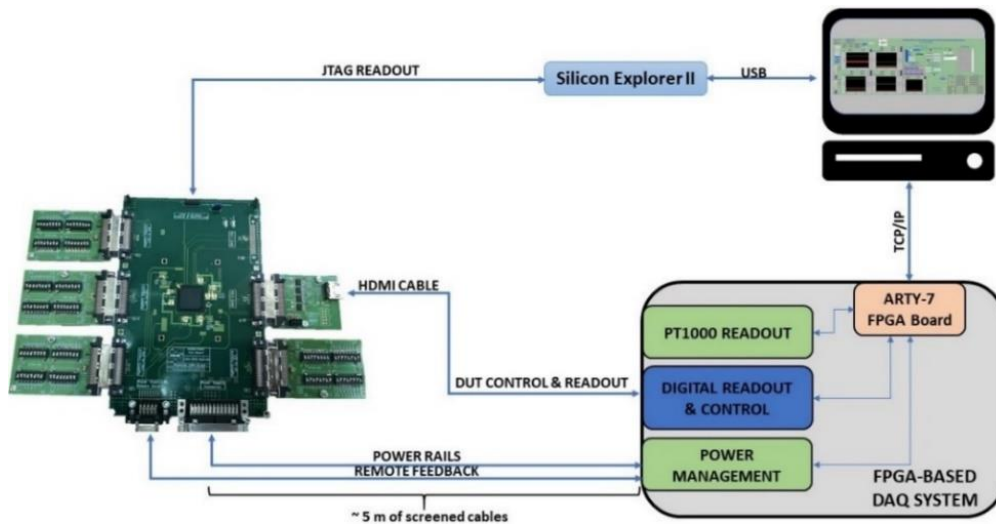


Fig. 5.1 Aranjamentul experimental propus pentru monitorizarea și controlul DUT

Placa de test DUT a fost proiectată pe un PCB cu opt straturi în jurul circuitului AX250-FGG484 astfel încât, să îndeplinească diferite cerințe privind protecția radiologică și în același timp, să asigure o funcționalitate completă cu un număr minim de componente pe placă.

Sistemul DAQ reprezintă componenta esențială din aranjamentul experimental datorită rolului său de a controla și monitoriza activitatea DUT. Acesta este compus din două subansambluri: o placă de dezvoltare comercială cu FPGA și o placă personalizată de monitorizare și control.

Puterea consumată de DUT este asigurată de șapte tensiuni independente livrate prin aproximativ 5 metri de cablu ecranat. Sursele de alimentare sunt implementate în jurul a două circuite integrate ADP5050 [22]. Pentru eliminarea eventualelor căderi de tensiune pe cabluri cauzate de consumul ridicat de putere, rețelele de feedback ale fiecărei surse de alimentare au fost mutate pe placa de test lângă DUT. Această tehnică a fost implementată utilizând amplificatoare diferențiale și unitate de tensiune folosite pentru a măsura fiecare tensiune ce alimentează DUT și pentru a o transmite către ADP5050. În acest scop, circuitele ADP5050 reglează tensiunea de ieșire astfel încât, valoarea de la baza DUT să fie cea setată fără

fluctuații. Fiabilitatea surselor de alimentare a fost riguros evaluată și testată anterior, folosind o sarcină electronică activă programată să simuleze creșteri bruște de curent de tip SEL [30].

Sistemul DAQ este controlat de o interfață grafică realizată în LABVIEW. Aceasta asigură controlul, monitorizarea și afișarea parametrilor mășurați ai DUT precum și salvarea lor în fișiere ASCII. Panoul frontal al interfeței grafice poate fi vizualizat în fig. 5.7. Interfața a fost concepută în jurul unei mașini de stări finite pentru a asigura timp de procesare foarte mici.

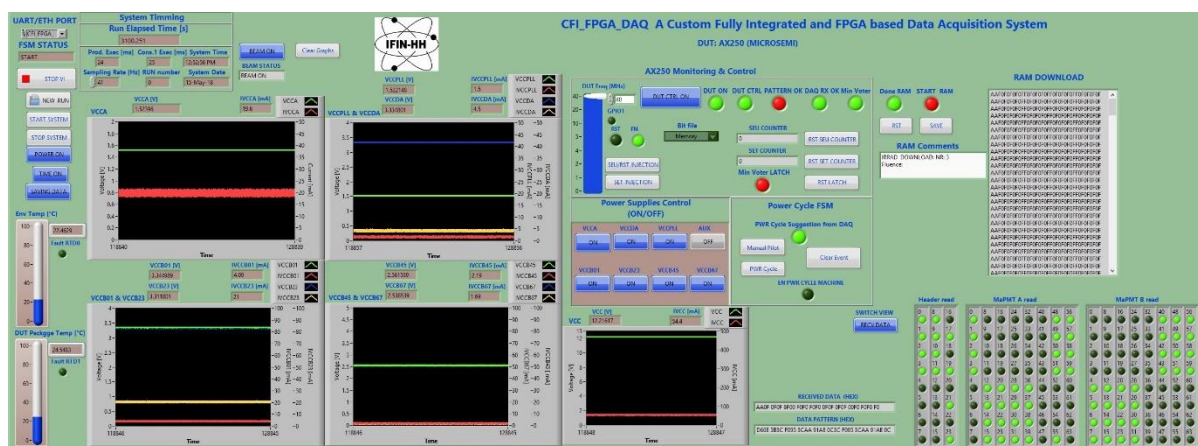


Fig. 5.2 Interfața grafică realizată în LabVIEW proiectată pentru a facilita controlul și monitorizarea exclusivă a sistemului DAQ și implicit DUT

5.3.1 Iradierea cu Protoni

Facilitatea SIRAD din Italia a pus la dispoziție fasciculul de protoni cu o energie de 24 MeV și cu valori ale fluxului de protoni cuprinse între 10^8 și 10^9 protoni/cm²/s, iar DUT a fost expus la o fluență totală de $(2.5 \pm 0.5) \cdot 10^{13}$ protoni/cm².

Pe durata sesiunii de iradiere, au fost observate trei erori de tip SEU au fost observate dintre care: un SEU a fost corectat doar printr-o resetare la nivel hardware (realimentare) și două SEU au fost observate în pachetul de biți ce a fost mutat printre registrele de deplasare implementate cu FF. Însușind aceste erori, a fost obținută o valoare de $3_{-1.4}^{+3.4}$ pentru un nivel de confidență de 95 %, astfel încât limita superioară a secțiunii eficace pentru SEU a fost calculată ca fiind $(2.56 \pm 0.51) \cdot 10^{-13}$ cm²/DUT pentru o fluență totală de $(2.5 \pm 0.5) \cdot 10^{13}$ protoni/cm². Această valoare a secțiunii eficace a fost măsurată și obținută în condiții extreme de operare cu DUT iradiat la debite de doze foarte mari (1 krad/s).

În privința efectelor cumulative induse de TID, DUT a rezistat foarte bine fără erori funcționale până la valoarea maximă de (8 ± 2) Mrad. Creșteri accentuate ale curenților globali de scurgere evidențiate prin consumul de putere, în special pe ramura principală a DUT au fost observate începând cu o doză de (320 ± 64) krad (Si). Un exemplu de creștere a curenților de scurgere indusă de TID poate fi observat în fig. 5.14. Printr-un proces de recuperare la temperatura camerei, DUT își revine la parametrii inițiali în câteva săptămâni.

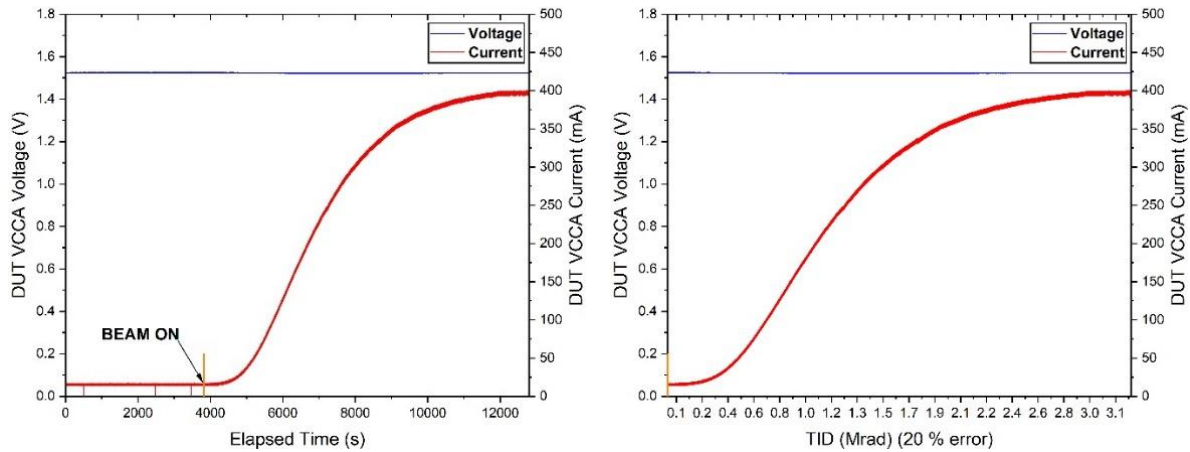


Fig. 5.3 Evoluția curentului consumat de DUT în funcție de timp (partea stângă) și în funcție de TID (partea dreaptă) în timp ce este iradiat cu o doză totală de (3.2 ± 0.64) Mrad (Si) și cu un debit al dozei de (363 ± 73) rad/s

5.5 Concluzii

Circuitul AX250 este o soluție optimă pentru a fi utilizată în experimente ce operează în medii cu fond de radiație. Rezultatele testării cu protoni la o energie de 24 MeV au arătat un număr scăzut de erori induse de radiație. Cu toate acestea, este necesară asumarea unor compromisuri ce trebuie luate în calcul atunci când această clasă de FPGA-uri atunci când este propusă pentru o aplicație: programabil o singură dată, număr foarte mic de resurse logice, consum de putere ridicat din cauza tehnologiei de fabricație învechite. De asemenea, circuitele electronice adiționale ar putea fi necesare pentru interfațarea DUT-ului cu cele periferice moderne care funcționează la tensiuni de alimentare foarte mici.

Capitolul 6

Concluzii și Contribuții Originale

În cadrul acestei teze de doctorat, fiabilitatea a trei circuite integrate complexe, un ASIC și două tehnologii de FPGA, a fost investigată utilizând diferite fascicule de particule. Măsurătorile și rezultatele colectate în urma iradierii au fost extrapolate la aplicațiile țintă.

6.2 Contribuții originale

Începând din luna august, anul 2014, sunt angajat al Institutului Național de Cercetare și Dezvoltare pentru Fizică și Inginerie Nucleară Horia Hulubei (IFIN-HH). În paralel sunt inginer asociat și student doctorand în cadrul colaborării LHCb de la CERN. De la început am fost direct implicat în diferite activități în concordanță cu programul de îmbunătățire al subdetectorilor LHCb-RICH. Pe durata studiilor doctorale am participat la diferite activități de cercetare și dezvoltare focalizate pe identificarea soluțiilor hardware și software pentru plăcile digitale PDMDB din LHCb-RICH, precum și proiectarea unor sisteme prototip pentru a realiza teste de calitate și de validare a unor părți componente din LHCb-RICH și implicit modulele de comunicație de tip plugin ale PDMDB.

În cadrul grupului LHCb din România, pe lângă activitățile relevante pentru colaborarea LHCb, am fost implicat în diferite spețe la toate experimentele de iradiere organizate pentru a testa fiabilitatea diferitor circuite integrate propuse să funcționeze în medii cu fond de radiații. Majoritatea contribuțiilor se repetă pentru fiecare circuit integrat testat și se regăsesc în "Contribuții originale generale". Pentru fiecare circuit integrat testat și prezentat în această teză sunt listate separat contribuțiile originale.

Contribuții originale generale:

- ❖ Contribuții majore la pregătirea și stabilirea strategiei de testare pentru fiecare circuit integrat (proponere de aranjament experimental, strategia de iradiere etc.):
- ❖ Pentru fiecare circuit integrat testat, s-a proiectat și implementat un aranjament experimentat personalizat ținând cont de diferite constrângeri legate de protecția radiologică;

- ❖ Fiecare aranjament experimental a fost conectat la interfețe grafice realizate în LabVIEW. Acestea au fost dezvoltate în cadrul tezei de doctorat pentru a facilita monitorizarea și controlul complet circuitelor supuse testelor precum și salvarea datelor măsurate;
- ❖ În cadrul fiecărui aranjament experimental, s-a proiectat un sistem de achiziții de date (DAQ) implementat în jurul unui microcontroler sau a unui FPGA. Pentru fiecare am realizat partea de firmware, fie în limbajul C sau VHDL, necesară pentru a îndeplini cerințele testării;
- ❖ O componentă importantă în aranjamentul experimental au fost plăcile cu sursele de alimentare, proiectate special pentru astfel de teste și care au fost testate foarte mult în prealabil la creșteri de curent abrupte similare cu cele induse de SEL, folosind sarcini active electronice; [A5, C4]
- ❖ Contribuții importante au fost aduse în propunerea diferitor metodologii de testare, detecție și măsurarea efectelor induse de radiație în circuitele integrate testate fiind descrise detaliat în această teză; (e.g. detecția de latch-up, detecție și corecția SEU în toate cele 3 circuite testate)
- ❖ Câteva contribuții au fost aduse pentru a corecta sau a reduce impactul efectelor induse de radiație în circuitele integrate testate; (e.g. o arhitectura hibridă de corecție și detecție SEU în resursa CRAM din FPGA KINTEX-7)
- ❖ Proiectarea unor scripturi software, folosind în principal mediul LabVIEW sau limbajul Python pentru analiza datelor culese după iradiere, pentru extragerea secțiunilor eficace și a ratelor de erori pentru a putea extrapola rezultatele la un anumit mediu radioactiv.

Pe lângă aceste contribuții, un efort deosebit a fost depus la facilitățile de iradiere pentru a pregăti, instala și testa în prealabil aranjamentele experimentale, precum și supervizarea respectiv colectarea de date pe durata experimentelor.

Contribuții originale aduse în cadrul evaluării ASIC-ului SPACIROC2:

- ❖ Placa cu sursa de alimentare simetrică, sistemul DAQ și interfața grafică în LabVIEW asociată au fost implementate pentru a asigura o monitorizare individuală a puterii consumate de ASIC, pe partea digitală, analogică precum și monitorizarea diferitor semnale interne de interes; [A4]

- ❖ Sistemul DAQ a fost configurat să faciliteze cerințele de monitorizare prin interfața grafică din LabVIEW și să salveze datele în fișiere ASCII pentru analize ulterioare;
- ❖ S-a asigurat o integrare software completă între sistemul DAQ și partea digitală, respectiv registrele interne ale ASIC-ului pentru a detecta și corecta evenimentele de tip SEU din registrele de configurare;
- ❖ După fiecare procedură de iradiere și pe baza rezultatelor măsurate s-a realizat o analiză de date complexă și s-a stabilit comportamentul circuitului sub incidența radiației ionizante, fiind prezentat în secțiunea 4.4.

Contribuții originale aduse la evaluarea FPGA-ului KINTEX-7:

- ❖ Diverse contribuții au fost aduse la implementarea părții hardware a aranjamentului experimental ce conține placa de test cu FPGA, placa cu sursele de alimentare și sistemul DAQ; [C3]
- ❖ Placa de test cu FPGA a fost implementată luând în calcul diferite constrângeri legate de protecția radiologică, astfel că FPGA-ul a fost singura componentă activă de pe placa de test;
- ❖ Câteva arhitecturi de firmware au fost implementate pentru a testa și corecta erorile induse de radiație în diferite resurse interne logice ale FPGA-ului KINTEX-7; [C1]
- ❖ Un aranjament experimental complex a fost conceput pentru a monitoriza plăcile digitale prototip LHCb-RICH-PDMDB la facilitatea de iradiere CHARM de la CERN. FPGA-urile au fost alimentate și monitorizate prin aproximativ 50 de metri de cabluri prin intermediul unui sistem DAQ. În total patru sisteme DAQ au fost implementate și conectate la interfețe grafice în LabVIEW pentru a facilita controlul complet și monitorizarea plăcilor digitale și implicit a FPGA-ului pe durata testelor;
- ❖ După fiecare sesiune de iradiere, pe baza rezultatelor măsurate s-a conturat o analiză complexă de date pentru a extrage concluziile privind comportamentul FPGA-ului sub incidența radiației ionizante;
- ❖ Majoritatea rezultatelor obținute la iradiere au fost publicate și prezentate la diferite conferințe internaționale; [A1-A2, C1-C2]

Contribuții originale aduse la evaluarea FPGA-ului Axcelerator:

- ❖ A fost propusă strategia de testare și monitorizare a FPGA-ului Axcelerator sub incidența radiației ionizante;
- ❖ Un aranjament experimental nou și mult mai complex a fost proiectat în acest scop; (contribuții hardware și software)
- ❖ Multiple plăci componente ale aranjamentului experimental au fost proiectate folosind pachetul software Altium Designer: placa de test cu FPGA, sistemul DAQ și diferite plăci auxiliare necesare fie pentru comunicație și control sau pentru testare I/O;
- ❖ Fiecare dintre plăcile enunțate mai sus au fost asamblate manual; 9 plăci de test cu FPGA, 3 sisteme DAQ și 17 plăci auxiliare;
- ❖ Diferite arhitecturi de firmware au fost propuse pentru testarea și corectarea erorilor induse de radiație în resurse critice ale FPGA-ului folosind limbajul VHDL;
- ❖ Datorită faptului că FPGA-urile antifuzibile sunt programabile o singură dată, o atenție deosebită a fost acordată în simularea și testarea în prealabil a configurațiilor firmware înainte de a fi programate efectiv în FPGA;
- ❖ După fiecare sesiune de iradiere, pe baza rezultatelor măsurate s-a obținut o analiză de date complexă pentru extragerea concluziilor privind comportamentul FPGA-ului Axcelerator sub incidența radiației ionizante;

Pe durata tezei de doctorat, peste 10 lucrări au fost publicate în articole ISI și la conferințe. Activitatea de cercetare fost prezentată public în peste 20 de prezentări susținute la conferințe internaționale și workshop-uri precum și în cadrul colaborării LHCb de la CERN. Lista completă poate fi consultată în secțiunea 6.3.

Pe baza experienței dobândite în proiectarea și implementarea a diferitor aranjamente experimentale pentru cele trei circuite integrate testate, o nouă versiune de aranjament experimental dedicat, scalabil pentru testarea și monitorizarea circuitelor integrate în medii cu radiații ionizante a fost implementat și propus spre patentare.

6.3 Lista de Lucrări și Participări la Conferințe

6.3.1 Lucrări Publicate Relevante cu Subiectul Tezei de Doctorat

A. Articole publicate în jurnale indexate ISI cu afiliere UPB

A1. V. M. Placinta, L. N. Cojocariu, and C. Ravariu, *Proton-induced radiation effects in the I/O blocks of an SRAM-based FPGA*, **Journal of Instrumentation**, vol. 14, no. 10, pp. T10001–T10001, Oct. 2019, WOS:000501798500001, IF = 1.452 (2019), Q3, ISSN: 1748-0221, doi: 10.1088/1748-0221/14/10/T10001.

A2. L. N. Cojocariu and **V. M. Placinta**, *Ion Beam Irradiation Effects in KINTEX-7 FPGA Resources*, **Romanian Journal of Physics**, vol. 61, no. 901, p. 10, IF = 1.197 (2018), Q3, ISSN: 1221-146X.

A3. M. K. Baszczyk, ..., **V. M. Placinta**, ... et al., *Test of the photon detection system for the LHCb RICH Upgrade in a charged particle beam*, **Journal of Instrumentation**, vol. 12, no. 01, pp. P01012–P01012, Jan. 2017, WOS:000395769600012, IF 1.220 (2016), Q3, ISSN: 1748-0221, doi: 10.1088/1748-0221/12/01/P01012. (6 citations)

A4. V. M. Placinta, L. N. Cojocariu, and C. Ravariu, *Test Bench Design for Radiation Tolerance of Two ASICs*, **Romanian Journal of Physics**, vol. 62, no. 903, p. 12, 2017, WOS:000405772600012, IF = 1.758 (2016), Q2, ISSN: 1221-146X. (4 citations)

A.5. V.-M. Placinta, F. Babarada, C. Ravariu, and L. G. Alecu, *Digitally Controlled Electronic Load for Testing Power Supplies Reliability*, **Rev. Roum. Sci. Techn.–Électrotechn. et Énerg.**, vol. 64, no. 2, pp. 131–136, 2019, IF = 0.76 (2019), Q4.

A6. C. Ravariu, D. E. Mihaiescu, A. Morosan and **V. M. Placinta**, *New steps for advancing the Nothing On Insulator Triode 3nm gap and preliminary expanded technology*, **Romanian Journal of Information Science and Technology**, vol. 23, no. 2, p. 13, 2020, WOS:000532321500002.

În lista de lucrări din secțiunea B, o selecție de 12 articole ISI sunt prezentate având lista autorilor în ordine alfabetică. Datorită statutului meu de student doctorand cu subiectul tezei de doctorat relevant în cadrul programului de îmbunătățire al detectorului LHCb, am fost inclus pe lista oficială de autori pentru publicațiile LHCb. Acest drept mi-a permis până în

prezent să fiu coautor la peste 170 de articole ISI de impact foarte mare relevante pentru programul de fizică al colaborării LHCb.

B. Articole Publicate în jurnale indexate ISI în cadrul colaborării LHCb cu afiliere IFIN-HH

- B1.** R. Aaij, C. A. Beteta, T. Ackernley, ..., **V. Placinta**, et al., *First Observation of Excited Ω_b States*, **Physics Review Letters**, 124, 082002, February 2020, IF = 8.385 (2019), Q1, doi: 10.1103/PhysRevLett.124.082002
- B2.** R. Aaij, C. A. Beteta, T. Ackernley, ..., **V. Placinta**, et al., *Measurement of the B_c^- meson production fraction and asymmetry in 7 and 13 TeV pp collisions*, **Physical Review D**, 100, 112006, December 2019, IF = 4.833 (2019), Q1, doi: 10.1103/PhysRevD.100.112006
- B3.** R. Aaij, C. A. Beteta, T. Ackernley, ..., **V. Placinta**, et al., *Measurement of Charged Hadron Production in Z-Tagged Jets in Proton-Proton Collisions at $\sqrt{s} = 8$ TeV*, **Physics Review Letters**, 123, 232001, December 2019, IF = 8.385 (2019), Q1, doi: 10.1103/PhysRevLett.123.232001
- B4.** R. Aaij, C. A. Beteta, T. Ackernley, ..., **V. Placinta**, et al., *Observation of CP Violation in Charm Decays*, **Physics Review Letters**, 122, 211803, 2019, IF = 8.385 (2019), Q1, doi: 10.1103/PhysRevLett.122.211803
- B5.** R. Aaij, C. A. Beteta, M. Adinolfi, ..., **V. Placinta**, et al., *Search for beautiful tetraquarks in the $\Upsilon(1S)\mu^+\mu^-$ invariant-mass spectrum*, **Journal of High Energy Physics**, 86, 2018, WOS:000447516300002, IF = 5.833 (2018), Q1, ISSN: 1029-8479, doi: 10.1007/JHEP10(2018)086
- B6.** R. Aaij, C. A. Beteta, M. Adinolfi, ..., **V. Placinta**, et al., *Search for lepton-flavour-violating decays of Higgs-like bosons*, **European Physical Journal C**, 78, 12, December 2018, WOS:000453066200003, IF = 4.843 (2018), Q1, ISSN: 1434-6044, doi: 10.1140/epjc/s10052-018-6386-8
- B7.** R. Aaij, C. A. Beteta, M. Adinolfi, ..., **V. Placinta**, et al., *Measurement of Antiproton Production in p-He Collisions at root S-NN=110 GeV*, **Physics Review Letters**, 121, 22, November 2018, WOS:000451582500005, IF = 8.385 (2018), Q1, ISSN: 0031-9007, doi: 10.1103/PhysRevLett.121.222001
- B8.** R. Aaij, C. A. Beteta, T. Ackernley, ..., **V. Placinta**, et al., *Search for weakly decaying b-flavored pentaquarks*, **Physical Review D**, 97, 3, 032010, February 2018,

WOS:000425304300001, IF = 4.368 (2018), Q1, ISSN: 2470-0010, doi:

10.1103/PhysRevD.97.032010

B9. R. Aaij, C. A. Beteta, T. Ackernley, ..., **V. Placinta**, et al., *Search for Dark Photons Produced in 13 TeV pp Collisions*, **Physics Review Letters**, 120, 6, 061801, February

2020, WOS:000424507800010, IF = 9.227 (2018), Q1, ISSN: 0031-9007, doi:

10.1103/PhysRevLett.120.061801

B10. R. Aaij, B. Adeva, M. Adinolfi, ..., **V. Placinta**, et al., *Bose-Einstein correlations of same-sign charged pions in the forward region in pp collisions at root s=7 TeV*, **Journal of High Energy Physics**, 12, 025, December 2017, WOS:000417757900003, IF = 5.541

(2017), Q1, ISSN: 1029-8479, doi: 10.1007/Jhep12(2017)025.

B11. R. Aaij, B. Adeva, M. Adinolfi, ..., **V. Placinta**, et al., *Search for lepton-flavour-violating decays of Higgs-like bosons*, **European Physical Journal C**, 77, 12, 812,

November 2017, WOS:000417101000002, IF = 5.172 (2017), Q1, ISSN: 1434-6044, doi:

10.1140/epjc/s10052-017-5178-x

B12. R. Aaij, B. Adeva, M. Adinolfi, ..., **V. Placinta**, et al., *Measurement of the J/psi pair production cross-section in pp collisions at root s = 13 TeV*, **Journal of High Energy Physics**, 10, 068, October 2017, WOS:000412907800015, IF = 5.541 (2017), Q1, ISSN:

1029-8479, doi: 10.1007/Jhep10(2017)068.

C. Lucrări publicate la conferințe indexate ISI sau IEEE cu afiliere UPB

C1. **V.-M. Placinta** and L. N. Cojocariu, *Radiation Hardness Studies and Evaluation of SRAM-Based FPGAs for High Energy Physics Experiments*, in **Proceedings of Topical Workshop on Electronics for Particle Physics - PoS(TWEPP-17)**, Santa Cruz,

California, Mar. 2018, p. 085, doi: 10.22323/1.313.0085.

C2. **V. M. Placinta**, L. N. Cojocariu, and C. Ravariu, *I/O Blocks Reliability for an SRAM-Based FPGA When Exposed to Ionizing Radiation*, in **Proceedings of 2018 International Semiconductor Conference (CAS)**, Sinaia Romania, Oct. 2018,

WOS:000514386700038, ISBN: 978-1-5386-4482-9, doi:
10.1109/SMICND.2018.8539743

C3. L. N. Cojocariu, **V. M. Placinta**, and L. Dumitru, *Monitoring system for testing the radiation hardness of a KINTEX-7 FPGA*, in **Proceedings of 9TH INTERNATIONAL PHYSICS CONFERENCE OF THE BALKAN PHYSICAL UNION (BPU-9)**,

Istanbul, Turkey, 2016, p. 140009, doi: 10.1063/1.4944199.

C4. V. M. Placinta, L. N. Cojocariu, and C. Ravariu, *Evaluating the switching mode power supplies used in radiation hardness tests of integrated circuits*, in **Proceedings of 2017 International Semiconductor Conference (CAS)**, Sinaia, Oct. 2017, pp. 305–308, WOS:000425844500068, ISBN: 978-1-5090-3985-2, doi:

10.1109/SMICND.2017.8101232.

C5. M. Serbanescu, **V. M. Placinta**, O. E. Hutanu, and C. Ravariu, *Smart, low power, wearable multi-sensor data acquisition system for environmental monitoring*, in **Proceedings of 2017 10th International Symposium on Advanced Topics in Electrical Engineering (ATEE)**, Bucharest, Romania, 2017, pp. 118–123,

WOS:000403399400024, ISBN: 978-1-50-0-5160-1,

doi: 10.1109/ATEE.2017.7905059.

C6. C. Ravariu, C. Parvulescu, and **V. M. Placinta**, *Technology and Optimizations for the NOI-Nano-Triode*, in **Proceedings of 2019 International Semiconductor Conference (CAS)**, Sinaia, Romania, Oct. 2019, pp. 75–78, WOS:000514295300014, ISBN:978-1-7281-1888-8, doi: 10.1109/SMICND.2019.8923917.

Lista rapoartelor de cercetare științifice prezentate pe durata programului doctoral

- 1. Introducere în ingineria nucleară și în mediul de cercetare de la CERN**
- 2. Efectele induse de radiație în dispozitivele semiconductoare**
- 3. Proiectarea unui stand experimental pentru evaluarea toleranței la radiație a 2 ASIC-uri**
- 4. Studii privind rezistența la radiații și evaluarea FPGA-urilor în tehnologia SRAM pentru experimente în fizica energiilor înalte**
- 5. Analiza de date și investigarea efectelor induse de protoni într-un FPGA antifuzibil implementat în tehnologia CMOS de 0.15 μm**

Fără suportul financiar obținut din partea agențiilor de finanțare române pentru decontarea cheltuielilor și a materialelor folosite, aceste studii nu ar fi fost realizate. Prin urmare sunt recunoscător Ministerului Educației și Cercetării precum și Institutului de Fizică Atomică (IFA) pentru fondurile acordate prin următoarele proiecte și granturi:

- ❖ IDEI PN-II-ID-PCE-2011-3-0749 (2012 - 2016);
- ❖ contract/proiect IFA "Capacitati" LHCb 3/3.12.2012 (2012 - 2015);
- ❖ proiecte și contracte IFA PN-III 5.2 Romania-CERN LHCb 7/16.03.2016 (2016 - 2019) și LHCb 9/16.03.2020 (2020 - 2021);

- ❖ PN-III-P4-IDPCE-2016-0480 (2017 - 2019);
- ❖ Proiectul național “Nucleu” PN 19 06 01 04 (2019 - 2021).

6.3.2 Prezentări Susținute la Conferințe Internaționale, Workshop-uri, Simpozioane și în cadrul colaborării LHCb la CERN

1. **V. M. Placinta**, L. N. Cojocariu and Florin Maciuc, *Radiation Hardness Tests Done on KINTEX-7 FPGA for High Energy Physics Experiments*, **Topical Workshop on Electronics for Particle Physics 2019**, University of Santiago de Compostela, Santiago de Compostela, Spain, September 2nd – 6th 2019, available at: [TWEPP 2019](#) (poster)
2. **V. M. Placinta**, L. N. Cojocariu and Florin Maciuc, *Radiation Hardness Tests Done on KINTEX-7 FPGA for High Energy Physics Experiments*, **19th International Balkan Workshop on Applied Physics and Materials Science (IBWAP 2019)**, University of Santiago de Compostela, Ovidius University of Constanta, Constanta, Romania, July 16th – 19th 2019. available at: [link](#) (poster)
3. **V. M. Placinta**, L. N. Cojocariu and Florin Maciuc, *Investigation of Proton-Induced Radiation Effects in 0.15 μm Antifuse FPGA*, **Topical Workshop on Electronics for Particle Physics 2018**, KU Leuven, Antwerp, Belgium, September 17th – 24th 2018, available at: [TWEPP 2018](#) (presentation)
4. **V. M. Placinta**, L. N. Cojocariu, *Radiation Hardness of Field Programmable Gate Arrays in LHC Experiments*, **SAD -ETTI symposium**, Bucharest, Romania, July 2018 (presentation + poster)
5. **V. M. Placinta**, L. N. Cojocariu, *Radiation Hardness of Field Programmable Gate Arrays in LHC Experiments*, **Third Barcelona Techno Week – Course on semiconductor detectors**, Barcelona, Spain, July 2017 (poster)
6. **V. M. Placinta** and L. N. Cojocariu, *Radiation Hardness Studies and Evaluation of SRAM-Based FPGAs for High Energy Physics Experiments*, **Topical Workshop on Electronics for Particle Physics 2017**, Santa Cruz Institute of Particle Physics (SCIPP), California, USA, September 11th – 14th 2017, available at: [TWEPP 2017](#) (presentation + conference proceeding)
7. **V. M. Placinta**, *First Results on KINTEX-7 FPGA testing in mixed field radiation at CHARM facility*, **Topical Workshop on Electronics for Particle Physics 2017**,

- Santa Cruz Institute of Particle Physics (SCIPP), California, USA, September 11th – 14th 2017, available at: [TWEPP 2017](#) (presentation)
8. **V. M. Placinta** and L. N. Cojocariu, *Test Bench Design for Evaluating the Performance of Multi-anode Photomultiplier Tubes*, **17th International Balkan Workshop on Applied Physics and Material Science**, Ovidius University of Constanta, Constanta, Romania, July 11th – 14th 2017. (presentation)
 9. **V. M. Placinta** and L. N. Cojocariu, *Test Bench for ASIC radiation hardness evaluation*, **Workshop on Sensors and High Energy Physics (SHEP 2016)**, Stefan Cel Mare University of Suceava, Suceava, Romania, October 21st – 22nd 2016, available at: [SHEP 2016](#) (presentation)
 10. **V. M. Placinta**, L. N. Cojocariu, et al, *Kintex-7 Irradiation, Test Bench and Results*, **Topical Workshop on Electronics for Particle Physics 2016**, Karlsruhe Institute of Technology (KIT), Karlsruhe, Germany, September 26th – 30th 2016, available at: [TWEPP 2016](#) (presentation)
 11. **Vlad-Mihai Placinta** and Stephen Wotton, *PT1000 Temperature Readings Through GBT-SCA ADC Lines*, **General RICH Meeting**, 12th of November 2019, available at: [link](#) (private communication)
 12. **Vlad-Mihai Placinta** and Stephen Wotton, *Update on SCA-ADC Temperature Readings and Calibration*, **RICH Upgrade – Integration and Commissioning**, 1st of November 2019, available at: [link](#) (private communication)
 13. **Vlad-Mihai Placinta** and Stephen Wotton, *Update on SCA-ADC Temperature Calibration*, **RICH Upgrade – Integration and Commissioning**, 25th of October 2019, available at: [link](#) (private communication)
 14. **Vlad-Mihai Placinta**, Floris Keizer and Stephen Wotton, *Temperature Reading through GBT-SCA ADC lines*, **RICH ECS meeting**, 10th of October 2019, available at: [link](#) (private communication)
 15. **Vlad-Mihai PLACINTA**, *Summary of the PDMDB module testing*, **RICH upgrade PDMDB testing progress meeting**, 15th of March 2019, available at: [link](#) (private communication)
 16. **Vlad-Mihai PLACINTA**, *Summary of Modules testing*, **RICH upgrade PDMDB testing progress meeting**, 7th of March 2019, available at: [link](#) (private communication)
 17. **Vlad-Mihai PLACINTA**, *Antifuse FPGA Irradiation Setup*, **LHCb RICH Upgrade meeting**, 5th of June 2018, available at: [link](#) (private communication)

18. **Vlad-Mihai PLACINTA**, *Antifuse FPGA Irradiation Campaign Status*, **LHCb RICH Upgrade meeting**, 26th of February 2018, available at: [link](#) (private communication)
19. **Vlad-Mihai PLACINTA**, *Updates regarding the DAQ system proposed for PDMDB monitoring*, **LHCb RICH Upgrade mini-meeting**, 12th of April 2017, available at: [link](#) (private communication)
20. **Vlad-Mihai PLACINTA**, *First measurements of the I/O signals in KINTEX-7 FPGA in proton beam*, **Mini-meeting on irradiation for RICH Upgrade**, 24th of November 2017, available at: [link](#) (private communication)

6.3.4 Participări la Şcoli Internaţionale şi Cursuri

- ❖ *GRIDS 2019 – Graduate Instrumentation and Detector School*, organized by **TRIUMF facility within University of British Columbia**, June 10th – 21th 2019, Vancouver British Columbia, Canada. (website available at: [link](#))
- ❖ *Third Barcelona Techno Week – Course on semiconductor detectors*, organized by **Institute of Cosmos Sciences within Barcelona University**, July 2nd – 6th 2018, Barcelona, Spain. (website available at: [link](#))
- ❖ *SERESSA 2017 – The 13th International School on the Effects of Radiation on Embedded Systems for Space Applications*, organized by **Spectrum Aerospace with Technical University of Munich**, October 23rd - 26th 2017, Munich, Germany. (website available at: [link](#))
- ❖ *ESIPAP 2017 – European School of Instrumentation in Particle & Astroparticle Physics*, organized by **European Scientific Institute (ESI)**, February 20th to March 17th 2017, Archamps, France. (website available at: [link](#))
- ❖ *ISOTDAQ 2016 – International School of Trigger & Data Acquisition*, organized by **Weizman Institute of Science**, January 24th to February 2nd 2016, Rehovot – Tel Aviv, Israel. (website available at: [link](#))

6.4 Perspective și Direcții Viitoare

Pe durata studiilor doctorale, am acumulat o experiență vastă în proiectarea și implementarea sistemelor DAQ de performanță ridicată concepute pentru a facilita monitorizarea și controlul diferitor circuite integrate propuse pentru a fi utilizate în medii agresive cu fond de radiații. Cunoștințele dobândite pe durata studiilor doctorale ce includ și interacțiunea radiației cu materia în special focalizate pe dispozitivele semiconductoare electronice s-au dovedit a fi vitale în proiectarea și implementarea unor sisteme complexe ce operează în medii radioactive precum cele de la CERN sau din spațiul cosmic.

Voi continua campaniile de testare și validare a diferitor circuite integrate, e.g. tehnologii moderne de FPGA și ASIC, propuse pentru a fi utilizate în aplicații din spațiul cosmic precum și în experimente ale fizicii energiilor înalte. De asemenea, voi contribui la dezvoltarea de sisteme hardware și software precum și soluții de corecție a erorilor induse de radiație în circuitele integrate electronice.

Bibliografie Selectivă

- [1] LHCb Collaboration, “The LHCb Detector at the LHC,” *Journal of Instrumentation*, vol. 3, no. 08, 2008, doi: 10.1088/1748-0221/3/08/S08005.
- [2] Y. Takahashi and the JEM-EUSO Collaboration, “The JEM-EUSO mission,” *New J. Phys.*, vol. 11, no. 6, p. 065009, Jun. 2009, doi: 10.1088/1367-2630/11/6/065009.
- [3] O. Zeynali, D. Masti, M. Nezafat, and A. Mallahzadeh, “Study of ‘Radiation Effects of Nuclear High Energy Particles’ on Electronic Circuits and Methods to Reduce Its Destructive Effects,” *JMP*, vol. 02, no. 12, pp. 1567–1573, 2011, doi: 10.4236/jmp.2011.212191.
- [4] P. E. Dodd, M. R. Shaneyfelt, J. R. Schwank, and J. A. Felix, “Current and Future Challenges in Radiation Effects on CMOS Electronics,” *IEEE Trans. Nucl. Sci.*, vol. 57, no. 4, pp. 1747–1763, Aug. 2010, doi: 10.1109/TNS.2010.2042613.
- [5] Pien, “Effects of Total Ionizing Dose on Bipolar Junction Transistor,” *American Journal of Applied Sciences*, vol. 7, no. 6, pp. 807–810, Jun. 2010, doi: 10.3844/ajassp.2010.807.810.
- [6] F. Faccio, “COTS for the LHC radiation environment: the rules of the game,” in *Proceedings of LHC-electronics-workshop*, 2000, p. 16, [Online]. Available: http://lhc-electronics-workshop.web.cern.ch/LHC-electronics-workshop/2000/plenary/faccio_plenary.pdf.
- [7] T. R. Oldham and F. B. McLean, “Total ionizing dose effects in MOS oxides and devices,” *IEEE Trans. Nucl. Sci.*, vol. 50, no. 3, pp. 483–499, Jun. 2003, doi: 10.1109/TNS.2003.812927.
- [8] J. R. Srour, C. J. Marshall, and P. W. Marshall, “Review of displacement damage effects in silicon devices,” *IEEE Trans. Nucl. Sci.*, vol. 50, no. 3, pp. 653–670, Jun. 2003, doi: 10.1109/TNS.2003.813197.
- [9] P. E. Dodd and F. W. Sexton, “Critical charge concepts for CMOS SRAMs,” *IEEE Trans. Nucl. Sci.*, vol. 42, no. 6, pp. 1764–1771, Dec. 1995, doi: 10.1109/23.488777.
- [10] L. Artola, M. Gaillardin, G. Hubert, M. Raine, and P. Paillet, “Modeling Single Event Transients in Advanced Devices and ICs,” *IEEE Trans. Nucl. Sci.*, vol. 62, no. 4, pp. 1528–1539, Aug. 2015, doi: 10.1109/TNS.2015.2432271.
- [11] R. Koga, S. H. Penzin, K. B. Crawford, and W. R. Crain, “Single event functional interrupt (SEFI) sensitivity in microcircuits,” in *RADECS 97. Fourth European Conference on Radiation and its Effects on Components and Systems (Cat. No.97TH8294)*, Cannes, France, 1998, pp. 311–318, doi: 10.1109/RADECS.1997.698915.
- [12] A. H. Johnston, “The influence of VLSI technology evolution on radiation-induced latchup in space systems,” *IEEE Trans. Nucl. Sci.*, vol. 43, no. 2, pp. 505–521, Apr. 1996, doi: 10.1109/23.490897.
- [13] S. Ahmad *et al.*, “SPACIROC: A front-end readout ASIC for the JEM-EUSO observatory,” in *2011 IEEE Nuclear Science Symposium Conference Record*, Valencia, Spain, Oct. 2011, pp. 699–703, doi: 10.1109/NSSMIC.2011.6154085.
- [14] **V. M. Placinta**, L. N. Cojocariu, and C. Ravariu, “Test Bench Design for Radiation Tolerance of Two ASICs,” *Romanian Journal of Physics*, vol. 62, no. 903, p. 12, 2017, [Online]. Available: http://www.nipne.ro/rjp/2017_62_5-6/RomJPhys.62.903.pdf.
- [15] Microchip, “Atmega2560 Datasheet.” <https://www.microchip.com/> (accessed Apr. 14, 2020).
- [16] J. Wyss, D. Bisello, and D. Pantano, “SIRAD: an irradiation facility at the LNL Tandem accelerator for radiation damage studies on semiconductor detectors and electronic devices and systems,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 462, no. 3, pp. 426–434, Apr. 2001, doi: 10.1016/S0168-9002(01)00193-0.
- [17] W. Hajdas, L. Adams, B. Nickson, and A. Zehnder, “The Proton Irradiation Facility at the Paul Scherrer Institute,” *Nuclear Instruments and Methods in Physics Research Section B: Beam Interactions with Materials and Atoms*, vol. 113, no. 1–4, pp. 54–58, Jun. 1996, doi: 10.1016/0168-583X(95)01327-X.
- [18] S. K. Hoeffgen and S. Metzger, “Past, Present and Future Activities for Radiation Effects Testing at JULIC/COSY,” p. 3, 2013.

- [19] D. Bisello, A. Candelori, A. Kaminski, A. Litovchenko, E. Noah, and L. Stefanutti, "X-ray radiation source for total dose radiation studies," *Radiation Physics and Chemistry*, vol. 71, no. 3–4, pp. 713–715, Oct. 2004, doi: 10.1016/j.radphyschem.2004.04.071.
- [20] Xilinx, "7 Series FPGAs Data Sheet: Overview," Xilinx, Datasheet DS180, Feb. 2018. Accessed: Mar. 19, 2020. [Online]. Available: <https://www.xilinx.com/>.
- [21] L. N. Cojocariu, **V. M. Placinta**, and L. Dumitru, "Monitoring system for testing the radiation hardness of a KINTEX-7 FPGA," in *Proceedings of 9TH INTERNATIONAL PHYSICS CONFERENCE OF THE BALKAN PHYSICAL UNION (BPU-9)*, Istanbul, Turkey, 2016, p. 140009, doi: 10.1063/1.4944199.
- [22] Analog Devices, "ADP5050, 5-Channel Integrated Power Solution with Quad Buck Regulators and 200 mA LDO Regulator," Analog Devices, Datasheet. Accessed: May 03, 2020. [Online]. Available: <https://www.analog.com>.
- [23] **V. M. Placinta**, L. N. Cojocariu, and C. Ravariu, "Evaluating the switching mode power supplies used in radiation hardness tests of integrated circuits," in *Proceedings of 2017 International Semiconductor Conference (CAS)*, Sinaia, Oct. 2017, pp. 305–308, doi: 10.1109/SMICND.2017.8101232.
- [24] **V. M. Placinta**, L. N. Cojocariu, and C. Ravariu, "Proton-induced radiation effects in the I/O blocks of an SRAM-based FPGA," *Journal of Instrumentation*, vol. 14, no. 10, pp. T10001–T10001, Oct. 2019, doi: 10.1088/1748-0221/14/10/T10001.
- [25] G. Berger, G. Ryckewaert, R. Harboe-Sorensen, and L. Adams, "The heavy ion irradiation facility at CYCLONE - a dedicated SEE beam line," in *1996 IEEE Radiation Effects Data Workshop. Workshop Record. Held in conjunction with The IEEE Nuclear and Space Radiation Effects Conference*, Indian Wells, CA, USA, 1996, pp. 78–83, doi: 10.1109/REDW.1996.574193.
- [26] J. Mekki, M. Brugger, R. G. Alia, A. Thornton, N. C. D. S. Mota, and S. Danzeca, "CHARM: A Mixed Field Facility at CERN for Radiation Tests in Ground, Atmospheric, Space and Accelerator Representative Environments," *IEEE Trans. Nucl. Sci.*, vol. 63, no. 4, pp. 2106–2114, Aug. 2016, doi: 10.1109/TNS.2016.2528289.
- [27] **V.-M. Placinta** and L. N. Cojocariu, "Radiation Hardness Studies and Evaluation of SRAM-Based FPGAs for High Energy Physics Experiments," in *Proceedings of Topical Workshop on Electronics for Particle Physics — PoS(TWEPP-17)*, Santa Cruz, California, Mar. 2018, p. 085, doi: 10.22323/1.313.0085.
- [28] **V. M. Placinta**, L. N. Cojocariu, and C. Ravariu, "I/O Blocks Reliability for an SRAM-Based FPGA When Exposed to Ionizing Radiation," presented at the 2018 International Semiconductor Conference (CAS), Sinaia Romania, Oct. 2018, doi: 10.1109/SMICND.2018.8539743.
- [29] Microsemi, "Axcelerator Family FPGAs," Microsemi, Datasheet, Mar. 2012. Accessed: May 22, 2020. [Online]. Available: <https://www.microsemi.com/>.
- [30] **V.-M. Placinta**, F. Babarada, C. Ravariu, and L. G. Alecu, "Digitally Controlled Electronic Load for Testing Power Supplies Reliability," *Rev. Roum. Sci. Techn. – Électrotechn. et Énerg.*, vol. 64, no. 2, pp. 131–136, 2019, [Online]. Available: <http://revue.elth.pub.ro/viewpdf.php?id=831>.