



UNIVERSITATEA POLITEHNICA
DIN BUCUREȘTI

**Școala Doctorală de Electronică, Telecomunicații
Și Tehnologia Informației**

Decizie nr. ____ din DD-MM-YYYY

ANALOG DEVICES INC.

REZUMAT TEZĂ DE DOCTORAT

Gabriel BANARIE

**SENZORI DE TEMPERATURĂ MONOLITICI
AVANSAȚI**

**ADVANCED MONOLITHIC TEMPERATURE
SENSORS**

Traducere din limba engleză

COMISIA DE DOCTORAT

Prof. Dr. Ing. Bogdan Ionescu

Univ. Politehnica din București

Președinte

Prof. Dr. Ing. Mircea BODEA

Univ. Politehnica din București

Conducător de doctorat

BUCUREȘTI 2021

Cuprins

Capitolul 1	Ce este temperatura? De ce este necesară măsurarea ei?	1
1.2	Un compromis mereu actual: performanță vs. cost.....	1
1.3	Scopul tezei	2
1.4	Conținutul tezei	2
Capitolul 2	Implementări practice ale senzorilor electrici de temperatură	4
2.5	Senzori bandgap.....	4
Capitolul 3	O nouă arhitectură de senzor de temperatură de înaltă performanță (HPTS)	5
3.1	Descrierea și funcționarea circuitului HPTS.....	6
Capitolul 4	Implementarea pe siliciu a HPTS și rezultatele măsurătorilor	7
4.1	Implementare CMOS	7
4.1.1	Proiectarea circuitului CMOS	7
4.1.2	Rezultatele simulării circuitului CMOS	8
4.1.3	Evaluarea prototipurilor pentru implementarea CMOS	9
Capitolul 5	Un senzor de temperatură ultraperformant (UHPTS)	10
5.1	Celula UHPTS cu tranzistoare bipolare complementare și semnal dublu de ieșire	10
5.1.1	Funcționarea circuitului UHPTS cu tranzistoare complementare	11
5.2	Implementarea BiCMOS.....	11
5.2.2	Rezultatele simulării circuitului UHPTS.....	11
5.2.3	Evaluarea senzorului implementat în BiCMOS	12
5.2.4	Figura de merit a circuitului implementat BiCMOS	13
Capitolul 6	Reducerea nonlinearității reziduale în senzori de temperatură bandgap.....	14
6.2	O topologie avansată care atenuează efectele Early inverse	14
6.3	Simularea senzorului de temperatură ultra-linear	15
6.4	Justificarea folosirii unui ADC cu circuitul ultra-linear de detectare a temperaturii ..	16
Capitolul 7	O arhitectură Sigma-Delta pentru ADC de înaltă linearitate	17
7.4	Modulator MASH 2–2	17
Capitolul 8	Un ADC Sigma-Delta multi-bit în timp discret	19
8.2	Efectele erorii de neîmperechere asupra performanței DAC-ului de reacție	19
8.3	Utilizarea elementelor unitare cu „shaping” în frecvență	20
8.4	Analiza puterii disipate	20
8.4.1	Estimarea curentului de alimentare necesar în integratoare	20

Senzori de temperatură monolitici avansați

8.4.4	Timpul total de stabilizare	21
8.5	Îmbunătățirea estimată a figurii de merit.....	21
Capitolul 9	Concluzii	22
9.1	Contribuții originale și discutarea rezultatelor	22
9.2	Lista lucrărilor originale publicate	24
9.3	Perspectivă de dezvoltare ulterioară.....	25
	Referințe bibliografice.....	26

Capitolul 1

Ce este temperatura? De ce este necesară măsurarea ei?

Problema măsurării temperaturii a fost în mare parte rezolvată. Termometria de precizie poate fi realizată printr-o gamă largă de metode (radiații ale corpului negru [8], potențial sau rezistență electrică, rezonanță magnetică nucleară [9], etc.). Problema care rămâne este cum se poate face acest lucru cu costuri cât mai mici, cât mai convenabil și cât mai precis posibil.

1.2 Un compromis mereu actual: performanță vs. cost

Termometrele comerciale precise sunt calibrate periodic la mai multe temperaturi și / sau sunt caracterizate în tabele cu intervale de temperatură între puncte care coboară până la $1^{\circ}F$ [18]. Acestea sunt, în general, dispozitive foarte scumpe, iar calibrarea periodică este o parte semnificativă a costului total de operare.

Termometrele industriale, auto, medicale și meteorologice se bazează în general pe detectoare de temperatură rezistive (RTD), termocupluri, termistoare sau diode cu circuite electronice de condiționare suplimentare. [19] [20] [21]. Aceste soluții nu pot fi integrate, iar acest fapt stabilește o limită inferioară a prețului lor.

La capătul inferior al gamei de performanță găsim senzori monolitici ieftini (în multe situații de unică folosință [22]) de obicei destinați internetului obiectelor (IoT) [23] și piețelor de consum. Costul, dimensiunile și consumul de energie sunt cerințe cheie ale pieței pentru astfel de senzori, lăsând performanța (ca rezoluție și precizie) pe ultimul loc. O căutare pe Internet arată imediat faptul că există o abundență de astfel de senzori oferiți de mai mulți producători. De exemplu, un mare distribuitor online [24] oferă peste 1500 de tipuri diferite de senzori de temperatură monolitici recomandați pentru folosirea în proiecte noi!

În concluzie, există motivare pentru cercetarea îmbunătățirii performanței unor astfel de senzori fără a sacrifica celelalte atribute ale acestora (cum ar fi puterea scăzută, costul și dimensiunea), permițându-le astfel să înlocuiască soluții mai scumpe pe piețele de precizie, cel puțin pentru aplicațiile cu intervale de temperatură compatibile cu funcționarea circuitelor integrate pe bază de siliciu.

1.3 Scopul tezei

Această teză cercetează senzorii bandgap de siliciu cu scopul de a le reduce erorile. Dimensiunile lor mici și costurile reduse datorate progreselor în tehnologia de fabricație a circuitelor integrate le fac o soluție foarte atractivă în multe aplicații moderne.

Inexactitatea totală a unui senzor de temperatură constă din trei tipuri de eroare: eroare de offset, eroare de câștig și eroare de neliniaritate. În această cercetare, accentul este pus pe dezvoltarea circuitelor cu liniaritate îmbunătățită care pot fi utilizate în senzorii de temperatură monolitici, reducând astfel numărul necesar de puncte de calibrare și, prin urmare, scăzând costul total de utilizare în aplicațiile de precizie.

Vor fi propuse noi arhitecturi de circuit. Tehnicile de proiectare a circuitelor și modelarea SPICE vor fi utilizate pentru a proiecta senzori de temperatură integrați în procesele standard de fabricație pentru circuite integrate.

Circuitele propuse sunt fabricate și apoi supuse unei proceduri minuțioase de evaluare în laborator. Prin efectuarea calibrării precise într-o baie de ulei folosind ca referință un termometru RTD de laborator, scopul final este de a dovedi că inexactitatea senzorilor de temperatură bandgap de siliciu produși în masă poate fi îmbunătățită.

Scopul acestei cercetări este de a obține o precizie mai bună decât $0.1K$ în intervalul de temperatură industrial $-40^{\circ}C$ până la $125^{\circ}C$ după doar o calibrare la două temperaturi în producție, fără a fi nevoie de o corecție digitală suplimentară a neliniarității.

1.4 Conținutul tezei

În capitolul 2, în această teză vor fi discutate mai întâi implementări practice ale senzorilor electrici de temperatură. Vor fi analizați atât senzori cu semnal de ieșire în rezistență, cât și în tensiune. Implementări de ultimă generație vor fi apoi descrise, iar performanțele lor vor fi determinate.

O arhitectură nouă, propusă pentru senzori de temperatură bandgap, va fi descrisă în capitolul 3, iar variantele sale vor fi analizate în detaliu. De asemenea, vor fi discutate compromisurile de performanță pentru variante ale procesului de fabricație.

O implementare practică a arhitecturii de senzor propuse va fi prezentată în capitolul 4. Deciziile de proiectare și rezultatele simulărilor vor fi discutate.

Aspectele tehnice ale configurației echipamentului de evaluare, inclusiv constrângerile impuse de nivelul de acuratețe vizat, vor fi de asemenea prezentate în capitolul 4. Procedura de măsurare a prototipurilor și datele colectate vor fi prelucrate și rezumate. Se va arăta că circuitul propus poate atinge o neliniaritate de $\pm 0.4^{\circ}C$ în intervalul de temperatură de la $-40^{\circ}C$ la $125^{\circ}C$.

Dezvoltarea unei versiuni îmbunătățite a circuitului propus va fi apoi inclusă în capitolul 5. Noua arhitectură va fi implementată și în siliciu, iar prototipul va fi evaluat. Se va arăta că circuitul propus poate atinge o neliniaritate de $-0.065^{\circ}\text{C}/+0.035^{\circ}\text{C}$ în intervalul de temperatură de la -20°C la 125°C .

Cercetările ulterioare care urmăresc să abordeze neliniaritatea reziduală a senzorilor propuși vor fi apoi prezentate sub forma unei arhitecturi dezvoltate la nivelul de simulare avansată în capitolul 6. Se va arăta că această topologie are potențialul de a obține o neliniaritate de 2.22mK în intervalul de temperatură de la -40°C la 125°C .

De asemenea, va fi investigată în continuare dezvoltarea unei arhitecturi de convertor analog-digital sigma-delta (ADC) adecvat pentru a procesa ieșirea circuitului de detectare a temperaturii. În capitolul 7 va fi discutată o nouă metodă matematică de descriere a funcționării topologiilor sigma-delta de ordinul al doilea timp discret, iar capitolul 8 va propune o arhitectură ADC multi-bit adecvată pentru semnale de intrare DC, menținând în același timp o bună liniaritate a funcției de transfer.

În cele din urmă, în capitolul 9, performanța măsurată a circuitului propus va fi discutată relație cu alte soluții de măsurare a temperaturii de ultimă generație. Figurile de merit stabilite în literatură vor fi utilizate pentru a face comparații între diverse implementări. Se vor trage concluzii și se va stabili în ce măsură obiectivele inițiale de cercetare vor fi fost atinse. De asemenea, vor fi prezentate posibilități viitoare de cercetare descoperite în timpul întocmirii acestei lucrări.

Capitolul 2

Implementări practice ale senzorilor electrici de temperatură

În acest capitol este discutată implementarea practică a celor mai des întâlnite tipuri de senzori de temperatură electrici, precum și circuite electronice necesare pentru a procesa semnalele lor de ieșire. Vor fi analizate RTD-urile, termistoarele, diodele, circuitele bandgap și circuite de detectare a temperaturii bazate pe difuzivitatea termică a siliciului. De asemenea, vor fi prezentate în detaliu implementări integrate de ultimă generație.

2.5 Senzori bandgap

Dacă două tranzistoare bipolare au aceiași parametri de proces și funcționează la aceeași temperatură de joncțiune, dar cu densități de curent diferite, ecuația (2.14) poate fi utilizată pentru a determina diferența dintre tensiunile bază-emitor ale celor două tranzistoare:

$$\Delta V_{BE}(T) = V_{BE_2}(T) - V_{BE_1}(T) \cong \frac{kT}{q} \cdot \ln \frac{J_{C_2}(T)}{J_{C_1}(T)}, \quad (2.18)$$

unde $J_{C_1}(T)$ și $J_{C_2}(T)$ sunt densitățile curentului de colector ale celor două tranzistoare. În plus, în cazul în care circuitul este proiectat astfel încât cele două densități ale curentului de colector să fie într-un raport prestabilit n care nu depinde de temperatură, ecuația (2.18) poate fi simplificată la

$$\Delta V_{BE}(T) \cong \frac{kT}{q} \cdot \ln n. \quad (2.19)$$

Această ecuație stabilește că diferența dintre tensiunile bază-emitor a două tranzistoare polarizate cu curenți de colector de același tip este proporțională cu temperatura absolută (PTAT) și, prin urmare, este senzor de temperatură. Ecuația (2.19) descrie cu precizie variația cu temperatura a unei tensiuni ΔV_{BE} atunci când tranzistoarele funcționează cu curenți de colector semnificativ mai mari decât curenții de saturație și efectul de modulare a bazei nu este luat în considerare.

Capitolul 3

O nouă arhitectură de senzor de temperatură de înaltă performanță (HPTS)

Un circuit integrat de detectare a temperaturii, cu semnal de ieșire în tensiune trebuie să aibă o sensibilitate scăzută la variabilitatea statistică a componentelor, rejecție bună a zgomotului sursei de alimentare și impedanță de ieșire scăzută [61] [62]. Impedanța de ieșire scăzută este un factor cheie în îmbunătățirea raportului semnal/zgomot, permițând conectarea în cascadă a mai multor circuite de detectare a temperaturii și adunând astfel semnalele de ieșire ale acestora.

Plecând de la brevetul original al dr. Marinca [63], se propune și se aduc îmbunătățiri unei noi celule de detectare a temperaturii care generează o tensiune PTAT [64].

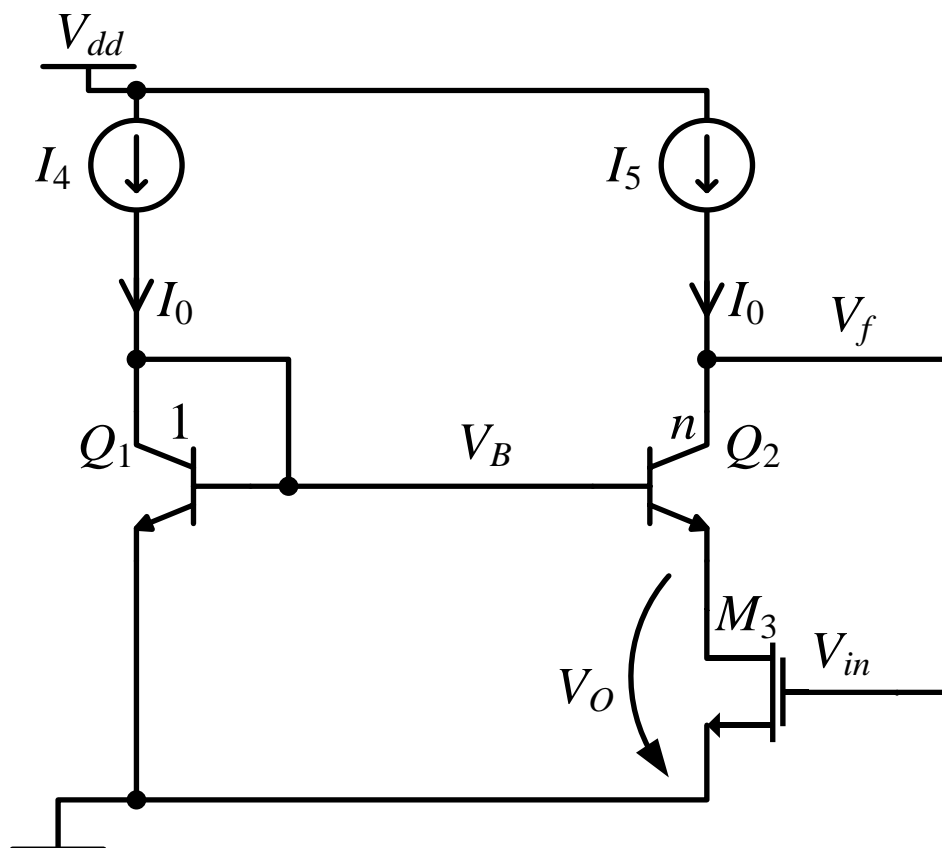


Figura 3.1. Celula ΔV_{BE} propusă. Schemă simplificată.

3.1 Descrierea și funcționarea circuitului HPTS

Studiind schema simplificată din figura 3.1, se poate constata că tranzistorul Q_1 funcționează cu densitate mare a curentului de colector, iar tranzistorul Q_2 funcționează cu densitate redusă a curentului de colector.

Tranzistoarele Q_2 și M_3 formează un amplificator încuibărit. Tensiunea de ieșire se dezvoltă pe canalul tranzistorului M_3 , după cum se arată în (2.19). Vom analiza această topologie din perspectiva imunității la efectul Early și la tensiunea de offset a tranzistorului M_3 . De asemenea, vom evalua rezistența la ieșire și variația curentului de alimentare în funcție de rezistența de sarcină.

Conform ecuației (2.19), tensiunea de ieșire nominală a senzorilor de temperatură bandgap nu depinde de curentul lor de alimentare. O simplă simulare SPICE care evidențiază această proprietate a senzorilor de temperatură bandgap este prezentată în figura 3.6.

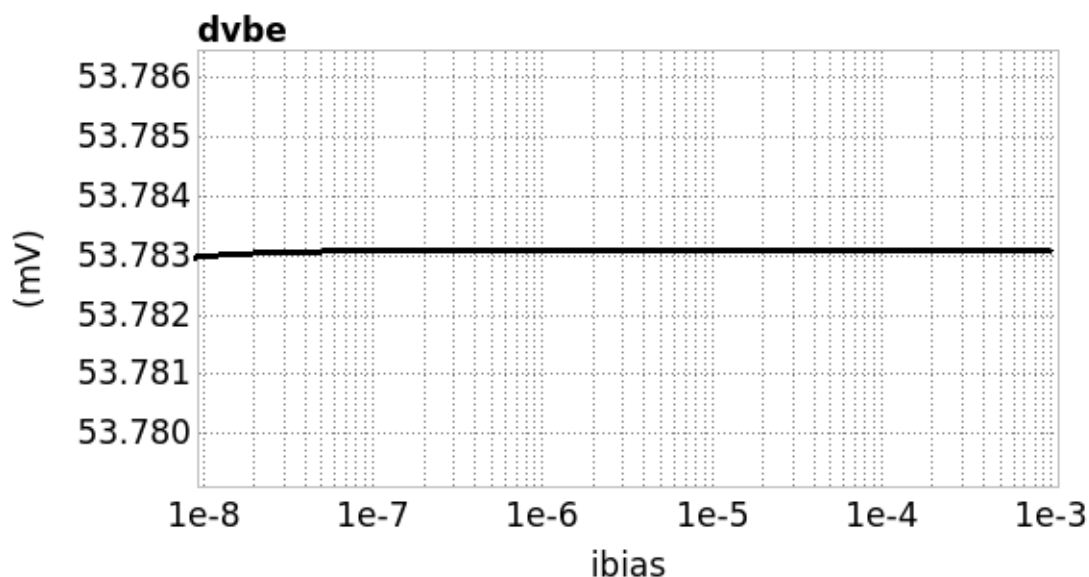


Figura 3.6. Simularea tensiunii de ieșire a celulei propuse în funcție de curentul de polarizare.

Condițiile de simulare sunt temperatura de 27°C și un raport al densităților curenților de $n = 8$. Valoarea surselor de curent de polarizare $I_4 = I_5 = ibias$ este variată în simulare. Senzorii convenționali de temperatură bandgap discutați în secțiunea 2.5 se bazează pe rezistoare pentru a dezvolta o tensiune ΔV_{BE} . Prin urmare, este necesară o suprafață mare pe cip atunci când se lucrează la curenți de polarizare reduși. Un avantaj important al celulei propuse este capacitatea de a opera cu curenți de polarizare foarte mici (de ordinul nanoamperilor) numai prin scalarea curenților folosind oglinzi active de curent, care necesită o suprafață semnificativ mai mică decât topologiile bazate pe rezistoare.

Capitolul 4

Implementarea pe siliciu a HPTS și rezultatele măsurărilor

Variante ale arhitecturii propuse au fost implementate în diverse tehnologii. Una din implementări este discutată în detaliu în acest capitol: proces standard CMOS 0,18 μ m 3,3V TSMC.

4.1 Implementare CMOS

Senzorul de temperatură încorporat în AD7124 [67], un ADC Sigma-Delta de precizie cu consum redus, pentru aplicații industriale, dezvoltat și fabricat de Analog Devices, se bazează pe o stivă de celule ΔV_{BE} folosind varianta CMOS a arhitecturii discutate în capitolul 3. Circuitele integrate sunt fabricate într-un proces CMOS standard de 0,18 μ m oferit de TSMC.

4.1.1 Proiectarea circuitului CMOS

Senzorul de temperatură din AD7124 este implementat sub forma unei stive de cinci celule, așa este arătat în subcapitolul 3.2. Arhitectura și schema generală ale circuitului sunt prezentate în figura 4.2, respectiv figura 4.3. Circuitul funcționează cu o sursă de tensiune stabilizată de $1.9V \pm 100mV$.

Împerecherea surselor de curent implementate cu tranzistoare PMOS determină variabilitatea sensibilității senzorului de temperatură care, pentru un circuit implementat ca o stivă de patru celule simple și o celulă dublă cu raport al densităților curent de 1:48, are valoarea nominală de aproximativ $2mV/^\circ C$. Cascadarea celulelor conduce, de asemenea, la reducerea erorii de împerechere. Dacă nepotrivirea surselor de curent se modifică cu temperatura, aceasta se va corespunde unei neliniarități a senzorului de temperatură.

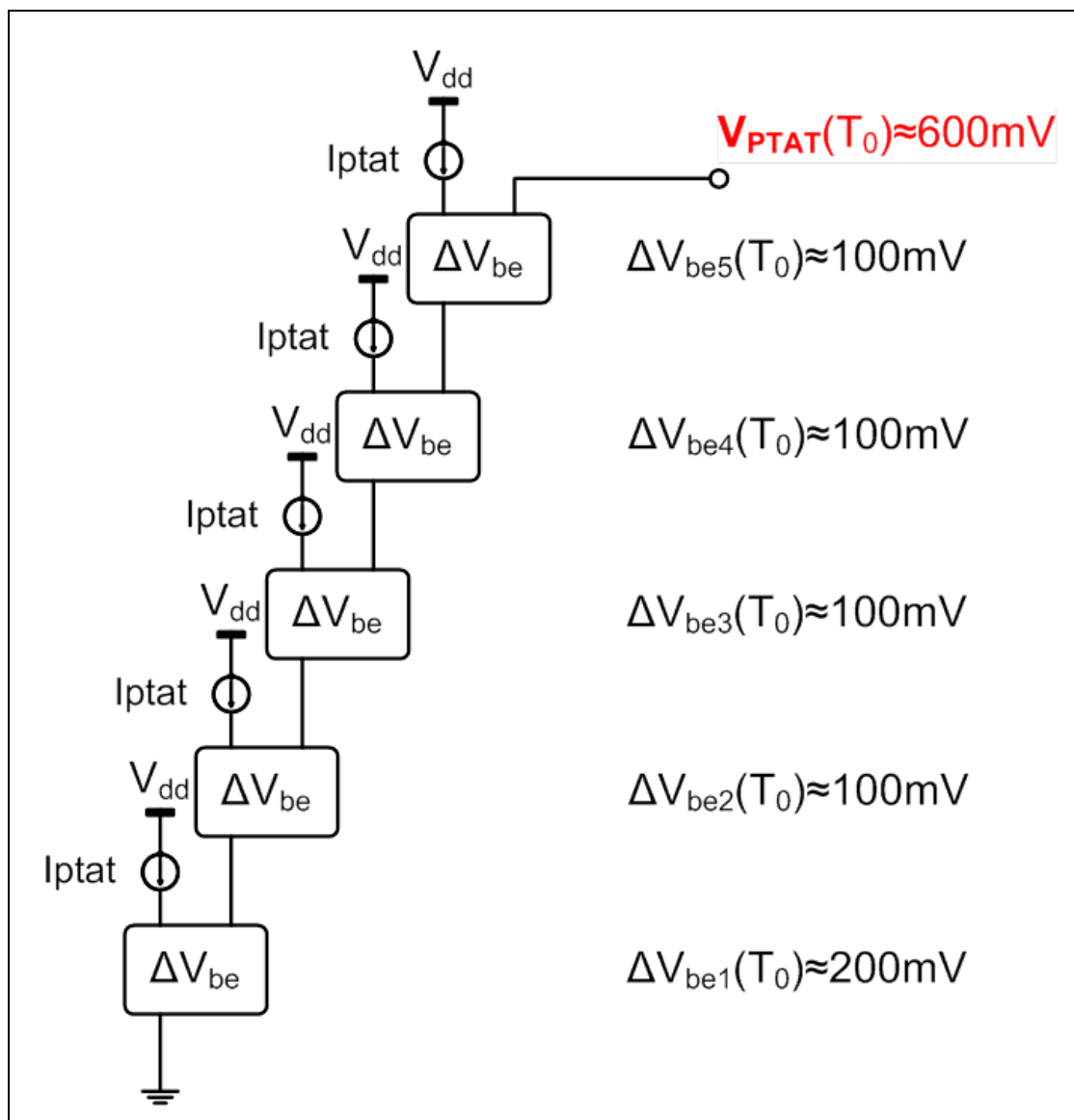


Figura 4.2. Arhitectura senzorului de temperatură inclus în AD7124.

4.1.2 Rezultatele simulării circuitului CMOS

Simulări SPICE au fost efectuate pentru senzorul de temperatură pentru a determina funcționarea circuitului condițiile de variație a parametrilor procesului, a tensiunii de alimentare, a curentului de polarizare și a temperaturii.

Un al doilea set de simulări a fost rulat pentru a determina stabilitatea tuturor buclelor de reacție negativă. Două bucle de reacție au fost analizate în fiecare celulă. O buclă constă din amplificatorul încuibărit. A doua buclă furnizează curenți de bază perechii de tranzistoare bipolare.

Un al treilea set de simulări a fost rulat pentru a determina sensibilitatea senzorului și variabilitatea semnalului de ieșire. Rezultatele sunt prezentate în figura 4.18.

Sensibilitatea estimată de $2\text{mV}/^{\circ}\text{C}$ este observată în simulare. Se observă de asemenea o variabilitate de $210.8\mu\text{V}$ corespunzătoare unei inexactități a temperaturii de $\pm 0.053^{\circ}\text{C}$.

În cele din urmă, au fost efectuate 200 de simulări Monte-Carlo în condiții nominale pentru a evalua impactul neîmperechierii surselor de curent PMOS. Se observă o variație indusă de neîmperechere de 1.714mV , corespunzând unei inexactități a temperaturii de $\pm 0.429^{\circ}\text{C}$. Este evident că neîmperecherea este cauza dominantă a inexactității măsurării temperaturii pentru senzorul propus.

4.1.3 Evaluarea prototipurilor pentru implementarea CMOS

Evaluarea inițială a senzorului de temperatură CMOS folosind un sistem de forțare a temperaturii a arătat că senzorul are o precizie mai bună decât cea a sistemului de măsurare a temperaturii utilizat în laborator. Ulterior, a fost utilizată o metodă de evaluare mai precisă [72]. Astfel, un lot de 30 de circuite integrate a fost evaluat în baie de ulei între -40°C și 125°C , iar rezultatele măsurărilor prezentate în figura 4.20 indică o variabilitate a offset-ului de $\pm 3\sigma = \pm 1.15^{\circ}\text{C}$.

După eliminarea erorilor de offset și câștig prin efectuarea unei calibrări liniare în două puncte la 25°C și la 85°C , neliniaritatea rămasă a fost găsită a fi foarte repetabilă și mai bună decât $\pm 0.4^{\circ}\text{C}$, așa cum arată figura 4.21.

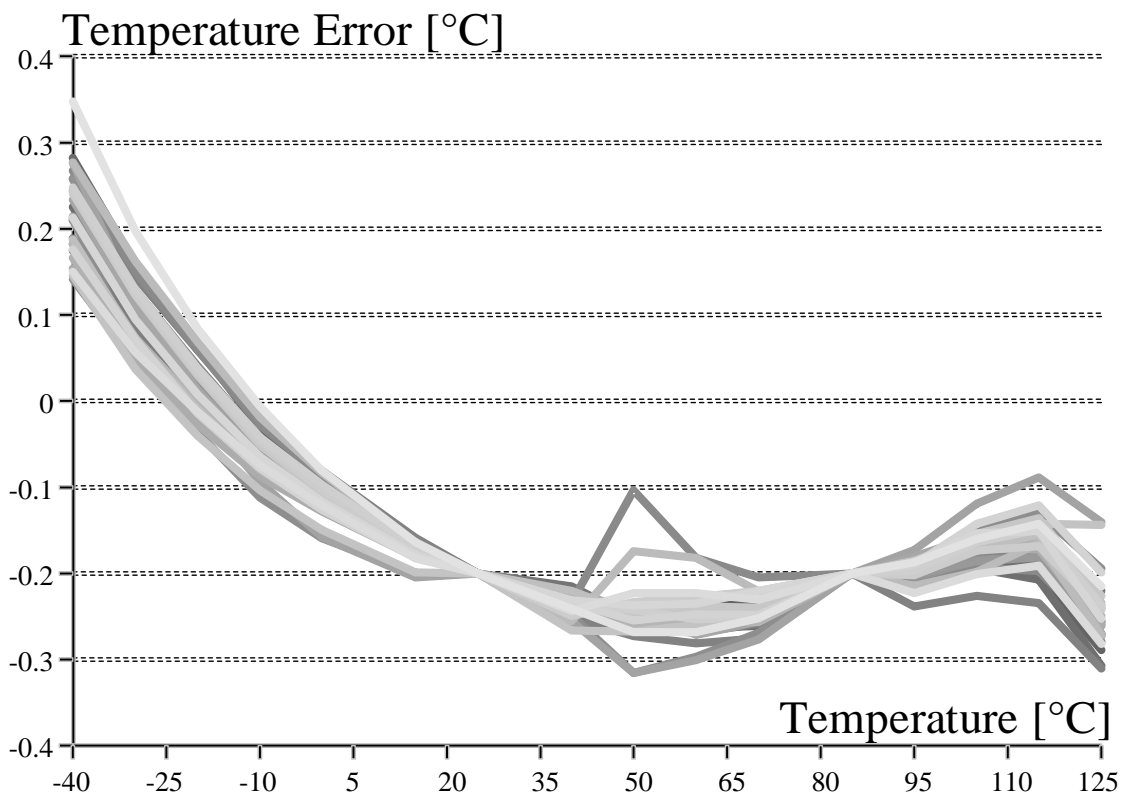


Figura 4.21. Neliniaritatea senzorului CMOS după calibrarea la două temperaturi.

Capitolul 5

Un senzor de temperatură ultraperformant (UHPTS)

Toate variantele celulei propuse care au fost discutate în capitolul 3 pot fi implementate în tehnologii standard CMOS. Cu toate acestea, după se arată în figura 4.18, comportamentul lor liniar în funcție de temperatura absolută este în cele din urmă limitat de împerecherea surselor de curent utilizate.

5.1 Celula UHPTS cu tranzistoare bipolare complementare și semnal dublu de ieșire

Celula discutată în acest capitol[73][74] utilizează împerecherea intrinsec superioară a tranzistoarelor bipolare pentru a determina rapoartele densităților de curenți, astfel obținând o liniaritate îmbunătățită în domeniul analogic. Schema simplificată este prezentată în Figura 5.1. Topologia se bazează pe o compensare relativ bună între factorii de câștig în curent β ai tranzistoarelor NPN și PNP.

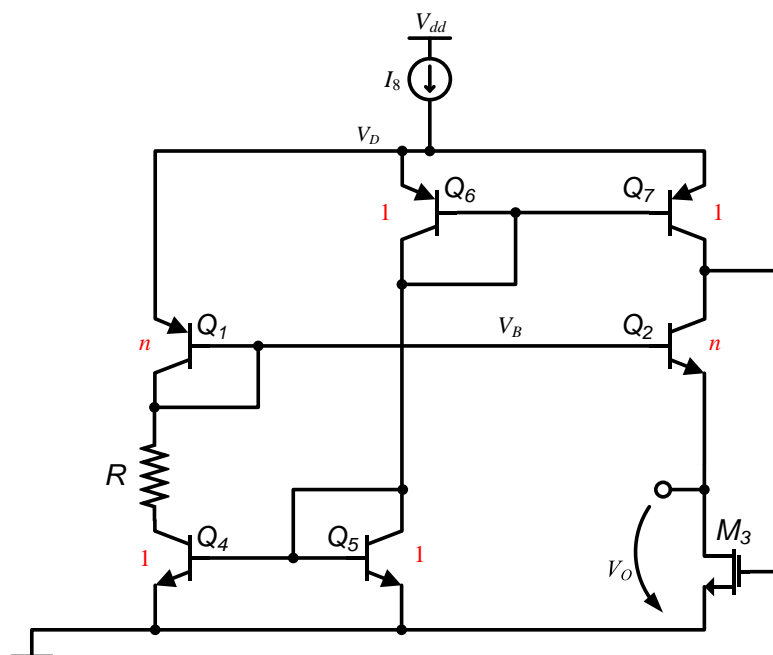


Figura 5.1. Celula ΔV_{BE} cu tranzistoare bipolare complementare. Schema simplificată.

5.1.1 Funcționarea circuitului UHPTS cu tranzistoare complementare

Potențialul V_D este egal cu suma a două tensiuni bază-emitor cu densitate de curent mare, una a tranzistorului NPN Q_5 și una a tranzistorului PNP Q_6 . Tranzistoarele Q_1 (PNP) și Q_2 (NPN) funcționează cu densități reduse ale curentului de colector. Prin urmare, semnalul de ieșire este o tensiune de tip ΔV_{BE} (care se regăsește pe canalul tranzistorului NMOS M_3) care este un semnal proporțional cu temperatura absolută (PTAT).

Calea de semnal „directă” a amplificatorului încuibărit constă în tranzistorul M_3 care funcționează în configurație de sursă comună. Câștigul acestei căi este aproximativ unitar datorită încărcării acestui tranzistor de către impedanța scăzută a emitorului lui Q_2 .

Cu toate acestea, calea „de reacție” oferă un câștig de peste 60dB prin tranzistoarele în regim linear Q_2 și Q_7 care formează un etaj de amplificare în clasă AB.

Această configurație împarte un curent unic de polarizare în trei curenți egali folosind oglinzile bipolare $Q_6 - Q_7$ și $Q_5 - Q_4$ cu variabilitate redusă și care ocupă de asemenea suprafață redusă pe siliciu. Prezența unui al doilea tranzistor activ în calea de reacție crește câștigul total al buclei, ceea ce reduce și mai mult contribuția tensiunii de offset a amplificatorului încuibărit la semnalul de ieșire.

5.2 Implementarea BiCMOS

Senzorul UHPTS îmbunătățit, raportat în [73], care are drept obiectiv reducerea variațiilor statistice și a contribuției la zgomot a surselor de curent de polarizare este implementat ca parte a unui cip de test în procesul intern de $0,6\mu\text{m}$ EP134 de la Analog Devices, folosind cinci celule în cascadă fiecare polarizată cu $1.5\mu\text{A}$ curent PTAT și având un raport al densităților curenților de colector $n = 16$.

Senzitivitatea nominală a senzorului de temperatură este $10k/q \cdot \ln(16) \cong 2.389\text{mV/K}$, cu o tensiune nominală de ieșire de 712.35mV la 25°C

5.2.2 Rezultatele simulării circuitului UHPTS

Fiecare celulă necesită curent de alimentare de $1.55\mu\text{A}$, iar generatorul de curent de polarizare utilizează un curent suplimentar de $2,2\mu\text{A}$. Puterea disipată de senzorul de temperatură la tensiunea de alimentare de $3,0\text{V}$ este de $29.85\mu\text{W}$.

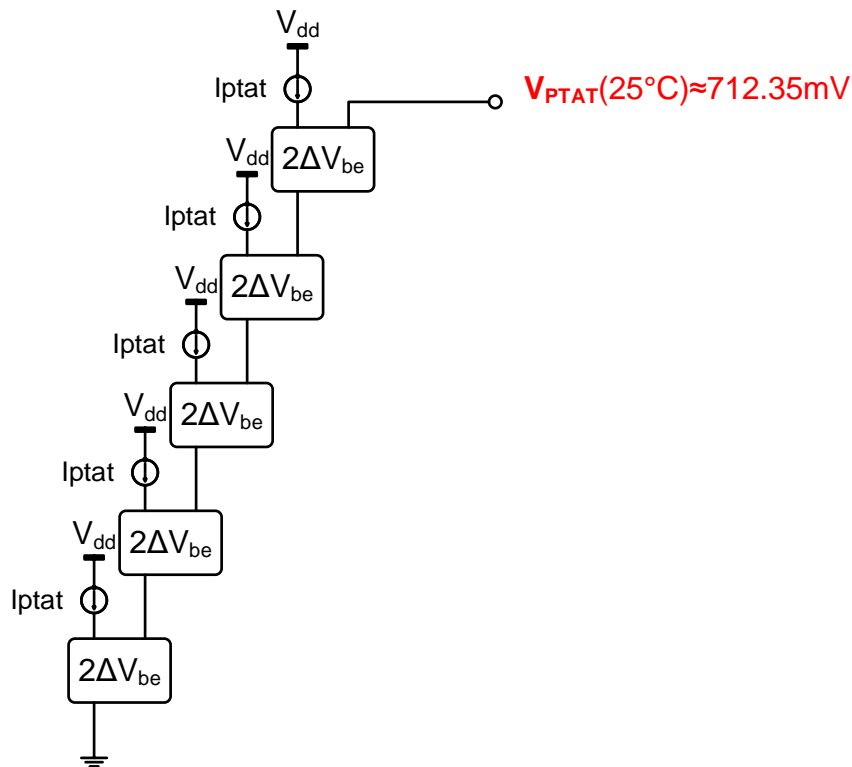


Figura 5.4. Arhitectura senzorului implementat pe cipul de test BiCMOS.

Simulări SPICE au fost rulate pentru a determina neliniaritatea celulelor proiectate. Figura 5.10 prezintă o singură simulare în temperatură în condiții nominale. O a doua simulare a fost rulată pentru cinci combinații ale parametrilor de proces pentru stiva de cinci celule de detectare a temperaturii. Rezultatele sunt prezentate în Figura 5.11. Neliniaritatea simulată în intervalul de temperatură de la $-40^\circ C$ la $125^\circ C$ este mai mică decât $\pm 3.5 \mu V$, ceea ce corespunde unei inexactități în temperatură de $\pm 1.5 mK$.

5.2.3 Evaluarea senzorului implementat în BiCMOS

Cipul a fost încapsulat într-o capsulă de plastic standard LFCSP de 32 de pini. O configurație de laborator cu baie de ulei a fost utilizată pentru a evalua un set de 23 de dispozitive alese aleatoriu de pe aceeași plachetă.

Neliniaritatea cipurilor fabricate a fost măsurată în raport cu un Super-Termometru Hart 1590 cu precizia specificată de $1 ppm$.

Senzitivitatea medie la temperatură a fost determinată la $2.465 mV/K$, cu o dispersie de $\pm 2.01 \mu V/K$.

Inexactitatea temperaturii măsurate este prezentată în Figura 5.15. După eliminarea unui offset sistematic de $-13.7 mV$ și utilizarea valorii medii a sensibilității, s-a constatat că distribuția statistică a eșantionului folosit este de $\pm 0.5^\circ C (3\sigma)$ la $25^\circ C$.

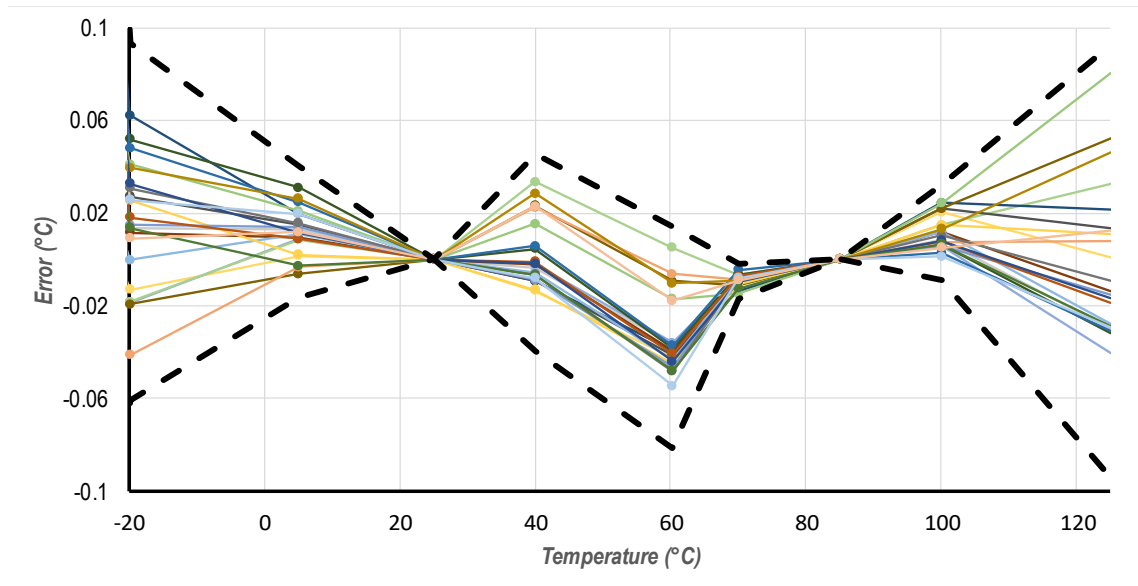


Figura 5. 15. Inexactitatea temperaturii măsurate a senzorului BiCMOS propus; limitele 3σ afișate cu linii punctate.

După calibrarea la două temperaturi, -10°C și 80°C , inexactitatea totală scade la $-0.065^{\circ}\text{C}/+0.035^{\circ}\text{C}$ (3σ), după cum se poate observa în Figura 5.15.

Zgomotul a fost măsurat pentru 5 cipuri în baie de ulei la 25°C pentru banda de frecvențe de la 0.1Hz la 50Hz . Valoarea măsurată de $0.287\mu\text{V}$ RMS corespunde unei rezoluții în temperatură de 0.12mK RMS.

5.2.4 Figura de merit a circuitului implementat BiCMOS

Pentru a evalua arhitectura senzorului de temperatură propus în raport cu arhitecturile de circuite raportate anterior în literatură, au fost utilizate două metode de calcul a Figurii de Merit (FoM) propuse de Kamran Souri și Kofi Makinwa [75].

FoM-rezoluție pentru senzorii de temperatură este definită ca produsul între energia / conversie și pătratul rezoluției, care este limitată de raportul semnal-zgomot de bandă largă. Pentru prototipul realizat, acesta este evaluată la $.4.3\text{fJ} \cdot \text{K}^2$

FoM-inexactitate este măsurată ca produsul între energia / conversie și pătratul inexactității relative, pentru că senzori de temperatură diferiți pot fi specificați pe domenii diferite de temperatură. Pentru prototipul realizat, acesta este evaluată la $.1.11\text{nJ} \cdot \%^2$

Capitolul 6

Reducerea nonlinearității reziduale în senzori de temperatură bandgap

Neliniaritatea și, în cele din urmă, inexactitatea totală a sensorului de temperatură de precizie îmbunătățit discutat în capitolul 5 este limitată de efectele Early ale tranzistoarelor bipolare care implementează celula de detectare a temperaturii. În acest capitol sunt discutate fundamentul teoretic al erorilor de neliniaritate induse de efectele Early directe și *inverse*, precum și o topologie de circuit care poate reduce aceste erori.

6.2 O topologie avansată care atenuează efectele Early inverse

O schemă simplificată a noii topologii [79] este prezentată în figura 6.1.

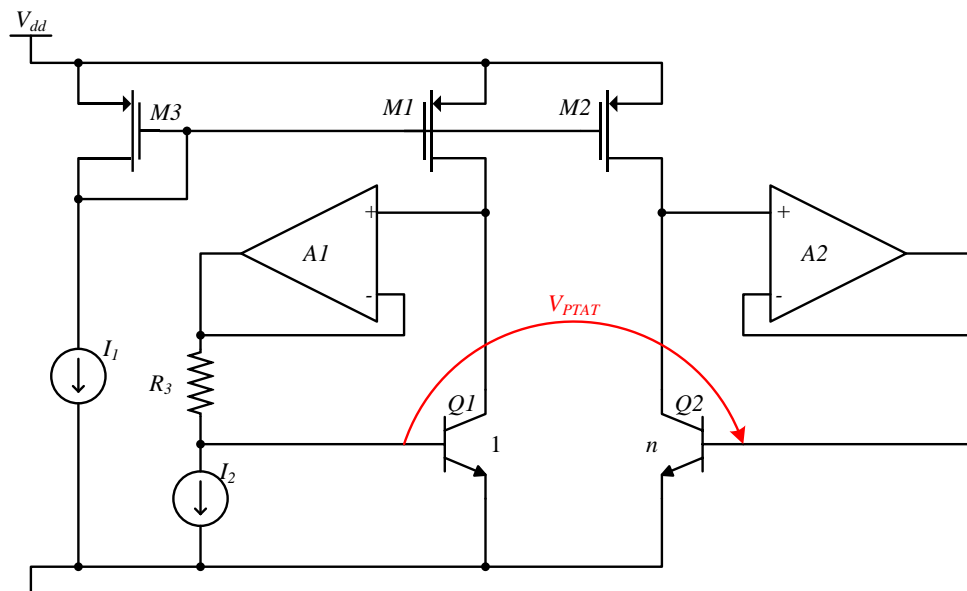


Figura 6.1. Circuit generator PTAT cu compensarea efectelor Early [79].

Pentru a compensa efectele tensiunilor Early, cele două tranzistoare care generează diferența de tensiune bază-emitor sunt polarizate diferit: tranzistorul Q_2 (care funcționează cu densitate scăzută a curentului de colector) funcționează ca diodă virtuală,

cu tensiune colector-bază nulă și curent de bază furnizat de amplificatorul A_2 , tranzistorul Q_1 (care funcționează cu o densitate mare a curentului de colector) are tensiunea bază-colector egală cu căderea de tensiune pe rezistorul R_3 .

6.3 Simularea senzorului de temperatură ultra-linear

Un circuit în conformitate cu topologia prezentată în figura 6.1 a fost simulat într-un proces BiCMOS. I_1 a fost implementat ca generator de curent PTAT de $3\mu A$ la temperatura ambiantă $T_0 = 300K$. Raportul de aspect al M_1 , M_2 și M_3 este 1:1:1. Tranzistorul cu densitate mare de curent de colector Q_1 este implementat ca dispozitiv VNPN unitar; tranzistorul cu densitate scăzută a curentului de colector Q_2 este implementat ca opt tranzistoare VNPN unitare conectate în paralel. Prin urmare, raportul dintre densitățile de curent este $n = 8$. Tranzistoarele VNPN în acest proces au tensiunea Early directă $V_{AF} = 52.2V$ și tensiunea Early inversă $V_{AR} = 5.89V$. Valoarea ideală a diferenței de tensiune bază-emitor generate de circuit la temperatura ambiantă T_0 este $\Delta V'_{be0} \cong 53.76mV$.

Prin urmare, tranzistorul Q_1 trebuie să fie polarizat cu o tensiune colector-bază

$$V_{CB_0}^{(Q_1)} \cong \Delta V'_{BE} \cdot \frac{V_{AF}}{V_{AR}} \cong 478mV \quad (6.6)$$

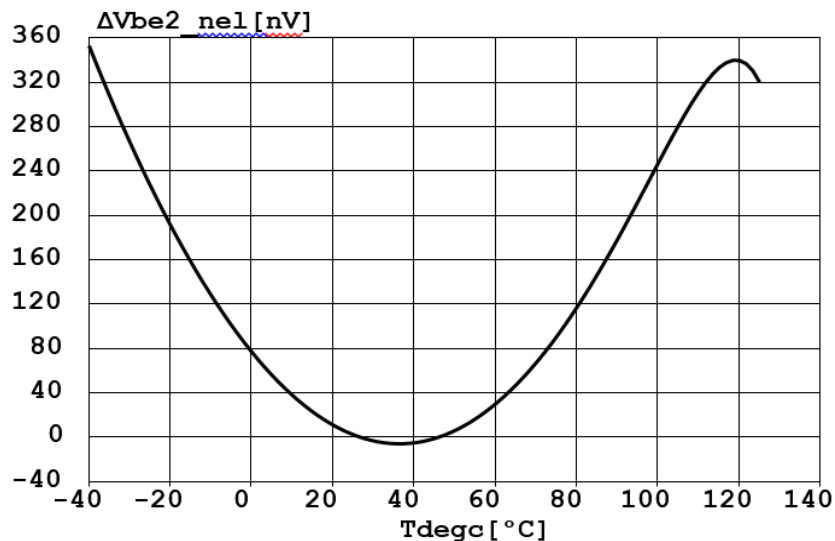


Figura 6.5. Nelinearitatea tensiunii PTAT generate, pentru $V_{CB_0}^{(Q_1)} = 577mV$ and

$$V_{CB}^{(Q_2)} = 0.$$

Senzitivitatea tensiunii PTAT este $0.18mV/K$.

O compensare avansată poate fi obținută dacă tensiunea colector-bază a Q_1 este setată la o valoare optimă pentru a compensa și parametri de ordin superior care nu sunt luați în considerare în estimarea inițială. Drept care a fost setată o nouă tensiune colector-bază de $577mV$ și circuitul din figura 6.1 a fost resimulat. Neliniaritatea obținută astfel este prezentată în figura 6.5. De remarcat scala axei Y: care este de 500 de ori mai mică decât scala axei Y din Figura 6.3. Această neliniaritate mai mică decât $400nV$ corespunde la $2.22mK$. Factorul de îmbunătățire a liniarității tensiunii $PTAT$ prin compensarea tensiunilor Early față de implementările existente este mai mare de 450.

6.4 Justificarea folosirii unui ADC cu circuitul ultraliniar de detectare a temperaturii

După se observă în figura 6.1, circuitul ultraliniar de detectare a temperaturii discutat în acest capitol are o ieșire flotantă, tensiunea diferențială dintre potențialele de bază ale tranzistoarelor Q_1 și Q_2 . De asemenea, rezistența de ieșire a circuitului la baza tranzistorului Q_1 este dominată de valoarea rezistenței R_3 . Prin urmare, un ADC ar fi recomandat pentru extragerea semnalului extrem de liniar dependent de temperatură din circuitul propus, așa se arată în figura 6.6.

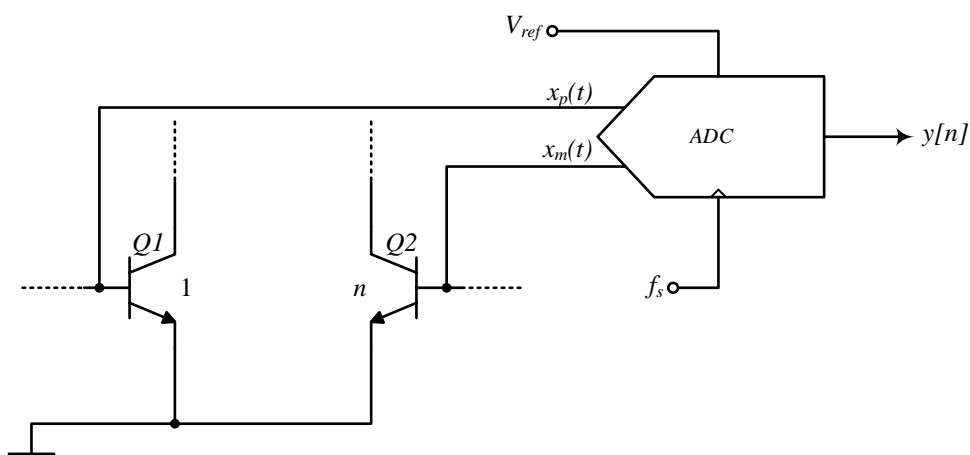


Figura 6.6. Utilizarea unui ADC diferențial pentru a procesa ieșirea circuitului ultraliniar de detectare a temperaturii.

Semnalul diferențial analogic $x(t) = x_p(t) - x_m(t)$ este eșantionat cu frecvența f_s și convertit într-un flux de date $y[n]$ utilizând tensiunea de referință V_{ref} . Este necesară o arhitectură ADC de înaltă liniaritate capabilă să convertească semnale diferențiale cu mod comun arbitrar și bandă îngustă, până la DC. Prin urmare, o arhitectură ADC sigma-delta ($\Sigma\Delta$) în timp discret (DT) va fi investigată în capitolele următoare.

Capitolul 7

O arhitectură Sigma-Delta pentru ADC de înaltă linearitate

Deoarece majoritatea senzorilor de temperatură monolitici cu ieșire digitală conțin un ADC sigma-delta [39] [41] [58] [60], în acest capitol este prezentată o încercare originală de a oferi o formă generală a funcțiilor de transfer care descriu funcționarea unui modulator analog-digital $\Sigma\Delta$ [81]. Ecuțiile generale sunt validate prin aplicarea la o implementare cu condensatoare comutate pe un singur bit.

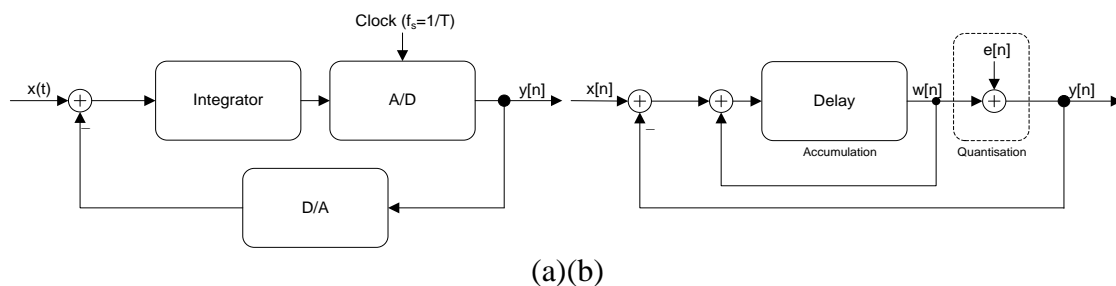


Figura 7.1 (a) Schema bloc a unui modulator $\Sigma\Delta$; (b) Circuit echivalent.

Presupunem că modulatorul conține un cuantizor multinivel uniform cu câștig unitar $G = 1$. Semnalul de intrare este cuantizat prin intermediul unui integrator, iar semnalul cuantizat este scăzut (prin reacție negativă) din semnalul de intrare, așa cum se observă în figura 7.11 (a).

7.4 Modulator MASH 2–2

Figura 7.16 prezintă schema bloc generală a două modulatori $\Sigma\Delta$ conectați în cascadă. Această structură este cunoscută și cu denumirea de „multi-etaj” sau MASH (Multi-stAge noise SHaping) [83]. Al doilea modulator convertește eroarea primului modulator, care este apoi anulată în domeniul digital. Această abordare este echivalentă cu un convertor în două etaje, unde ambele etaje sunt modulatori $\Sigma\Delta$.

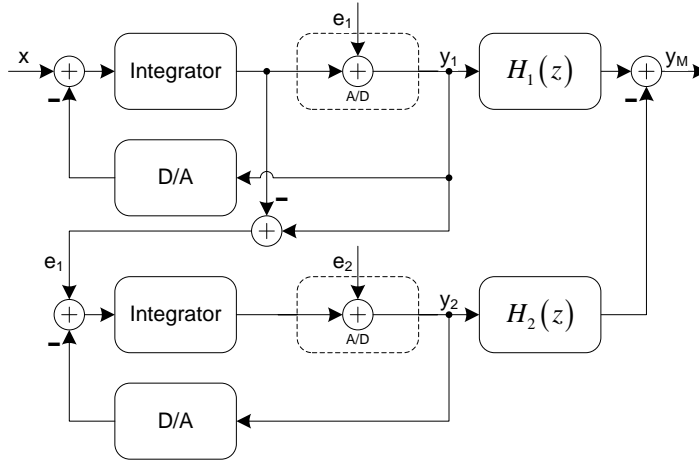


Figura 7.16. Schema bloc a unei structuri $\Sigma\Delta$ MASH.

Eroarea de cuantizare e_1 a primului etaj se găsește în formă analogică prin scăderea semnalului de intrare în cuantizor din semnalul de ieșire. Acest semnal este utilizat ca intrare pentru o a doua buclă $\Sigma\Delta$. Semnalul de ieșire al celei de-a doua bucle este dat de

$$Y_2(z) = STF_2(z)E_1(z) + NTF_2(z)E_2(z) \quad (7.50)$$

Filtrele digitale $H_1(z)$ și $H_2(z)$ care prelucrează semnalele de ieșire ale celor două bucle $\Sigma\Delta$ sunt construite pentru a obține anularea erorii de cuantizare $E_1(z)$ a primului etaj în semnalul de ieșire $Y_M(z)$. Condiția necesară este

$$H_1(z) \cdot NTF_1(z) - H_2(z) \cdot STF_2(z) = 0. \quad (7.51)$$

O implementare folosind un cuantizor pe un singur bit este prezentată în figura 7.19.

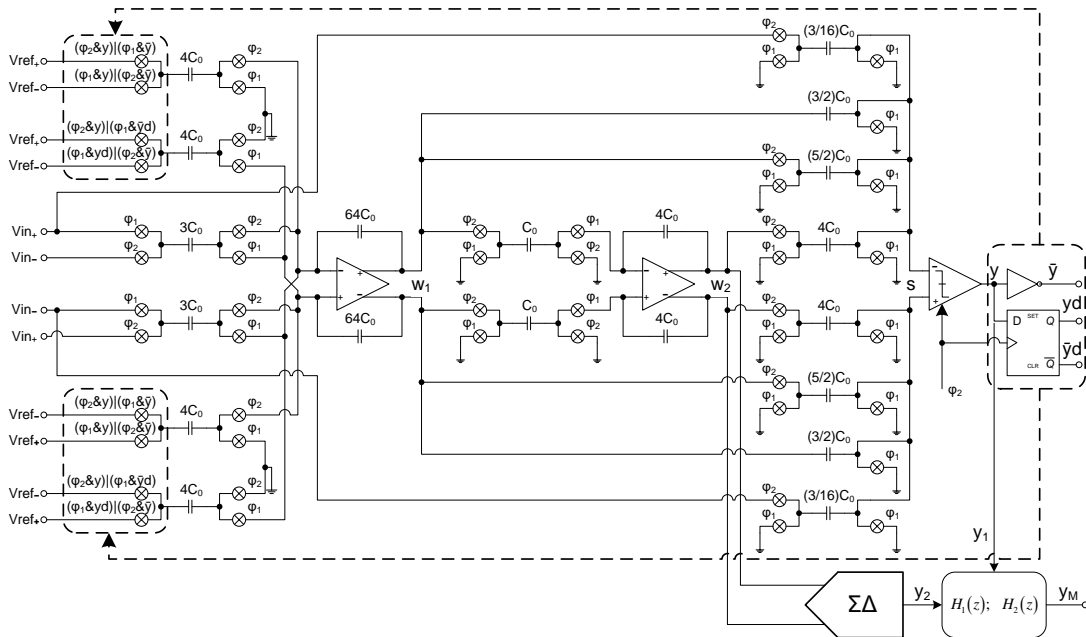


Figure 7.19. Modulator MASH 2-2 $\Sigma\Delta$ cu un singur bit.

Capitolul 8

Un ADC Sigma-Delta multi-bit în timp discret

Deoarece arhitecturile circuitelor de detectare a temperaturii propuse pot funcționa cu o gamă largă de curenți de polarizare și, prin urmare, pot fi utilizate în construcția circuitelor cu putere disipată foarte mică, vom investiga modul în care puterea totală disipată de un ADC $\Sigma\Delta$ în timp discret poate fi redusă prin creșterea numărului de biți din cuantizor, menținând în același timp liniaritatea funcției de transfer.

8.2 Efectele erorii de nêmperechere asupra performanței DAC-ului de reacție

Caracteristica specială a DAC-urilor utilizate în bucla de reacție a modulatorilor Sigma-Delta este că cerințele lor de precizie sunt dictate de precizia ADC-ului, spre deosebire de DAC-urile standard care trebuie să fie exacte numai până la $\pm 1/2lsb$ al semnalului lor maxim de intrare. Simulările au fost efectuate utilizând un semnal de intrare sinusoidal de amplitudine maximă, de frecvență aleasă astfel încât rata de supraeșantionare să fie $OSR = F_s / 2f_{in} = 512$. Efectul nêmperecherii elementelor unitare poate fi observat în figura 8.5.

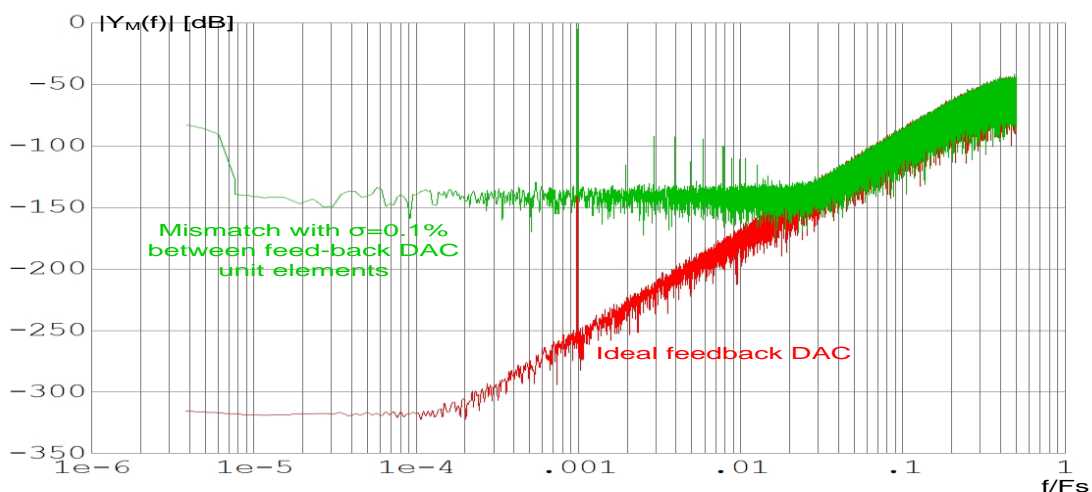


Figure 8.5. Efectul nêmperecherii elementelor din DAC-ul de reacție.

8.3 Utilizarea elementelor unitare cu „shaping” în frecvență

Este posibilă aplicarea principiului „noise-shaping” erorilor cauzate de neîmperecherea elementelor unitare în DAC-ul de reacție [84] [85]. Prin modularea semnalelor de control ale elementelor folosind tehnici $\Sigma\Delta$, erorile de neîmperechere a elementelor vor avea un spectru modelat în frecvență. Fiecare element va avea același istoric de utilizare *în medie*.

8.4 Analiza puterii disipate

După ce a fost stabilit în subcapitolul precedent că o soluție pentru un DAC multi-bit poate fi utilizată într-un sistem cu performanțe bune pentru semnale de curent continuu și că excursiile semnalelor într-un astfel de convertor pot fi precise cu precizie, acest subcapitol se concentrează pe estimarea economiilor de energie care pot fi realizate atunci când se înlocuiește o arhitectură pe un singur bit cu o implementare multi-bit. Această estimare nu ține cont de de curentul suplimentar necesar în partea digitală a convertorului.

8.4.1 Estimarea curentului de alimentare necesar în integratoare

Integratorul cu condensatoare comutate prezentat în figura 7.10 este prezentat în formă simplificată în figura 8.9. Presupunem că întrerupătoarele sunt realizate cu rezistență suficient de scăzută pentru a nu afecta substanțial stabilizarea circuitului. Este estimat curentul de alimentare necesar pentru stabilizarea semnalelor în integratoare.

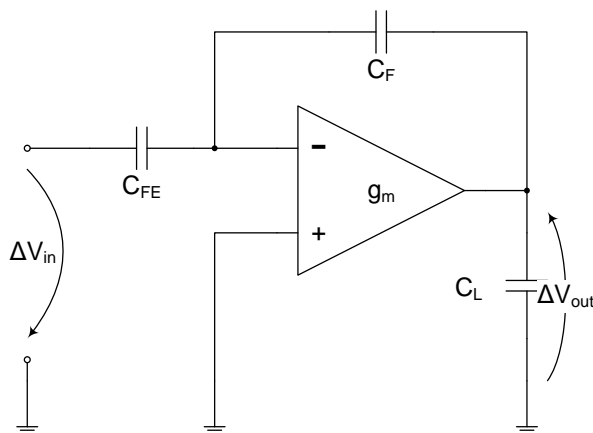


Figure 8.9. Schema simplificată a unui integrator cu condensatoare comutate utilizată pentru analiza stabilizării semnalelor.

Pe baza numărului de biți B din calea de feedback rezultă că

$$|\Delta V_{out}|_{\max} = \frac{2}{2^B - 1} \cdot \frac{V_{ref} C_{ref}}{C_F} \quad (8.44)$$

Presupunând că $V_{in_{\max}} = V_{ref}$ și folosind ecuația (8.30),

$$C_{in} \leq \left(1 - \frac{2}{2^B - 1}\right) C_{ref} \text{ for } B > 2. \quad (8.45)$$

Pentru $B \leq 2$, C_{in} trebuie ales mai mic decât C_{ref} (din motive de liniaritate), de obicei $C_{in}/C_{ref} = K = 0.75$. Acest lucru nu afectează rezultatul din (8.44) pentru $B = 2$ și pentru cuantizoare cu un singur bit pentru care codul zero este permis la intrarea DAC-ului de reacție.

8.4.4 Timpul total de stabilizare

Timpul total de stabilizare poate fi estimat ca

$$\begin{aligned} t_{settle} &= t_{slew} + t_{ss} \\ &= \frac{2}{2^B - 1} \cdot \frac{C_{ref} V_{ref}}{RI_{dd}} + 22 \cdot \frac{kT}{q} \cdot \frac{\left(3 - \frac{2}{2^B - 1}\right) C_{ref}}{nRI_{dd}}, \\ &= \frac{C_{ref}}{RI_{dd}} \cdot \left(V_{ref} \cdot \frac{2}{2^B - 1} + \frac{22}{n} \cdot \frac{kT}{q} \cdot \left(3 - \frac{2}{2^B - 1}\right) \right) \end{aligned} \quad (8.54)$$

Sau, pentru bucle sigma-delta cu un singur bit,

$$\begin{aligned} t_{settle} &= t_{slew} + t_{ss} \\ &= (1 + K) \cdot \frac{C_{ref} V_{ref}}{RI_{dd}} + 22 \cdot \frac{kT}{q} \cdot \frac{(2 + K) C_{ref}}{nRI_{dd}} \\ &= (1 + K) \cdot \frac{C_{ref}}{RI_{dd}} \cdot \left(V_{ref} + \frac{22}{n} \cdot \frac{kT}{q} \cdot \frac{(2 + K)}{(1 + K)} \right) \end{aligned} \quad (8.55)$$

8.5 Îmbunătățirea estimată a figurii de merit

În condițiile în care toți ceilalți parametri ai convertorului sunt menținuți constanți, îmbunătățirea cifrei de merit pentru o implementare multi-bit este de aproximativ $17.5dB$.

Capitolul 9

Concluzii

În această lucrare a fost făcută o trecere în revistă a conceptului de temperatură și metode utilizate pentru măsurarea acesteia. Pe baza situației actuale a pieței detectoarelor integrate de temperatură, a fost identificată necesitatea construirii unor dispozitive de măsurare a temperaturii cu costuri reduse, dar precise. Au fost inventate noi topologii de circuit și au fost construite și evaluate circuite integrate care au dovedit îmbunătățiri semnificative ale performanței în comparație cu implementări deja existente. De asemenea, a fost dezvoltată o arhitectură de ADC sigma-delta multi-bit în timp discret, pentru semnale DC (cum ar fi cele furnizate de senzorii de temperatură bandgap).

9.1 Contribuții originale și discutarea rezultatelor

Toate materialele prezentate în capitolul 3, capitolul 4, capitolul 5, capitolul 6, capitolul 7 și capitolul 8 (cu excepția circuitului prezentat în figura 3.14, care a fost propus de Art Kalb și John Shafran) reprezintă contribuții originale ale autorului, sub îndrumarea dr. Ștefan Marinca și a prof. univ. dr. Mircea Bodea. Acestea includ dezvoltarea arhitecturii fiecărei variante de celulă PTAT, a ADC-ului sigma-delta, proiectarea și implementarea circuitelor, precum și interpretarea rezultatelor măsurate pe siliciu.

De asemenea, structura MEMS prezentată în figura 2.3 se bazează pe cercetarea originală a autorului, nepublicată anterior.

Contribuțiile originale prezentate în teza de față sunt rezumate după cum urmează:

- (1) O nouă arhitectură de circuit a fost dezvoltată pentru un senzor de temperatură de înaltă precizie [64]. O implementare a arhitecturii a fost proiectată, fabricată, evaluată și lansată ca parte a unui produs comercial al Analog Devices Inc. (AD7124) [67]. După o calibrare la două temperaturi se poate obține o neliniaritate de $\pm 0.4^{\circ}\text{C}$ în intervalul de temperatură $-40^{\circ}\text{C} \leftrightarrow 125^{\circ}\text{C}$. Această performanță este mai bună decât cea a senzorilor de temperatură monolitici disponibili în comerț. [24]
- (2) Ulterior a fost dezvoltată o arhitectură îmbunătățită cu tranzistoare bipolare complementare pentru un senzor de temperatură de precizie ultra-înaltă [73]. Arhitectura a fost implementată ca design într-un proces tehnologic BiCMOS, fabricată și evaluată ca prototip. O neliniaritate de $-0.065^{\circ}\text{C}/+0.035^{\circ}\text{C}$ a fost atinsă pe gama de temperatură de la -20°C până la 125°C după efectuarea unei calibrări la două temperaturi.

După se poate observa în tabelul 9.1, implementarea senzorului de temperatură propus oferă cele mai scăzute zgomot, inexactitate și sensibilitate la tensiunea de alimentare, menținând în același timp o arie și un consum de energie comparabile cu alte implementări de ultimă generație.

Liniaritatea intrinsecă permite arhitecturii propuse să obțină o FoM-rezoluție semnificativ mai bună decât alte modele de ultimă generație.

Figurile de merit stabilite în literatura de specialitate au fost modificate pentru senzorii de temperatură pur analogici.

Tabelul 9.1. Rezumatul performanțelor și comparația cu alte lucrări publicate.

	Această lucrare	ISSCC12 [59]	CICC13 [92]	ISSCC14 [58]	ISSC16 [41]
Tehnologie	0.6μm BiCMOS	CMOS de 0,16μm	0,18 μm CMOS	CMOS de 0,7μm	CMOS de 40nm
Tip	BJT	BJT	Cmos	BJT	Td
Zona	0,31 mm ² a1	0,08 mm ²	0,09 mm ²	0,8 mm ² a2	mm ²
Tensiune de alimentare	3,0V-5,5V	1,5V-2,0V	1,2V	2,9V-5,5V	0,9V- 1,2V
Interval de temperatură	-40°C până la 125°C	-55°C până la 125°C	0°C până la 100°C	-45°C până la 130°C	-40°C până la 125°C
Calibrare	2 puncte	1 punct	2 puncte	1 punct	1 punct
Inexactitate	+0,035 °C / -0,065°C	±0,15°C ^b	+1,3°C / -1,4°C ^c	±0,15°C ^b	±0,75°C ^b
Putere	29,85μW ^a	6,12μW	65nW	181,5μW ^d	2,5 mW
Sensibilitatea la aprovizionare	0,033°C/V	0,5°C/V	–	0,05°C/V	–
Rezoluție (timp mis.)	0.16mK (10ms)	20mK (5,3ms)	0.3K (31.25ms)	30mK (2,2ms)	0.36K (1ms)
FoM-rezoluție	4.3fJ↓K ²	11pJ↓K ²	0.18nJ↓K ²	0.36nJ↓K ²	32.4μJ↓K ²
FoM-inexactitate	1.11nJ↓% ²	0,75nJ% ²	14,8nJ% ²	11,7nJ% ²	2,05μJ% ²

(3) Arhitectura propusă atinge, de asemenea, o figură de merit foarte bună, fără a fi nevoie de corecție digitală. Astfel, permite multiplexarea facilă a mai multor canale precise de detectare a temperaturii folosind convertoare analogic-digitale standard.

În timp ce senzorii bazați pe difuzivitatea termică a siliciului pot funcționa la tensiuni de alimentare mai mici[41], iar senzorii de temperatură în procese CMOS pot fi scalați

până la niveluri foarte scăzute de putere disipată[92], senzorii bazați pe BJT rămân competitivi în aplicații care necesită o precizie foarte bună la putere limitată.

- (4) Un nou circuit ultralinear a fost dezvoltat până la stadiul de simulare avansată [79]. Acest circuit reduce neliniaritatea indusă de efectele Early și împinge neliniaritatea realizabilă până la $2.22mK$ intervalul de temperatură $-40^{\circ}C \leftrightarrow 125^{\circ}C$. Prin urmare, se propune o soluție la problema fundamentală a compensării efectelor Early inverse, prezente în senzorii de temperatură bandgap.
- (5) Ecuații generale originale care descriu funcțiile de transfer de semnal și de zgomot ale modulatorilor sigma-delta de timp discret cu „feed-forward” au fost dezvoltate și validate folosind blocuri de circuite cu condensatoare comutate.
- (6) Aceste ecuații au fost utilizate pentru a construi un ADC sigma-delta în timp discret MASH2-2 multi-bit capabil să accepte semnale de intrare DC diferențiale cu mod comun arbitrar, cu o figură de merit îmbunătățită semnificativ față de modelele pe un singur bit.

9.2 Lista lucrărilor originale publicate

1. John O’Dowd, Andreas Callanan, Gabriel Banarie, Enrique Company-Bosch – Capacitive sensor interfacing using sigma-delta techniques – SENSORS, 2005 IEEE.
2. John O’Dowd, Damien McCartney, Gabriel Banarie – One terminal capacitor interface circuit – US7235983B2, grant date 26/06/2006.
3. John O’Dowd, Damien McCartney, Gabriel Banarie – One terminal capacitor interface circuit – US7304483B2, grant date 04/12/2007.
4. Gabriel Banarie, Andreas Callanan, Damien McCartney, Colin Lyden – Techniques for calibrating measurement systems – US9389275B2, grant date 12/07/2016.
5. Gabriel Banarie, Adrian Sherry – Stability correction for a shuffler of a Σ -delta ADC – US8653996B2, grant date 18/02/2014.
6. Adrian Sherry, Gabriel Banarie, Roberto Maurino – Method and apparatus for separating the reference current from the input signal in sigma-delta converter – US9124290B2, grant date 01/09/2015.
7. Stefan Marinca, Gabriel Banarie – A novel high precision temperature sensor – 26th Irish Signals and Systems Conference (ISSC) 2015 IEEE.
8. Stefan Marinca, Gabriel Banarie – Voltage reference circuit – US9600014B2, grant date 21/03/2017.
9. Viorel Bucur, Gabriel Banarie, Stefan Marinca, Mircea Bodea – An embedded charge pump for a Zener-based voltage reference compensated using a ΔV_{BE} stack – 24th International Conference “Mixed Design of Integrated Circuits and Systems”, MIXDES 2017 IEEE.

10. Paraic Brannick, Colin Lyden, Damien McCartney, Gabriel Banarie – Analog/digital converter with charge rebalanced integrator – US9806552B2, grant date 31/10/2017.
11. Stefan Marinca, Gabriel Banarie, Viorel Bucur, Mircea Bodea – A $\pm 2\text{m}^\circ\text{C}$ linearity silicon temperature sensor – International Symposium on Signals, Circuits and Systems (ISSCS) 2017 IEEE.
12. Roberto Maurino, Sanjay Rajasekhar, Pasquale Delizia, Colin Lyden, Gabriel Banarie – Precision low noise continuous time sigma delta converter – US9800262B1, grant date 24/10/2017.
13. Viorel Bucur, Gabriel Banarie, Stefan Marinca, Mircea Bodea – A Zener-Based Voltage Reference Design Compensated Using a ΔVBE Stack – 25th International Conference “Mixed Design of Integrated Circuits and Systems” (MIXDES) 2018 IEEE.
14. Gabriel Banarie, Declan McDonagh, Viorel Bucur, Stefan Marinca, Mircea Bodea – A BJT BiCMOS Temperature Sensor with a Two-Point Calibrated Inaccuracy of 0.1°C (3σ) from -40 to 125°C – 29th Irish Signals and Systems Conference (ISSC) 2018 IEEE.
15. Andreas Callanan, Adrian Sherry, Gabriel Banarie, Colin Lyden – Time interleaved filtering in analog-to-digital converters – US10236905B1, grant date 19/03/2019.
16. Viorel Bucur, Gabriel Banarie, Stefan Marinca, Mircea Bodea – Reducing the Bipolar Junction Transistor Vbe Non-Linearity – 26th International Conference “Mixed Design of Integrated Circuits and Systems” (MIXDES) 2019 IEEE.

9.3 Perspective de dezvoltare ulterioară

Arhitectura UHPTS propusă a fost validată în siliciu. Pe baza datelor obținute în urma măsurătorilor cipului de test BiCMOS, un produs comercial al senzorului de temperatură este dezvoltat în prezent de Analog Devices Inc.

Posibilități viitoare de cercetare includ o implementare pe siliciu a circuitului ultraliniară de detectare a temperaturii propus în capitolul 6 și construirea unui circuit de detectare a temperaturii monolitic cu semnal de ieșire digital.

Nu în ultimul rând, variațiile cu temperatura ale coeficienților de offset sau de câștig ai circuitelor electronice în capsule de plastic sunt afectate de stresul mecanic indus de umiditatea ambiantă sau de expansiunea termică. Prin urmare, ar putea fi investigată o rezistență îmbunătățită a senzorilor de temperatură la stresul mecanic.

Referințe bibliografice

- [1] Aristotle and H. H. Joachim, *On Coming-to-Be and Passing-Away (De generatione et corruptione)*, London: Oxford University Press, 1922.
- [2] W. E. Knowels Middleton, *A History of the Thermometer and Its Use in Meteorology*, Baltimore: The Johns Hopkins Press, 1966.
- [3] A. Celsius, "Observationer om tvåne beständiga grader på en thermometer (Observations about two stable degrees on a thermometer),," *Kungliga Svenska Vetenskapsakademiens Handlingar (Proceedings of the Royal Swedish Academy of Sciences)*, 1742.
- [4] W. lord Kelvin, "On an Absolute Thermometric Scale," *Philosophical Magazine*, 1848.
- [5] A. D. McNaught, A. Wilkinson, M. Nic, J. Jirat, B. Kosata and A. Jenkins, IUPAC. *Compendium of Chemical Terminology*, 2nd ed. (the "Gold Book"), Oxford: Blackwell Scientific Publications, 2014.
- [6] C. W. Siemens, "On the Increase of Electrical Resistance in Conductors with Rise of Temperature, and its Application to the Measure of Ordinary and Furnace Temperatures," in *Proceedings of the Royal Society of London*, London, 1871.
- [7] C. W. Waidner and G. K. Burgess, "Platinum Thermometry at High Temperatures," *Bulletin of the Bureau of Standards*, vol. 6, no. 2, pp. 149-230, 26 06 1909.
- [8] D. Ng and G. Fralick, "Use of a multiwavelength pyrometer in several elevated temperature aerospace applications," *Review of Scientific Instruments*, vol. 72, no. 2, 01 2001.
- [9] P. A. Beckmann and C. Dybowski, "A Thermometer for Nonspinning Solid-State NMR Spectroscopy," *Journal of Magnetic Resonance*, vol. 146, no. 2, pp. 379-380, 10 2000.
- [10] J. W. Draper, "A Textbook on Chemistry for the Use of Schools and Colleges," New York, Harper & Brothers Publishers, 1861.
- [11] "Energy Efficiency," [Online]. Available: http://www.hk-phy.org/energy/commercial/auto_phy02_e.html. [Accessed 14 03 2018].

- [12] T. Katsumata, “Recent progress in sensor materials for fluorescence thermometry,” in *Control, Automation and Systems, 2008. ICCAS 2008. International Conference on*, Seoul, 2008.
- [13] T. Bergsten, T. Claeson and P. Delsing, “A fast, primary Coulomb blockade thermometer,” *Applied Physics Letters*, vol. 78, no. 9, pp. 1264-1266, 2001.
- [14] J. Williams and O. Sanchez-Felipe, “An Introduction to Acoustic Thermometry,” 02 2011. [Online]. Available: <http://cds.linear.com/docs/en/application-note/an131f.pdf>. [Accessed 15 03 2018].
- [15] M. de Podesta, “Practical acoustic thermometry: a new way to measure reactor temps?,” *Nuclear Engineering International*, 25 03 2014. [Online]. Available: <http://www.neimagazine.com/features/featurepractical-acoustic-thermometry-a-new-way-to-measure-reactor-temperatures-4203005/>. [Accessed 15 03 2018].
- [16] R. M. Gavioso, M. R. Moldover, J. B. Mehl, L. Pitre, M. de Podesta and J. T. Zhang, “Acoustic Gas Thermometry,” *Metrologia* 51, 2014.
- [17] “National Standards Authority of Ireland,” [Online]. Available: <https://www.nsai.ie/Our-Services/Calibration-Services/Temperature-Calibration.aspx>. [Accessed 14 03 2018].
- [18] “National Institute of Standards and Technology - US Department of Commerce,” [Online]. Available: <https://www.nist.gov/calibrations/laboratory-and-industrial-grade-thermometers-calibrations#31010C>. [Accessed 14 03 2018].
- [19] “Qti - Sensing Solutions,” [Online]. Available: <https://www.thermistor.com/temperature-sensors>. [Accessed 14 03 2018].
- [20] “U.S. Sensor Corp.,” [Online]. Available: http://www.ussensor.com/?gclid=Cj0KCQjwkKPVBRDtARIsAA2CG6GIWXC6okm28OOThb19mzBwzqIiSuSsaRyiHjxoPzY6hXv6SKVFvpAaAkyIEALw_wcB. [Accessed 14 03 2018].
- [21] “Panasonic,” [Online]. Available: <https://industrial.panasonic.com/ww/products/sensors/sensors/temperature-sensors>. [Accessed 14 03 2018].
- [22] “Nuova – Manufacturer of Medical Products and Accessories,” [Online]. Available: https://www.nuova.de/en/disposable_temperature_sensors.html. [Accessed 14 03 2018].
- [23] “Temboo,” [Online]. Available: <https://temboo.com/blog/how-to-choose-a-temperature-sensor-for-iot>. [Accessed 14 03 2018].
- [24] Digi-Key, “About DigiKey,” [Online]. Available: <https://www.digikey.ie/en/resources/about-digikey>. [Accessed 03 01 2021].

- [25] “University of Saskatchewan,” [Online]. Available: <http://www.engr.usask.ca/classes/EE/392/DataSheets/8c-ntcnotes.pdf>. [Accessed 16 03 2018].
- [26] “Resistor Guide,” [Online]. Available: <http://www.resistorguide.com/ptc-thermistor/>. [Accessed 16 03 2018].
- [27] J. S. Steinhart and S. R. Hart, “Calibration curves for thermistors,” *Deep-Sea Research and Oceanographic Abstracts*, vol. 15, no. 4, pp. 497-503, 08 1968.
- [28] S. Nii and K. Ishibashi, “A 0.148nJ/conversion 65nm SOTB temperature sensor LSI using thermistor-defined current source,” in *IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference (S3S)*, Burlingame, CA, USA, 2017.
- [29] C.-H. Weng, C.-K. Wu and T.-H. Li, “A CMOS Thermistor-Embedded Continuous-Time Delta-Sigma Temperature Sensor With a Resolution FoM of 0.65 pJ.C²,” *IEEE Journal of Solid-State Circuits*, vol. 50, no. 11, pp. 2491-2500, November 2015.
- [30] G. F. Strouse, “Standard Platinum Resistance Thermometer Calibrations from the Ar TP to the Ag FP (PDF). Gaithersburg, MD: National Institute of Standards and Technology,” NIST Special Publication 250-81, Gaithersburg, MD, USA, 2008.
- [31] Sterling Sensors UK Ltd, “<https://www.sterlingsensors.co.uk/rtds/wire-rtds.html>,” [Online]. Available: <https://www.sterlingsensors.co.uk/rtds/wire-rtds.html>. [Accessed 04 05 2018].
- [32] G. Banarie, “Unpublished Research,” Analog Devices Inc., 2016.
- [33] E. J. P. Santos and I. B. Vasconcelos, “RTD-based smart temperature sensor: Process development and circuit design,” in *2008 26th International Conference on Microelectronics*, Nis, 2008.
- [34] S. C. Chen, V. P. J. Chung, D. J. Yao and W. Fang, “Vertically integrated CMOS-MEMS capacitive humidity sensor and a resistive temperature detector for environment application,” in *2017 19th International Conference on Solid-State Sensors, Actuators and Microsystems (TRANSDUCERS)*, Kaohsiung, 2017.
- [35] Analog Devices Inc., “Completely Integrated 4-Wire RTD Measurement System Using a Low Power, Precision, 24-Bit, Sigma-Delta ADC,” 12 09 2017. [Online]. Available: <http://www.analog.com/media/en/reference-design-documentation/reference-designs/CN0381.pdf>. [Accessed 08 05 2018].
- [36] T. Oshita, J. Shor, D. E. Duarte, A. Kornfeld and D. Zilberman, “Compact BJT-Based Thermal Sensor for Processor Applications in a 14 nm tri-Gate CMOS Process,” *IEEE Journal of Solid-State Circuits*, vol. 50, no. 3, pp. 799-807, 2015.

- [37] T. Anand, K. A. Makinwa and P. K. Hanumolu, “A self-referenced VCO-based temperature sensor with 0.034°C/mV supply sensitivity in 65nm CMOS,” in *Symposium on VLSI Circuits (VLSI Circuits)*, Kyoto, Japan, 2015.
- [38] P. Türkes, “An ion-implanted resistor as thermal transient sensor for the determination of the thermal diffusivity in silicon,” *Physica Status Solidi A*, vol. 75, no. 2, pp. 519-523, 1983.
- [39] C. P. L. van Vroonhoven, D. d'Aquino and K. A. A. Makinwa, “A thermal-diffusivity-based temperature sensor with an untrimmed inaccuracy of $\pm 0.2^\circ\text{C}$ (3s) from -55°C to 125°C ,” in *2010 IEEE International Solid-State Circuits Conference - (ISSCC)*, San Francisco, CA, USA, 2010.
- [40] C. P. L. van Vroonhoven and K. A. A. Makinwa, “Thermal diffusivity sensing: A new temperature sensing paradigm,” in *2011 IEEE Custom Integrated Circuits Conference (CICC)*, San Jose, 2011.
- [41] U. Sönmez, F. Sebastiano and K. A. A. Makinwa, “1650 μm^2 Thermal-Diffusivity Sensors with Inaccuracies Down to $\pm 0.75^\circ\text{C}$ in 40nm CMOS,” in *2016 IEEE International Solid-State Circuits Conference (ISSCC)*, San Francisco, CA, USA, 2016.
- [42] W. Shockley, “The Theory of p-n Junctions in Semiconductors and p-n Junction Transistors,” *The Bell System Technical Journal*, vol. 28, no. 3, pp. 435-489, 1949.
- [43] P. A. Gray and R. G. Meyer, *Analysis and Design of Analog Integrated Circuits 3rd Edition*, New York: John Wiley & Sons Inc., 1993.
- [44] K. A. Dill and S. Bromberg, *Molecular Driving Forces: Statistical Thermodynamics in Chemistry and Biology*, New York: Garland Science, 2003.
- [45] N. D. Arora and D. J. Roulston, “Electron and Hole Mobilities in Silicon as a Function,” *IEEE Transactions on Electron Devices*, Vols. ED-29, no. 2, pp. 292-295, 1982.
- [46] S. Sze and K. Ng, *Physics of Semiconductor Devices*, New York: John Wiley & Sons, 2007.
- [47] F. De Canio and G. Traversi, “Temperature Sensor with Process and Mismatch Auto-Compensation Technique in 28 nm CMOS,” in *2018 IEEE International Symposium on Circuits and Systems (ISCAS)*, Florence, 2018.
- [48] Maxim Integrated, “APPLICATION NOTE 4026 - Implementing Cold-Junction Compensation in Thermocouple Applications,” 2006 04 2007. [Online]. Available: <https://www.maximintegrated.com/en/app-notes/index.mvp/id/4026>. [Accessed 20 05 2019].

- [49] B. Razavi, *Design of Analog CMOS Integrated Circuits*, New York: McGraw-Hill, 2001.
- [50] D. F. Hilbiber, "A New Semiconductor Voltage Standard," in *IEEE International Solid-State Circuits Conference. Digest of Technical Papers*, Philadelphia, PA, USA, 1964.
- [51] C.-T. Sah, "Effect of surface recombination and channel on P-N junction and transistor characteristics," *IRE Transactions on Electron Devices*, vol. 9, no. 1, pp. 94-108, January 1962.
- [52] R. J. Widlar, "New developments in IC voltage regulators," *IEEE Journal of Solid-State Circuits*, Vols. SC-6, no. 2, pp. 2-7, 1971.
- [53] K. E. Kuijk, "A precision reference voltage source," *IEEE Journal of Solid-State Circuits*, vol. 8, no. 3, pp. 222-226, 1973.
- [54] P. A. Brokaw, "A simple Three-Terminal IC Bandgap Reference," *IEEE Journal of Solid-State Circuits*, Vols. SC-9, no. 6, pp. 388-393, 1974.
- [55] I. M. Filanovsky and Y. F. Chan, "BiCMOS cascaded bandgap voltage reference," in *Circuits and Systems 1996. IEEE 39th Midwest symposium on*, 1996.
- [56] K. J. de Langen and J. H. Huijsing, "Compact low-voltage PTAT-current source and bandgap-reference circuits," in *Solid-State Circuits Conference 1998. ESSCIRC '98. Proceedings of the 24th European*, 1998.
- [57] S. Marinca, "Bandgap voltage reference". United States of America Patent US7012416B2, 14 03 2006.
- [58] A. Heidary, G. Wang, K. Makinwa and G. Meijer, "A BJT-based CMOS temperature sensor with a $3.6\text{pJ}\cdot\text{K}^2$ -resolution FoM," in *2014 IEEE International Solid-State Circuits Conference Digest of Technical Papers (ISSCC)*, San Francisco, CA, USA, 2014.
- [59] K. Souri, Y. Chae and K. A. A. Makinwa, "A CMOS Temperature Sensor With a Voltage-Calibrated Inaccuracy of $\pm 0.15^\circ\text{C}$ (3σ) From -55°C to 125°C ," *IEEE Journal of Solid-State Circuits*, vol. 48, no. 1, pp. 292-301, 2013.
- [60] Z. Tang, Y. Fang, Z. Huang, X.-P. Yu, Z. Shi and N. N. Tan, "An Untrimmed BJT-Based Temperature Sensor With Dynamic Current-Gain Compensation in 55-nm CMOS Process," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 66, no. 10, pp. 1613-1617, 2019.
- [61] Texas Instruments Inc., "LM35 data sheet, product information and support," [Online]. Available: <https://www.ti.com/lit/gpn/lm35>. [Accessed 02 12 2020].

- [62] Analog Devices Inc., “TMP36 Datasheet and Product Info,” [Online]. Available: <https://www.analog.com/en/products/tmp36.html#product-overview>. [Accessed 02 12 2020].
- [63] S. Marinca, “Method and circuit for low power voltage reference and bias current generator”. USA Patent US9218015B2, 22 12 2015.
- [64] S. Marinca and G. Banarie, “A Novel High Precision Temperature Sensor,” in *Irish Signals and Systems Conference (ISSC), 26th*, Carlow, 2015.
- [65] A. Kalb and J. S. Shafran, “Ultra-low noise voltage reference circuit”. USA Patent US9285820B, 15 03 2016.
- [66] M. J. M. Pelgrom, “Matching Properties of MOS Transistors,” *IEEE Journal of Solid-State Circuits*, vol. 24, no. 5, pp. 1433-1440, 1989.
- [67] Analog Devices Inc., “AD7124-8 Datasheet and Product Info,” [Online]. Available: <https://www.analog.com/en/products/ad7124-8.html#product-overview>. [Accessed 04 12 2020].
- [68] S. Marinca and G. Banarie, “Voltage Reference Circuit”. USA Patent US9600014B2, 21 03 2017.
- [69] G. C. M. Meijer, P. C. Schmale and K. Van Zalinge, “A new curvature-corrected bandgap reference,” *IEEE Journal of Solid-State Circuits*, vol. 17, no. 6, pp. 1139-1143, 1982.
- [70] J. M. Audy, “Temperature compensation bandgap voltage reference and method”. USA Patent US5352973A, 04 10 1994.
- [71] S. Marinca, “Bandgap voltage reference circuit and method for producing a temperature curvature corrected voltage reference”. USA Patent US6828847B1, 07 12 2004.
- [72] ATEC, “inTEST ATS645 Temperature Forcing System,” [Online]. Available: <https://www.atecorp.com/products/temptronic-intest/ats-645>. [Accessed 11 12 2020].
- [73] G. Banarie, D. McDonagh, V. Bucur, S. Marinca and M. Bodea, “A BJT BiCMOS Temperature Sensor with a Two-Point Calibrated Inaccuracy of 0.1°C (3 σ) from -40 to 125°C,” in *2018 29th Irish Signals and Systems Conference (ISSC)*, Belfast, 2018.
- [74] S. Marinca, “Proportional to Absolute Temperature Circuit”. USA Patent US9323275B2, 26 04 2016.

- [75] K. Souri and K. A. A. Makinwa, "A 0.12 mm² 7.4μW Micropower Temperature Sensor with an Inaccuracy of ±0.2°C (3σ) from -30 to 125°C," *IEEE Journal of Solid-State Circuits*, vol. 46, no. 7, pp. 1693-1700, 2011.
- [76] H. K. Gummel and H. C. Poon, "An integral charge control model of bipolar transistors," *Bell Syst. Tech. Journal*, vol. 49, p. 827–852, May-June 1970.
- [77] Pertijs, M. A. P.; Meijer, G. C. M.; Huijsing, J.H., "Precision temperature measurement using CMOS substrate pnp transistors," *Sensors Journal IEEE*, vol. 4, no. 1530-437X, pp. 294-300, 2004.
- [78] C. C. McAndrew and L. W. Nagel, "Early Effect Modeling in SPICE," *Solid-State Circuits, IEEE Journal of*, vol. 31, no. 1, pp. 136-138, 1996.
- [79] S. Marinca, G. Banarie, V. Bucur and M. Bodea, "A ±2m°C linearity silicon temperature sensor," in *2017 International Symposium on Signals, Circuits and Systems (ISSCS)*, Iasi, 2017.
- [80] D. Johns and K. W. Martin, *Analog Integrated Circuit Design*, John Wiley & Sons, 1997.
- [81] R. Schreier and G. C. Temes, *Understanding Delta-Sigma Data Converters*, Hoboken, NJ: IEEE Press, 2005.
- [82] J. C. Candy, "A use of limit cycle oscillations to obtain robust analog-to-digital converters," *IEEE Trans. Commun.*, Vols. COM-22, pp. 298-305, 1974.
- [83] T. Hayashi, Y. Inabe, K. Uchimura and A. Iwata, "A multistage delta-sigma modulator without double integration loop," in *ISSCC Dig. Techn. Pap.*, 1986.
- [84] R. W. Adams and T. W. Kwan, "Data-directed scrambler for multi-bit noise-shaping D/A converters". US Patent 5404142, 1995.
- [85] R. T. Baird and T. S. Fiez, "Improved SD DAC linearity using data weighted averaging," in *Proc. 1995 IEEE Int. symp. Circuits Sys.*, 1995.
- [86] X. Ma, J. Xu and X. Wu, "Dual cycle shift data-weighted averaging technique for multi-bit Sigma-Delta Modulators," in *Electron Devices and Solid-State Circuits, 2009. EDSSC 2009. IEEE International Conference of*, 2009.
- [87] M. H. Shen, J. H. Tsai and P. C. Huang, "Random Swapping Dynamic Element Matching Technique for Glitch Energy Minimization in Current-Steering DAC," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 57, no. 5, pp. 369-373, 2010.

- [88] N. Rakuljic and I. Galton, “Tree-Structured DEM DACs with Arbitrary Numbers of Levels,” *IEEE Transactions on Circuits and Systems – I: Regular Papers*, vol. 57, no. 2, pp. 313-322, 2010.
- [89] B. Razavi, *Design of Analog CMOS Integrated Circuits*, New York: McGraw-Hill, 2001.
- [90] P. E. Allen and D. R. Holberg, *CMOS Analog Circuit Design*, New York: Oxford University Press, 2002.
- [91] S. Rabii and B. A. Wooley, “A 1.8-V digital-audio sigma-delta modulator in 0.8 μ m CMOS,” *IEEE Journal of Solid-State Circuits*, vol. 32, no. 6, pp. 783-796, 1997.
- [92] S. Jeong, J.-y. Sim, D. Blaauw and D. Sylvester, “65nW CMOS temperature sensor for ultra-low power microsystems,” in *Proceedings of the IEEE Custom Integrated Circuits Conference (CICC)*, 2013.
- [93] S. Marinca, “Circuit and method for compensating for Early effects”. US Patent 9600015, 21 March 2017.