

INFORMAȚII PERSONALE

Amăricăi-Boncalo Oana

<https://cs.upt.ro/people/profile/oana-amaricali-boncalo>

EXPERIENȚA PROFESIONALĂ

LOCUL DE MUNCA
PREZENT

Profesor,
Departamentul de Calculatoare si Tehnologia Informatiei
Universitatea Politehnica Timișoara

Feb 2021 – prezent

Profesor

Departamentul de Calculatoare si Tehnologia Informatiei

Universitatea Politehnica Timișoara

Învățământ superior/cercetare

- Responsabilitati administrative : participarea in comisii de licenta si master
- Responsabil derulare proiecte de cercetare (proiect bilateral Romania-Franta, contract international Agentia Spatiala Europeană), cercetare si diseminare prin aplicatii de tip brevet si activitati de cercetare in domeniul circuitelor digitale

Feb 2017 – Feb 2021

Conferentiar

Departamentul de Calculatoare si Tehnologia Informatiei

Universitatea Politehnica Timișoara

Învățământ superior/cercetare

- Introducerea de noi limbaje OOP pentru verificare (System Verilog), precum si discipline noi in limba engleza - Verification and validation of hardware systems, an IV CTI-Engleza
- Introducerea de cursuri noi master, in limba engleza - FPGA Programming for Software Developers
- Responsabilitati administrative : participarea in comisii de licenta si master, respectiv decan de an pentru anul I CTI-Ro, supraveghere admitere UPT
- Responsabil derulare proiecte de cercetare (proiect bilateral Romania-Franta, contract international Agentia Spatiala Europeană), cercetare si diseminare prin aplicatii de tip brevet si articole proceedings si jurnale cu impact din domeniul circuitelor digitale

Oct 2012 – Feb 2017

Sef de lucrari

Departamentul de Calculatoare

Universitatea Politehnica Timișoara

Învățământ superior/cercetare

- Actualizare activitati practice la disciplina Logica Digitala, anul I, CTI (cu aproximativ 200 de studenti inrolati)
- Responsabilitati administrative : intocmirea si gestionarea indicilor de calitate pentru discipline la nivelul departamentului CTI ; participarea in comisii de master si licenta, decan

an I, CTI-Ro, modernizarea infrastructurii laboratorului CTI-Ro de Logica Digitala prin achizitia de calculatoare noi (fonduri proprii departament), reorganizare sala B525, achizitia de placi FPGA (fonduri atrase).

- Responsabil derulare proiecte de cercetare (proiect bilateral Romania-Franta), cercetare si diseminare prin aplicatii de tip articole proceedings si jurnale de impact din domeniul circuitelor digitale

Feb. 2009 – Sept 2012

Asistent universitar

Departamentul de Calculatoare

Universitatea Politehnica Timișoara

Învățământ superior/cercetare

- Introducerea unui nou limbaj de descriere hardware – Verilog HDL – la disciplina Organizarea Calculatoarelor anul II, CTI, si materiale de laborator actualizate pentru disciplina Fundamentele Calculatoarelor, specializarea Informatica
- Lucrari de laborator discipline : Organizarea Calculatoarelor, Fundamentele Calculatoarelor, Logica si Structuri Discrete, Proiectarea Microsistemeelor Digitale.
- Responsabilitati administrative : secretar comisii de master si licenta, supraveghere concurs Alexandru Rogojan, voluntar sprijin conferinta SACI, supraveghere admitere UPT.
- Membru in echipe de cercetare, derularea de cercetare si diseminare prin materiale de tip articole proceedings si jurnale de impact din domeniul circuitelor digitale

EDUCAȚIE ȘI FORMARE

Oct 2006 – Dec 2008

Doctorat

Scrieți nivelul EQF,
dacă îl cunoașteți

Universitatea Politehnica Timișoara

Domeniu: Calculatoare si Tehnologia Informatiei

Teza de abilitat: Layered LDPC Decoding Architectures: bridging the Gap from Algorithms to Implementations

Universitatea Politehnica Timișoara

Domeniu: Știința Calculatoarelor

Teza de doctorat: Simulation Based Reliability Assessment of Quantum Circuits

Oct 2001 – Iul 2006

Diploma de Inginer

Universitatea Politehnica Timisoara

Facultatea de Automatică și Calculatoare

COMPETENȚE PERSONALE

Limbile străine

	INTELEGERE			VORBIRE	SCRIERE
	Așcultație	Citire	Participare la conversație		
engleză	C2	C2	C1	C1	C1

Niveluri: A1 și A2: Utilizator elementar - B1 și B2: Utilizator independent - C1 și C2: Utilizator experimental
Cadrul european comun de referință pentru limbi străine

Competențe de comunicare

Spirit de echipă: am experiența muncii în echipă încă din facultate, când am participat la activitățile presupuse de proiectele practice și de cercetare derulate în cadrul facultății; Am lucrat în echipe de cercetare din cadrul dep. CTI, al UPT, precum și în echipe internaționale

Competențe organizaționale/manageriale

- Am obținut finanțare la nivel național/internațional pentru următoarele proiecte de cercetare:

DIAMOND - Message Passing Iterative Decoders based on Imprecise Arithmetic for Multi-Objective Power-Area-Delay Optimization

2 contracte de cercetare finanțate de Agenția Spațială Europeană

În timpul doctoratului: grant finanțat prin programul Tinere Echipe și castigarea unei burse în cadrul programului Burse Doctorale.

Competențe dobândite la locul de munca

- Tehnici de verificare moderne bazate pe limbaje OOP (System Verilog), UVM și SVA
- Design și prototipaj pe dispozitive de tip FPGA
- Design digital și acceleratoare hardware
- Fiabilitate în comunicații – coduri corectoare de erori de tip LDPC
- Evaluarea fiabilității prin tehnici de simulare bazate de injectia defectelor în medii de simulare/co-simulare (Modelsim, Matlab, C, C++, System C)
- Scripting: bash, TCL
- Abilități de lucru în echipă și transmitere cunoștințe

INFORMAȚII SUPLIMENTARE

Colaborări	CEA-LETI Grenoble – Dr. Valentin Savin ENSEA Cergy Pontoise – Prof. David Declercq TU Delft – Prof. Sorin Cotofana University College Cork – Dr. Emanuel Popovici University of Arizona – Prof. Bane Vasic Universitatea din Belgrad – Dr. Predrag Ivanis RWTH Aachen – Prof. Reiner Leupers Movidius (now Intel) AMIQ
Vizite de lucru și profesor invitat	Iunie-Iulie 2012, University College Cork Ianuarie-Februarie 2016, Universitatea Cergy-Pontoise, Franța

<p>Proiecte reprezentative</p>	<p>Investigator principal (director) pentru 3 proiecte de cercetare (3 internaționale și 1 național), și membru în echipa de implementare a 5 proiecte, dintre care evidențiez:</p> <ul style="list-style-type: none"> - Coordonator consorțiului pentru proiectul finanțat de European Space Agency (ESA) - REDOUBT - Reliable FPGA Datapath Design Using Control Feedback Loops - Responsabil proiect partea română pentru proiectul bilateral România-Franta ANR/UEFISCDI - DIAMOND - Parteneri francezi: CEA-LETI Grenoble (dr. Valentin Savin) și ETIS Cergy-Pontoise (Prof. David Declercq) <p>Rol de membru:</p> <p>FALX DACIAE: Unelte și Procese de Dezvoltare SW pentru Aplicații Multimedia Avansate pe Arhitecturi Multi-Core pentru Telefoane Mobile în parteneriat cu firma Movidius (în prezent Intel)</p> <p>GEMSCLAIM - GreenEr Mobile Systems by Cross Layer Integrated energy Management</p>
<p>Publicații</p>	<ul style="list-style-type: none"> - 67 publicații jurnale și conferințe, din care 15 jurnale ISI - Co-inventator patent "Stopping criterion for decoding Quasi-Cyclic LDPC codes" USPO US10651872B2, and EPO EP3373488B1 <p>Lista 5 articole relevante:</p> <ol style="list-style-type: none"> 1. O Boncalo, G Kolumban-Antal, A Amaricai, V Savin, D Declercq "Layered LDPC Decoders With Efficient Memory Access Scheduling and Mapping and Built-In Support for Pipeline Hazards Mitigation" IEEE Transactions on Circuits and Systems I: Regular Papers 66 (4), 2019 (IF 3.318, Q1) 2. K Le, D Declercq, F Ghaffari, L Kessal, O Boncalo, V Savin "Variable-node-shift based architecture for probabilistic gradient descent bit flipping on QC-LDPC codes" IEEE Transactions on Circuits and Systems I: Regular Papers 65 (7), 2018 (IF 3.318, Q1) 3. TT Nguyen-Ly, V Savin, K Le, D Declercq, F Ghaffari, O Boncalo "Analysis and design of cost-effective, high-throughput LDPC decoders" IEEE Transactions on Very Large Scale Integration (VLSI) Systems 26 (3), 2018 (IF 2.037, Q2) 4. D Declercq, V Savin, O Boncalo, F Ghaffari "An imprecise stopping criterion based on inbetween layers partial syndromes" IEEE Communications Letters 22 (1), 2018 (IF 3.419, Q2) 5. O. Boncalo, A. Alexandru, Z. Lendek "Fault Tolerant Digital Data-Path Design via Control Feedback Loops" Electronics, 2020 (IF 2.412 , Q2) <p>Mai multe materiale didactice on-line și cursuri la discipline de comunicații wireless, verificare hardware, fundamente de calculatoare, organizarea calculatoarelor</p>
<p>Activități de recenzie</p>	<p>Sep 2017 – 2022 - Handling editor for Microprocessors and Microsystems – Embedded Hardware Design</p> <ul style="list-style-type: none"> - Recenzor : IEEE Trans. on Circuits and Systems, IEEE Trans. on VLSI, IEEE Access, Integration - the VLSI Journal - Membru în comitetul de program: Euromicro Digital System Design (2018-prezent), IEEE CIT (2008-2011), TrustComm (2012, 2014), IEEE iNIS (2016)