



**UNIVERSITATEA POLITEHNICA  
DIN BUCUREȘTI**



**Școala Doctorală de Electronică, Telecomunicații  
și Tehnologia Informației**

**Decizie nr.      din**

# **Rezumatul tezei de doctorat**

## **Modelarea Comportamentală a Circuitelor Electronice**

**Doctorand: Ing. Laura-Alexandra GHEORGHE**

### **COMISIA DE DOCTORAT**

<b>Prof. Dr. Ing. Drăghici Florin</b> Univ. Politehnica din București	Președinte
<b>Prof. Dr. Ing. Lidia DOBRESU</b> Univ. Politehnica din București	Conducător de doctorat
<b>Prof. Dr. Ing.</b> Univ. Politehnica din București	Referent
<b>Prof. Dr. Ing.</b> Univ. Politehnica din București	Referent
<b>Dr. Ing.</b>	Referent

**BUCUREȘTI 2025**

# Introducere

Tema aleasă pentru cercetarea în cadrul Școlii Doctorale este o incursiune într-un domeniu de interes în lumea electronicii deoarece abordează o metodă inovatoare, eficientă și rapidă pentru implementarea și testarea dispozitivelor electronice folosite în industria semiconductoarelor, și mai ales în proiectarea sistemelor mixte analog-digitale. Astfel, cuvântul cheie care definește această teză de doctorat este **digitalizarea** în domeniul electronic. Așa cum anunța și titlul, domeniul de studiu este axat pe **modelarea circuitelor electronice**. Motivul central pentru care **modelarea comportamentală** reprezintă o ramură semnificativă a electronicii constă în faptul că oferă posibilitatea emulării și testării atât a unor aplicații sau componente simple cât și complexe, utilizând diferite programe de simulare. Scopul principal constă în evaluarea performanțelor unui circuit analogic și sau digital înainte de a fi fabricat.

Pentru a putea menține un trend ascendent al progresului tehnologic, trebuie să fie îndeplinite câteva condiții: **realizarea și furnizarea rapidă** a circuitelor integrate pentru clienți, **reducerea** costurilor de fabricație, **inovarea** – implementarea unor noi funcționalități menite să ofere mai multe beneficii utilizatorilor. Totodată, atât la scară largă cât și în industria automobilelor (majoritatea studiilor modelelor comportamentale prezentate în această teză sunt dedicate acestei industrii) creșterea vitezei de operare, trecerea la tensiuni de alimentare de 48V precum și reducerea cantității de energie consumată sunt subiecte de mare interes și reprezintă o provocare pentru ingineri.

Ca și definiție, **modelarea comportamentală** reprezintă o abstractizare a circuitelor electronice fără a utiliza informații legate de tehnologia utilizată sau implementarea fizică, oferind o abordare la nivel de sistem pentru analiza și sinteza acestora.

Modelarea comportamentală are la bază două principii fundamentale: definirea intrărilor și a ieșirilor, descrierea relației dintre ele, astfel încât să poată fi realizată o anumită funcționalitate. Așa cum va fi arătat în această teză, elementele de bază utilizate în descrierea comportamentală sunt: sursele controlate, funcții dedicate SPICE.

Prin modelarea comportamentului componentelor individuale și al interconectărilor dintre ele, inginerii pot simula funcționarea acestora sau a unui **circuit integrat** sau a unei **aplicații de sistem**, înainte de a realiza un prototip fizic. De asemenea, modelele de simulare se pot folosi pentru verificare conceptuală dar și pentru definirea unui produs.

Practic, se poate realiza un model comportamental atât pentru o componentă simplă pasivă, cât și pentru sisteme complexe. Diferența dintre modelarea comportamentală și cea de dispozitiv/structurală constă în faptul că modelarea comportamentală nu se bazează pe ecuațiile matematice care descriu funcționalitatea unei componente (cum ar fi caracteristica exponențială a unei diode), ci pe abstractizarea funcționalității acesteia, astfel încât cu un set minim de linii de cod să fie descrisă funcția de bază, această metodă fiind utilă pentru a reduce durata totală a unei simulări.

Această teză, va aborda modele comportamentale diverse, de la simplu la complex, începând cu modelarea de dispozitiv, apoi modelarea unor circuite integrate, urmând ca în final să abordeze o aplicație de sistem.

**Procesul de modelare** implică extragerea informațiilor relevante din fișele tehnice ale componentelor și realizarea acestora într-un format compatibil cu instrumentele de simulare. Modelele obținute pot fi apoi utilizate pentru a analiza performanțele circuitului în diferite condiții de funcționare, precum și pentru a optimiza parametrii de proiectare.

Orice model este dezvoltat pe baza unui limbaj de programare specific fiecărui simulator. În această teză, modelele prezentate sunt descrise atât în **limbaj SPICE** care permite descrierea părții analogice cât și **MATLAB/Simulink** pentru a putea îmbina partea analogică cu cea digitală și a descrie comportamentul un sistem.

În continuare vor fi prezentate avantajele dar și limitările modelării comportamentale pentru a defini cât mai clar acest domeniu.

**Avantajele** modelării comportamentale:

- Abstractizarea dispozitivului/ circuitului/ aplicației utilizând diferite metode (care în general nu țin cont de tehnologie) și/ sau ecuații matematice cu scopul de a observa comportamentul acestuia;
- Reducerea semnificativă a timpului de simulare și implementare;
- Îmbinarea părții analogice cu cea digitală (ca și exemplu comunicarea dintre un microcontroler și un periferic prin intermediul unei interfețe de comunicare seriale);
- Promovarea dispozitivului aflat în faza de proiectare/producție;
- Dezvoltarea sau transferul modelului în orice simulator analogic;
- Identificarea problemelor care pot apărea la un produs înaintea realizării sale fizice;
- Ușurința modificării unui model comportamental – la nivel de cod;
- Posibilitatea de a realiza și simula un număr nelimitat de scenarii/ teste de sistem;
- Evaluarea și îmbunătățirea anumitor funcționalități înainte ca dispozitivul să fie realizat fizic;
- Testarea unui model comportamental - nu se poate deteriora nimic față de verificarea circuitelor integrate din laborator;

**Limitările** modelării comportamentale pot fi:

- Costul licențelor diferitelor simulatoare;
- Erorile de convergență ale simulatoarelor;
- Precizia mai mică față de modelarea la nivel de dispozitiv;
- Idealizarea produsului;
- Implementarea anumitor circuite digitale în limbaj SPICE.

**Gradul de noutate** al acestei cercetări științifice constă în determinarea unor metode de modelare astfel încât limitările modelării comportamentale să fie depășite – integrarea dintre partea analogică și cea digitală. Adicional, teza are și un **scop didactic**, acela de a defini o platformă de aplicații pentru studenți susținută în cadrul **disciplinei MACAD** („Modelarea Avansată a Circuitelor Analog Digitale”) care face parte din programul de studii de master intitulat **Microelectronică și Nanoelectronică** susținând această tendință a digitalizării, deoarece mediul virtual al simulării este matur, este sustenabil și poate fi realizat de oriunde, nedepinzând de prezența fizică.

Teza va cuprinde opt capitole, prezentând modele comportamentale pentru diferite ramuri ale electronicii (circuite de polarizare, electronică de putere, circuite de conversie a frecvenței pentru sistemele audio) și va aborda următoarele subiecte.

**Primul capitol** reprezintă partea de introducere și are ca scop explicarea temei abordate în această teză precum și motivația și starea actuală în ceea ce privește modelarea comportamentală.

**Capitolul 2** prezintă o introducere în proiectarea asistată de calculator a circuitelor electronice. Se vor prezenta programele (PSpice și MATLAB/Simulink) utilizate în dezvoltarea modelelor comportamentale.

**Capitolul 3** supune atenției o metodă de optimizare a referinței de curent Widlar folosind modele de tranzistoare bipolare și MOS, practic se prezintă metoda de modelare pentru circuite care furnizează curenți mici. În acest capitol vor fi prezentate două tehnici de reducere a ariei totale pentru o referință de curent Widlar bazată pe suma rezistențelor, utilizând atât tranzistoare bipolare cât și MOS.

**Capitolul 4** prezintă tot o metodă de optimizare, de această dată pentru un circuit analogic de calcul (Celula Gilbert) care poate face operații matematice cu scopul de a minimiza eroarea de calcul, bazată pe două implementări, utilizând modele SPICE ale tranzistoarelor bipolare și nMOS.

**Capitolul 5** introduce modelele comportamentale ale componentelor electronice (pasive și active), ale unor blocuri fundamentale și explică modul lor de funcționare. De asemenea este prezentată și starea actuală a modelării comportamentale.

**Capitolul 6** prezintă metode de modelare comportamentală pentru un comutator de putere inteligent cu diferite protecții: supracurent, supratemperatură, supratensiune. Validarea modelului comportamental a fost realizată utilizând fișa de date.

**Capitolul 7** prezintă modelul comportamental de motor BLDC și modelul comportamental de comandă al său în limbaj SPICE. Rezultatele de simulare vor fi comparate cu măsurătorile de laborator. În acest capitol se discută despre modele comportamentale ale circuitelor analogice cu capacitate mare de curent.

**Capitolul 8** abordează modelarea de sistem, descrie modelul comportamental al interfeței de comunicare seriale (SPI) dezvoltat în MATLAB/ Simulink și dezvoltarea unei aplicații de sistem care va conține un model abstract de microcontroler, modelul de SPI și un model de comutator de putere inteligent (cu diferite protecții) în configurație „*High-Side*”. Mai mult, se va aborda și subiectul legat de co-simulare, între un simulator cu motor analogic și limbajul SystemC.

# Optimizarea referinței de curent Widlar implementată utilizând modele de tranzistoare nMOS și bipolare

## Comparația dintre modelul nMOS LEVEL1 și modelul PTM

Pornind de la premisa că procesele de producție întâmpină dificultăți pe măsură ce scalarea circuitelor integrate tinde către dimensiuni nanometrice în care, funcționând aproape de limita termică, dispozitivele sunt sensibile la perturbațiile de zgomot, s-a efectuat, implementat și studiat referința de curent Widlar implementată cu modele predictive de tranzistoare. Specific acestor modele este numărul foarte mare al parametrilor modelului de simulare (de ordinul sutelor), utilizat pentru a descrie cu acuratețe cât mai mare efectele noi ale tranzistorului MOS.

Cele mai recente modele MOS care emulează foarte multe efecte parazite sunt versiunile BSIM3 sau BSIM4 generate de Berkeley. Modelul BSIM4 derivat din modelul BSIM3 are aproximativ 130 de parametri, deci aproximativ de 18 ori mai mulți parametri electrici decât clasicul model MOS [11]. Aceste modele garantează valori de curent de polarizare suficiente, dedicate diferitelor circuite din diferite industrii. Tensiunea de alimentare este în jur de 1V. Utilizarea unei tensiuni de alimentare scăzute este un avantaj din punct de vedere al disipării puterii.

Modelele PTM sunt alese deoarece nodul tehnologic devine din ce în ce mai scăzut iar efectele de canal scurt ca: *saturația vitezei*, *variațiile tensiunii de prag* trebuie luate în considerare. Noi efecte de canal scurt apar pe măsură ce lungimea acestuia devine mai mică.

De-a lungul timpului, aproximativ un număr de 64 de niveluri diferite de modele MOSFET utilizate cu HSPICE au fost dezvoltate de Synopsys [12].

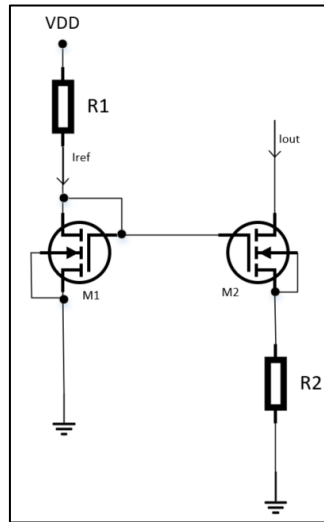
PTM (Predictive Technology Model) [13] oferă biblioteci de modele precise, predictive și tehnologii de interconectare. În această lucrare, este utilizat un model **BSIM4 PTM HP NMOS** de **nivel 54** dezvoltat în tehnologie **45nm**, cunoscut ca High Performance 45nm Metal Gate, High-K /Strained-Si [14].

Pe de altă parte, dacă partea analogică nu trebuie emulată în detaliu, modelele de tranzistoare de LEVEL 1 pot fi utilizate (mai ales pentru simularea circuitelor digitale mari). Ele oferă un nivel ridicat de precizie pentru măsurarea timpilor de tranziție dar și timp redus de simulare. Pentru mai multă precizie, modelul LEVEL 6 sau unul dintre modelele BSIM (NIVEL 13, 28, 39, 47, 49, 53, 54, 57, 59 și 60) pot fi utilizate pentru o modelare foarte fidelă.

Modelul tranzistorului MOS LEVEL 1 poate fi utilizat pentru dispozitive cu lungimea porții mai mare de 10 $\mu$ m (canal lung), iar mărimea de ieșire este practic o aproximare de ordinul întâi.

Referința de curent Widlar a fost implementată atât cu modele de tranzistoare Level 1 cât și cu modele predictibile BSIM4. Acest tip de circuit analogic este utilizat în general pentru a furniza un curent de ieșire exact, de valoare mică (sute de  $\mu$ A), iar modelele PTM sunt foarte potrivite pentru a obține această caracteristică, așa cum se arată în Figura 3.1. În implementările clasice, raportul de copiere al curentului este dat de factorul de multiplicitate și de împerecherea celor două tranzistoare nMOS. În studiul actual, nu există un factor de multiplicitate, însă s-a

observat experimental: curentul de ieșire pentru implementarea PTM este mai bine copiat decât curentul de ieșire din implementarea clasică.

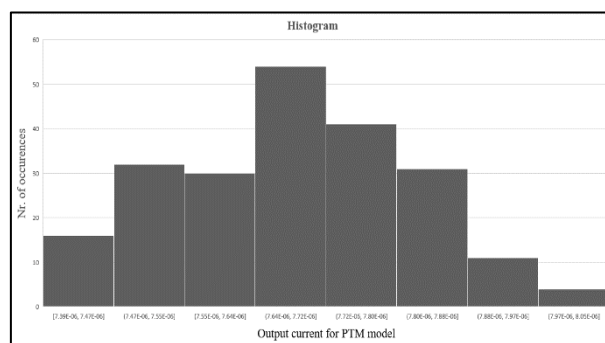


**Figura 3.1** Referința de curent Widlar

Pentru testare s-a ales simularea tranzitorie incluzând analiza Monte Carlo.

Tensiunea de prag variază cu o toleranță de  $\pm 5\%$  pentru modelul clasic de tranzistor. În timpul simulării Monte Carlo, valoarea medie a curentului de ieșire este calculată în fișierul SPICE Error Log pentru fiecare punct. Ea variază între valoarea minimă de  $44.5\mu\text{A}$  și valoarea maximă de  $45.88\mu\text{A}$ . Același studiu a fost realizat utilizând modelele MOS predictive avansate. Simularea conține tot 100 de rulări. Tensiunea de prag specifică acestui tip de model este variată în simulare cu o toleranță tot de  $\pm 5\%$ . Valorile curentului de ieșire variază între  $7.61\mu\text{A}$  și  $8.27\mu\text{A}$ .

În Figura 3.1.4 este prezentată și histograma curentului de ieșire utilizând modelul PTM pentru 250 de rulări, demonstrând faptul că valorile sunt adunate în jurul mediei.



**Figura 3.1.4** Curentul de ieșire pentru modelul PTM:  $V_{t0} = \{mc(0.46893, tol)\}$ ,  $V_{dd}=1V$ ,  $tol=0.05$  [10]

## Optimizarea referinței de curent implementată cu tranzistoare bipolare

Pentru referința de curent Widlar implementată atât cu tranzistoare bipolare cât și MOS, a fost realizat un studiu matematic care are ca scop reducerea suprafeței ocupată în circuitele integrate.

Ca și exemplu, după mai multe calcule matematice, pentru determinarea valorilor celor două rezistențe, se pot considera următoarele formule [10]:

Ecuția de dimensionare a curentului de ieșire este prezentată mai jos:

$$I_0 = \frac{1}{R_2} \frac{kT}{q} \ln \frac{I_{REF}}{I_0} \quad (3.3.6)$$

Rezistorul de referință poate fi calculat din a doua lege Kirchhoff:

$$R_1 = \frac{V_{CC} - V_{BE}}{I_{REF}} \quad (3.3.7)$$

Pentru a reduce la minimum aria de siliciu ocupată de către rezistențele circuitului se va înlocui expresia rezistenței  $R_2$  din ecuația 3.3.7, în următoarea funcție dată în ecuația 3.3.8:

$$f(R) = R_1 + R_2 = R_1 + \frac{kT}{qI_0} \ln \frac{I_{REF}}{I_0} \quad (3.3.8)$$

Înlocuind curentul de referință, expresia devine:

$$f(R) = R_1 + \frac{kT}{qI_0} \ln \frac{V_{CC} - V_{BE}}{R_1 \cdot I_0} = R_1 + \frac{kT}{qI_0} [\ln \frac{V_{CC} - V_{BE}}{I_0} - \ln R_1] \quad (3.3.9)$$

Funcția minimă se obține când derivata funcției este 0:

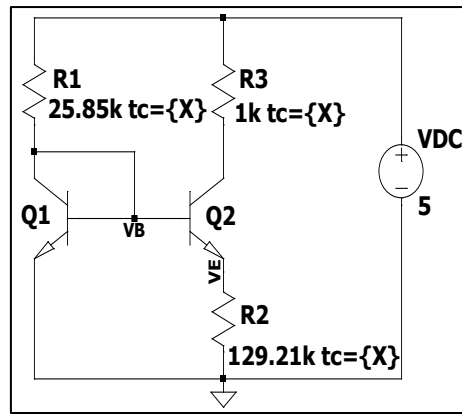
$$f'(R) = 0 \Rightarrow 1 - \frac{kT}{qI_0} \cdot \frac{1}{R_1} = 0 \quad (3.3.10)$$

În continuare se va dimensiona rezistența  $R_1$ :

$$R_1 = \frac{kT}{qI_0} \quad (3.3.11)$$

Pentru un curent de ieșire dorit de  $I_0 = 1 \mu A$ , luând în considerare  $kT/q = 25.85 mV$ , valoarea pentru  $R_1 = 25.85 k\Omega$ . Valoarea pentru  $R_2$  poate fi calculată din ecuația 3.3.8 cu  $I_{REF}$  calculat din ecuația 3.3.7 la o valoare definită pentru  $V_{BE}$  și o tensiune de alimentare,  $V_{DC}$  egală cu 5V. Astfel, valoarea optimă pentru  $R_2$  este 129.21 k $\Omega$ .

Valorile optimizate ale rezistențelor sunt utilizate într-o simulare, așa cum arată Figura 3.3.2, unde a fost efectuat un studiu suplimentar privind dependența de temperatură a rezistenței.



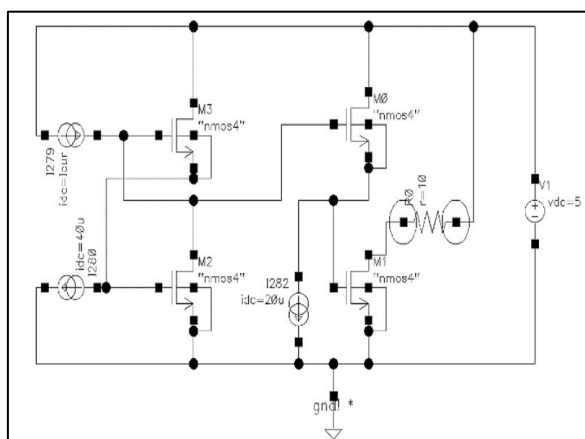
**Figura 3.3.2** Referința de curent Widlar implementată cu tranzistoare bipolare cu rezistențe optimizate



# Optimizarea unui circuit de calcul analogic utilizând modele ale tranzistoarelor bipolare și MOS

Înmulțirea digitală reprezintă astăzi un standard datorită ușurinței de proiectare utilizând blocuri numerice sau procesoare de uz general. Multiplicarea analogică este o alternativă pentru calculele digitale obișnuite, în aplicațiile în care nu este necesară o precizie foarte ridicată mai mult de 32 de biți [22, 23]. Multiplicarea analogică are anumite avantaje: consumul redus de energie, funcționare în timp real și număr redus de dispozitive, în contrast cu miliarde de tranzistoare care efectuează multiplicarea în mai multe cicluri de ceas, utilizate în implementările digitale.

Un circuit de multiplicare analogic foarte cunoscut este celula Gilbert [24, 25], fiind utilizat pe scară largă în circuitele de semnal mixt, cum ar fi mixerele de frecvență și mixerele în telecomunicațiile cu frecvență radio. Deși inițial circuitele de multiplicare analogice foloseau tranzistoare bipolare, în prezent poate fi folosită și tehnologia modernă MOS. Circuitul prezentat în Figura 4.1.1 este derivat din celula Gilbert și are ca scop realizarea calculelor de multiplicare analogice.

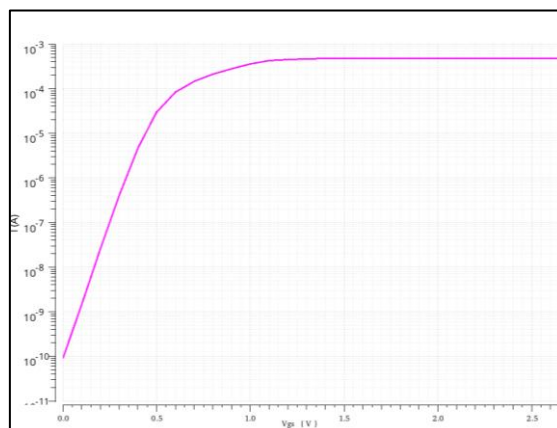


**Figura 4.1.1** Celula de calcul implementată utilizând tranzistoare MOS [21]

Circuitul funcționează considerând dependența exponențială a curentului de tensiunea de comandă, ceea ce înseamnă că tranzistoarele MOSFET ar trebui să funcționeze în regiunea respectivă a caracteristicilor curent-tensiune, în regimul de sub prag [8-11]. Acest lucru este avantajos, deoarece atât curenții mici cât și o tensiune de alimentare scăzută implică un consum redus de energie al întregului circuit.

Tranzistorul cu efect de câmp MOS are două regiuni principale de funcționare: regiunea de sub prag [26], unde tensiunea de poartă este mai mică decât tensiunea de prag ( $V_T$ ) și regiunea de deasupra, unde are loc inversia în canal. Dependența curent-tensiune este reprezentată în Figura 4.1.2, la o scară logaritmică pentru curent. În regiunea de sub prag se poate remarca dependența exponențială a curentului de tensiunea porții, fiind o linie dreaptă în această reprezentare a curentului. Acest lucru permite selectarea unei game de curenți pentru

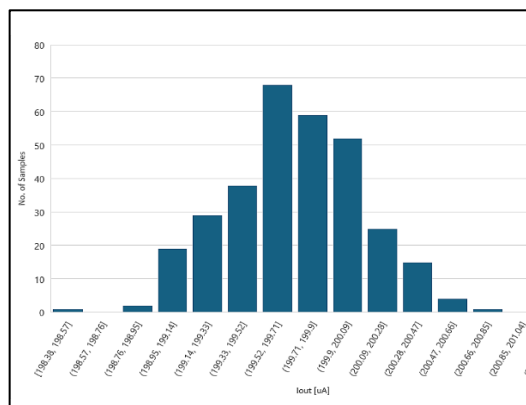
funcționarea corectă a circuitului de multiplicare analogică. Intervalul de valori optime ale curentului este cuprins între 100pA și 1mA.



**Figura 4.1.2** Caracteristica curent-tensiune a unui MOSFET simulată în Virtuoso [21]

Curentul de ieșire al circuitului de multiplicare a fost simulat în tehnologia 150 nm utilizând programul Virtuoso [27].

Tensiunea de prag  $V_T$  a MOSFET-urilor a fost variată într-o simulare Monte Carlo cu o valoare nominală de 1.6 volți și o abatere standard de 10%. Figura 4.1.4 prezintă variația curentului de ieșire al circuitului datorită acestor variații ale tensiunii de prag. Majoritatea valorilor sunt cuprinse într-un interval mai mic de 0.2  $\mu$ A, rezultând o eroare relativă mai mică de 0.1%. Temperatura a fost variată utilizând programul Virtuoso între - 40°C și 125 °C.



**Figura 4.1.4** Efectul variației tensiunii de prag asupra curentului de ieșire [21]

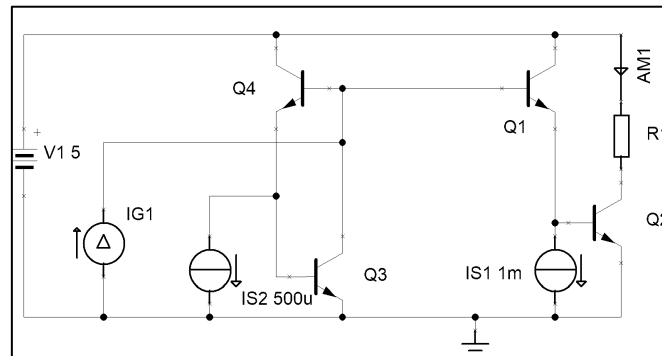
Variația cu temperatura a arătat că într-un interval de temperatură cuprins între 25°C și 50°C, eroarea este mai mică de 1 $\mu$ A, sau 0.5% valoarea relativă a erorii. După cum s-a arătat anterior în Figura 4.1.4, pentru valori ale curentului de ieșire mai mici de 200  $\mu$ A, de exemplu în intervalul de curent de nA, eroarea este și mai mică. Tensiunea de alimentare a circuitului de multiplicare este egală cu suma  $V_{DS}$  și  $V_{GS}$  din Figura 4.1.1. Deoarece dispozitivele funcționează în regiunea de sub prag [28], de exemplu cu  $V_T = 1.6$ V, tensiunea de alimentare poate fi de până la 3.3 volți.

De asemenea a fost studiat și variația curentului de ieșire cu tensiunea de alimentare și s-a observat că pentru o tensiune de prag inferioară  $V_T$ , de exemplu 0.5 V, tensiunea de alimentare are o eroare minimă și ar trebui să fie redusă la aproximativ 3 volți sau mai mică.

Ca și concluzie a acestei părți, a fost studiat și simulat un circuit analogic de multiplicare, utilizând programul Virtuoso Studio, pentru a putea face calcule în timp real cu un număr redus de dispozitive. Circuitul realizează înmulțirea curenților de intrare, iar ieșirea este tot un curent, obținut prin împărțirea produsului cu un curent de referință al circuitului. Tranzistoarele MOSFET funcționează în regiunea de sub prag, permițând curenți scăzuți și, prin urmare, un consum redus de energie. Circuitul are o liniaritate bună a curentului de ieșire și variații reduse cu parametri precum tensiunea de prag, temperatura și tensiunea de alimentare, în special la niveluri scăzute de curent. Eroarea curentului de ieșire este mai mică de 0.5% în intervalul de temperatură de funcționare și mai mică de 0.1% datorită variației tehnologice a tensiunii de prag a tranzistorului MOS.

## Implementarea modelului circuitului de multiplicare

În Figura 4.2.1 este prezentată implementarea bazată pe tranzistoare bipolare a unui circuit de calcul derivat din celula de calcul Gilbert utilizată în realizarea modelului comportamental [29,30].



**Figura 4.2.1** Celula de calcul utilizând tranzistoare bipolare [74]

Pentru circuitul din Figura 4.2.1, suma tensiunilor bază emitor:  $V_{BE1}$  și  $V_{BE2}$  este egală cu suma dintre  $V_{BE3}$  și  $V_{BE4}$ . Aceasta are ca rezultat multiplicarea curenților  $I_{G1}$  și  $I_{S2}$ , conform următoarelor calcule [74]:

$$V_{be1} + V_{be2} = V_{th} * \ln\left(\frac{I_{C1}}{I_{C2}}\right) + V_{th} * \ln\left(\frac{I_{C2}}{I_{C1}}\right) = V_{th} * \ln\left(\frac{I_{C1} * I_{C2}}{I_S^2}\right) \quad (4.2.1)$$

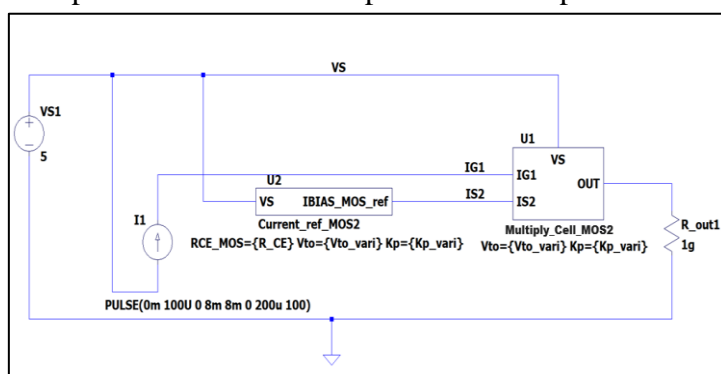
$$V_{be1} + V_{be2} = V_{be3} + V_{be4} = V_{th} * V_{th} * \ln\left(\frac{I_{C3} * I_{C4}}{I_S^2}\right) \quad (4.2.2)$$

$$I_{C2} = \frac{I_{C3} * I_{C4}}{I_{C1}} = \frac{I_{G1} * I_{S2}}{I_{S1}} \quad (4.2.3)$$

unde  $V_{th} = kT/q$  este tensiunea termică,  $k$  este constanta Boltzmann,  $q$  este sarcina electrică elementară și  $T$  este temperatura absolută. Curenții de emitor au fost aproximați cu cei de colector (curenții de bază fiind neglijăți). Tranzistoarele sunt considerate identice, având același curent de saturație  $I_s$ .

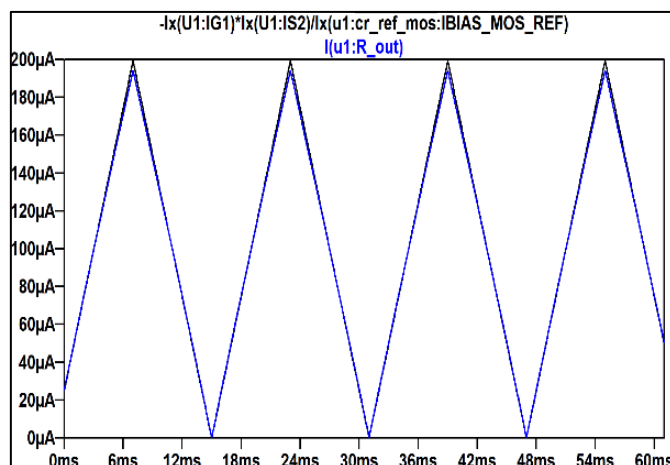
Curentul de polarizare  $I_{S1}$  (și pentru curentul  $I_{S2}$  ca pondere) este furnizat de o referință de curent Widlar clasică.

În Figura 4.2.5 este prezentat modelul comportamental implementat cu tranzistoare MOS.



**Figura 4.2.5** Model de simulare al referinței de curent și celulei de multiplicare [74]

Modelul de simulare dovedește ipoteza matematică prezentată la începutul acestui studiu, deci, rezultatele simulării - curentul de ieșire și formula curentului sunt simulate și suprapuse, așa cum este arătat în Figura 4.2.7. Culoarea neagră reprezintă formula de calcul pentru curentul de ieșire, iar în albastru este măsurat curentul prin rezistența de ieșire [74].



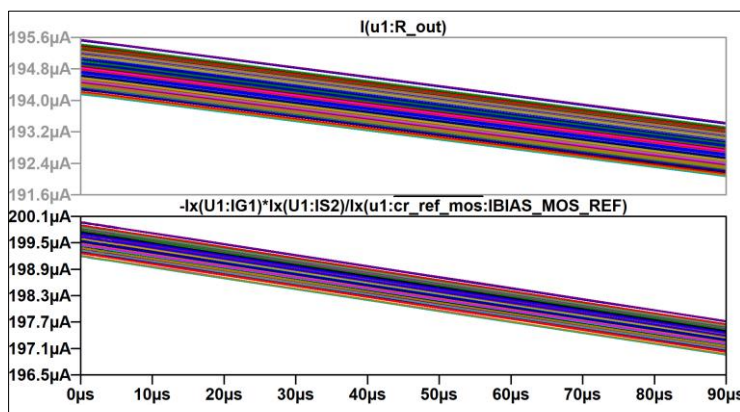
**Figura 4.2.7** Rezultate nMOS [74]

Același studiu a fost realizat utilizând tranzistoare bipolare. Pentru ambele tipuri de implementări au fost rulate simulări Monte Carlo, numărul de rulări de 200, toleranța parametrilor variați fiind de 10%, iar parametrii vizați sunt prezentați mai jos, în Tabelul 4.3.1.

**Tabel 4.3.1** Parametrii variați

Model nMOS	Parametru	Definiție	Valoare
	$V_{th}$	Tensiunea de prag	1.6V
Model bipolar	$K_p$	Transconductanța	1.1 uA/V <sup>2</sup>
	$I_S$	Curentul de saturație	1fA
	$\beta$	Câștigul în curent	75

Figura 4.3.5 prezintă o comparație grafică între curentul de ieșire al modelului pentru circuitul de multiplicare și calculul matematic, rezultatele fiind apropiate.



**Figura 4.3.5** Variația parametrului  $K_p$  în analiza Monte Carlo – comparație între curentul de ieșire și calculul matematic [74]

În Figura 4.3.5 se poate observa că eroarea relativă pentru curentul de ieșire este de 0.72% pentru toate variațiile parametrului  $K_p$ .

## Experiment neuronal bazat pe modelul celulei de calcul

Sinapsa unei rețele neuronale artificiale efectuează înmulțirea semnalului de intrare din stratul anterior (săgețile care indică neuronii stratului ascuns, de exemplu) cu ponderea neuronului respectiv. Modelul matematic al sinapsei este:

$$S_{out} = W_n S_{in} \quad (4.4.1)$$

unde,  $S_{in}$  este semnalul primit de la neuronul anterior,  $W_n$  este ponderea neuronului și  $S_{out}$  este semnalul furnizat neuronului. Aceste trei elemente pot fi tensiuni sau pot fi curenți. Există implementări hardware în care ponderea este conductanța unui rezistor.

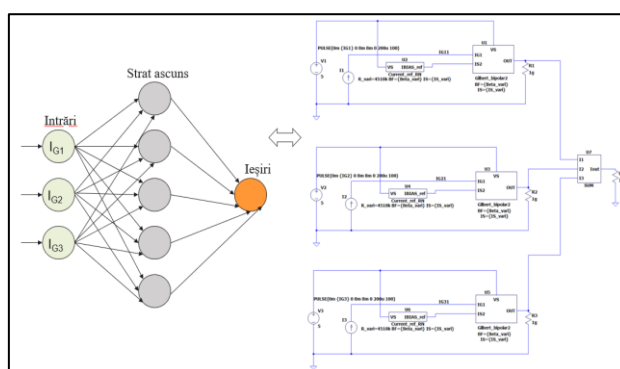
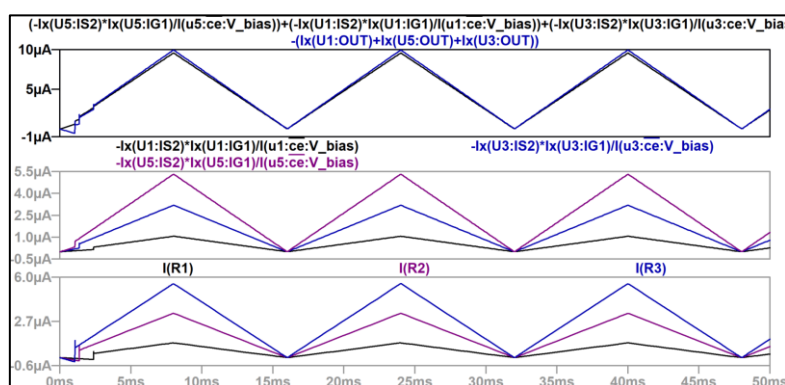
Intrarea este curentul  $I_{G1}$ , iar ponderea este curentul  $I_{S2}$ . Valorile pentru curenți pot fi determinate din Tabelul 4.4.1.

**Tabel 4.4.1** Valorile curenților de intrare

	Rețea1	Rețea2	Rețea3	Rețea4	Rețea5
$I_{G1}$	$1\mu A$	$1\mu A$	$1\mu A$	$1\mu A$	$1\mu A$
$I_{G2}$	$3\mu A$	$3\mu A$	$3\mu A$	$3\mu A$	$3\mu A$
$I_{G3}$	$5\mu A$	$5\mu A$	$5\mu A$	$5\mu A$	$5\mu A$
$I_{S2}$	$0.9\mu A$	$1.8\mu A$	$3\mu A$	$3.95\mu A$	$4.853\mu A$
$I_{S1}$ (referința)	$2\mu A$	$2\mu A$	$2\mu A$	$2\mu A$	$2\mu A$

Așadar, experimental, s-au ales trei valori pentru curenții  $I_{G1}$ ,  $I_{G2}$ ,  $I_{G3}$ :  $1\mu A$ ,  $3\mu A$ ,  $5\mu A$ . Cele două reprezentări din Figura 4.4.2 sunt perfect corelate, cei trei curenți de intrare aplicându-se celor cinci neuroni formați din câte trei celule de calcul [74].

În Figura 4.4.1 este reprezentat doar un singur neuron. Suma curenților de ieșire trebuie să fie cât mai apropiată cu suma celor trei curenți de intrare, conform formulei prezentate în ecuația (4.2.3). Având în vedere valorile din tabelul 4.4.1 rezultatele experimentale sunt arătate în Figura 4.4.2, unde pentru un singur neuron s-au calculat suma curenților furnizați de fiecare celulă de calcul – reprezentate prin  $I(R1)$ ,  $I(R2)$  și  $I(R3)$ , s-au calculat curenții utilizând formula de la care a pornit experimentul, apoi s-au suprapus rezultatele care sunt foarte apropiate.

**Figura 4.4.1** Model de rețea neuronală [74]**Figura 4.4.2** Rezultatul experimentului rețelei [74]

Eroarea relativă calculată este mai mică decât 5%. Astfel, se poate considera că modelul celulei de calcul folosit ca parte dintr-o structură neuronală este robust, poate fi integrat ușor în astfel de metode de calcul, în cazul de față poate face înmulțiri cu scopul de a minimiza eroarea de calcul.

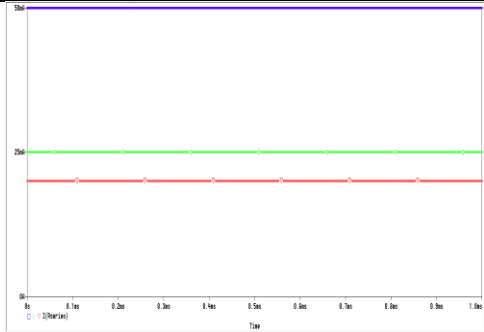
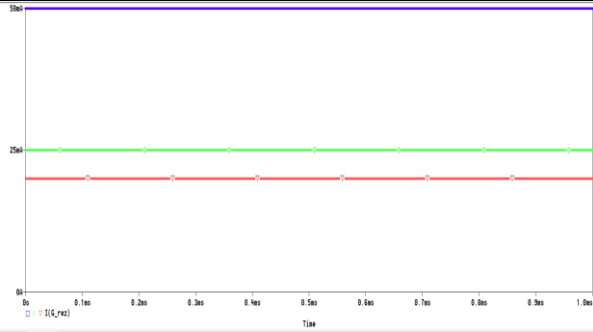
# Descrierea modelelor comportamentale fundamentale

Acest capitol introduce modelele comportamentale ale componentelor electronice (pasive și active), definind diferite metode de implementare de bază.

Ca și tehnici de modelare, se pot utiliza surse comandate în tensiune sau curent pentru a obține acea abstractizare a unui circuit integrat. Unele circuite analogice cum ar fi diferite tipuri de amplificatoare operaționale pot fi descrise cu ajutorul acestor surse. Utilizând aceste tipuri de componente se poate controla mult mai ușor comportamentul semnalelor de ieșire în comparație cu utilizarea modelelor de dispozitiv care sunt descrise pe baza unor ecuații matematice complexe, care de cele mai multe ori îngreunează durata totală de simulare.

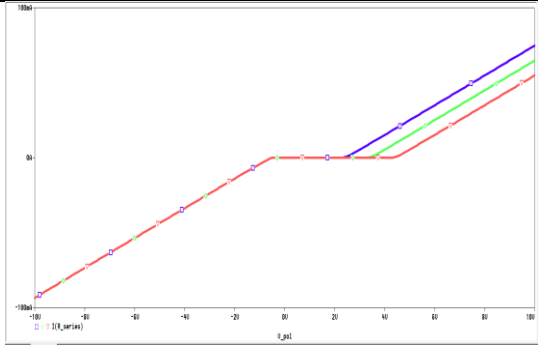
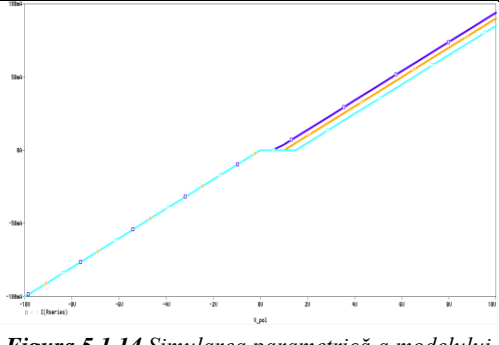
Câteva tipuri de abstractizare vor fi arătate în cele ce urmează. În Tabelul 5.1.1 este prezentată comparația dintre utilizarea directă a unei rezistențe și modelul ei folosind o sursă de curent comandată de tensiunea de la bornele sale, împărțită la valoarea unui parametru care echivalează rezistența. Ambele analize tranzitorii sunt parametrice pentru a obține trei valori de curenți (20mA, 25mA, 50mA) în funcție de valorile rezistenței, conform „Legii lui Ohm”. Valorile curenților de ieșire sunt identice, iar duratele simulărilor comparabile.

**Tabel 5.1.1 Metode de modelare a unei rezistențe**

Componenta PSpice (rezistor)	Componenta PSpice modelată (sursa G)
<pre> 3 .tran 0 1m 0 10u 4 .probe V(*) I(*) 5 .STEP PARAM res_val LIST 200 400 500 6 7 8 V_pol node1 0 10 9 Rseries node1 0 {res_val} 10 .PARAM res_val=100 </pre> <p>Profil de test</p> <p>Descriere circuit electric</p> <p><b>Figura 5.1.2 Simularea parametrică a valorii unei rezistențe</b></p>	<pre> 3 .tran 0 1m 0 10u 4 .probe V(*) I(*) 5 .STEP PARAM resistance_value LIST 200 400 500 6 7 V_short OUTp 0 10 8 G_rez OUTp 0 VALUE { V(OUTp,0) / {resistance_value} } 9 .PARAM resistance_value=100 </pre> <p>Profil de test</p> <p>Descriere circuit electric</p> <p><b>Figura 5.1.3 Simularea parametrică a modelului unei rezistențe</b></p>
 <p><b>Figura 5.1.4 Valori de curent variate</b></p>	 <p><b>Figura 5.1.5 Valori de curent variate bazate pe modelul de rezistență</b></p>

Tabelul 5.1.4 prezintă două modele de diodă Zener: practic, modelului de dioda simplă din partea stângă (Figura 5.1.11, Figura 5.1.13) i s-a adăugat un parametru numit „bv” („Break Down Voltage”) iar în modelul realizat folosind sursa de curent comandată (Figura 5.1.12, Figura 5.1.14), s-a mai adăugat o instrucțiune condițională, care lasă curentul să circule și atunci când se aplică dispozitivului o tensiune inversă.

**Tabel 5.1.4 Modelarea diodei Zener**

Componenta PSpice (dioda Zener)	Componenta PSpice modelată (sursa G)
<pre> 2 .dc V_pol -10 10 0.1 3 *.tran 0 1m 0 10n 4 .probe V(*) I(*) 5 *.STEP PARAM iss LIST 1e-016 1e-05 1 6 *.STEP PARAM vol LIST 2 3 4 7 8 V_pol model 0 9 R_series model cathode 100 10 11 D_VDI 0 cathode D_SERIES 12 .PARAM vol=1 13 .PARAM iss= 1e-012 14 .model D_SERIES D 15 16 + rs=0.01; parasitic resistance = 0 ohm default 17 + cjo=5.98e-012; zero-bias p-n capacitance = 0 F default 18 + is=(iss); saturation current = 1E-14 A default 19 + bv=(vol); reverse breakdown knee voltage </pre> <p><b>Figura 5.1.11 Modelul PSpice al unei diode Zener</b></p>	<pre> 3 .dc V_pol -10 10 0.5 4 .probe V(*) I(*) 5 *.STEP PARAM V_FB LIST 0.6 1 1.5 6 7 8 V_pol model 0 5 9 Rseries model anode 100 10 .PARAM V_FB=0.5 11 X_diode anode 0 IDEAL_DIODE PARAMS: v_thres = (V_FB) r_on = 10m r_off = 1G 12 13 .SUBCKT IDEAL_DIODE A C PARAMS: v_thres = 0 r_on = 0 r_off = 0 14 G_DIODE A C VALUE { IF(V(A,C)&gt;(v_thres), (V(A,C)-(v_thres))/(r_on)+{ 15 +if (V(A,C)&lt;0, V(A,C)/((r_on)), V(A,C)/(r_off))} 16 .ENDS </pre> <p><b>Figura 5.1.12 Modelul comportamental al diodei</b></p>
 <p><b>Figura 5.1.13 Caracteristica unei diode Zener</b></p>	 <p><b>Figura 5.1.14 Simularea parametrică a modelului comportamental al diodei Zener</b></p>

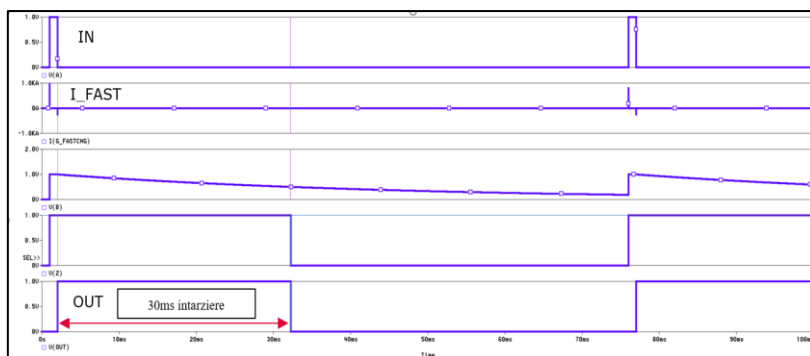
Tot în acest capitol sunt definite tipuri de modele de întârziere. În cazul de față, pentru a obține o întârziere pe frontul descrescător, s-a folosit o sursă de curent controlată de tensiunea de la bornele sale pentru a forța încărcarea rapidă a condensatorului. În plus, s-au utilizat o poartă „OR” pentru a forma semnalul de ieșire, apoi o poartă „XOR” așa cum este ilustrat în Figura 5.2.6 pentru a obține întârzierea doar pe frontul descrescător al semnalului de intrare.

<pre> 3 .PROBE V(*) I(*) 4 .tran 0 100m 0 10u 5 6 VIN A 0 PULSE 0 1 1m 1n 1m 75m 7 8 9 R_R1 A B 1k 10 C_C1 B 0 {delay/685} 11 G_FASTCHG A B VALUE { IF(V(A)&gt;0.5, V(A,B)/1m, 0) } 12 13 .PARAM delay=30m 14 15 X_or2 A B Z OR2_ANALOG 16 X_xor2 A Z OUT xor2 17 18 19 .SUBCKT OR2_ANALOG A B Z 20 E_OR2 Z 0 VALUE { IF(V(A)&lt;0.5 &amp; V(B)&lt;0.5, 0, 1) } 21 .ENDS 22 23 .subckt xor2 in1 in2 out 24 Eout out 0 VALUE { if(V(in1)&gt;0.5 ^ V(in2)&gt;0.5, 1, 0) } 25 .ends xor2 </pre>	<p>Profil de test</p> <p>Circuit electric</p>
--	---

**Figura 5.2.6 Model întârziere RC pe front descrescător**

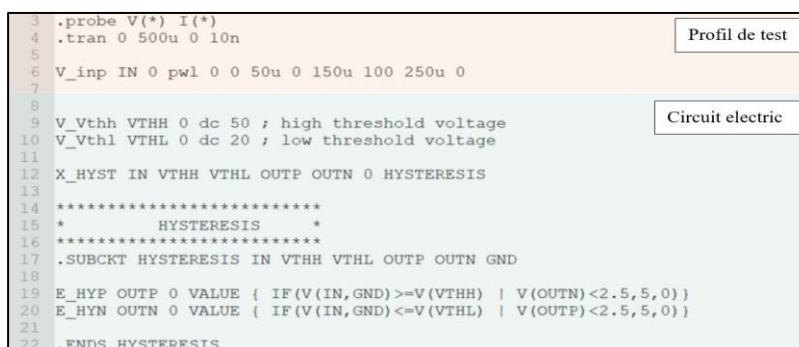


În Figura 5.2.7 sunt prezentate rezultatele obținute pas cu pas, forma de curent de încărcare a condensatorului, rezultatul preliminar al porții „OR” și semnalul de ieșire întârziat cu 30ms.



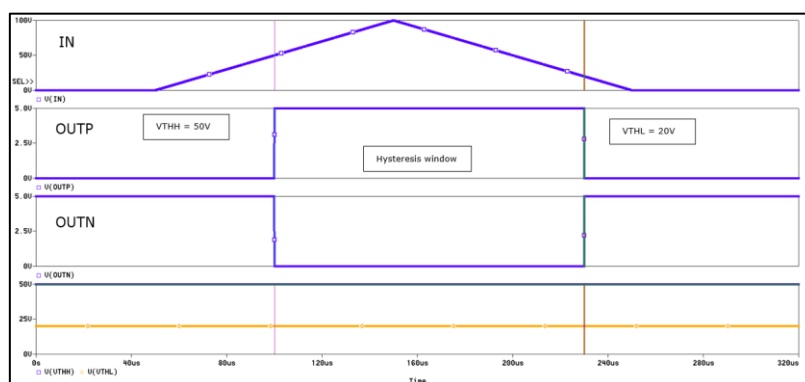
**Figura 5.2.7** Simularea modelului de întârziere RC pe front descrescător

Un alt model comportamental de bază este cel al comparatorului cu histerezis care ține cont de semnalul de intrare și de rezultatul semnalului de ieșire pozitiv (se compară semnalul de intrare cu pragul mai mare) în formarea semnalului negativ și invers, creând astfel o buclă de reacție, așa cum este arătat în Figura 5.3.4.



**Figura 5.3.4** Modelul comparatorului cu histerezis

Din punct de vedere al simulării, în Figura 5.3.5, se poate observa rampa aplicată pe semnalul de intrare pentru a putea verifica pragurile de comutație impuse și semnalele de ieșire (OUTP și OUTN) care comută prima dată la pragul mai mare apoi la cel mic, intervalul acesta fiind cunoscut ca fereastră de histerezis.



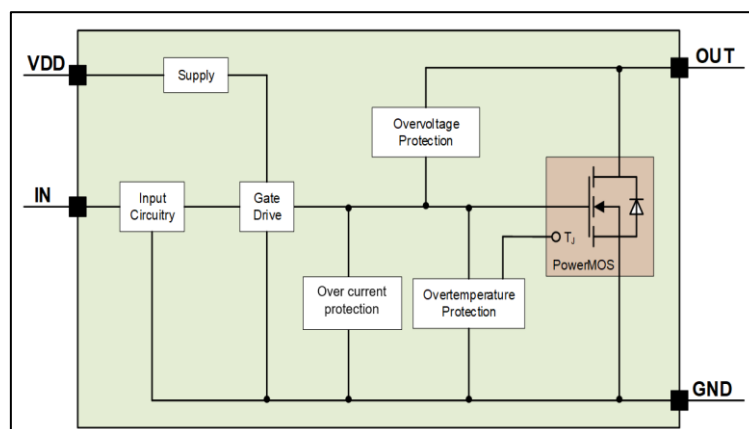
**Figura 5.3.5** Simularea modelului comparatorului cu histerezis

# Modelarea unui comutator de putere inteligent

Înterupătoarele inteligente au devenit produse din ce în ce mai eficiente, sunt mai ușor de utilizat pentru comutarea sarcinilor electrice ON și OFF, oferă diagnosticare și protecție mai bună, sunt mai fiabile și costă mai puțin în comparație cu soluțiile discrete. Comutatoarele inteligente, constau într-un etaj de putere și o logică de control care, împreună cu alte blocuri, oferă funcționalități avansate, cum ar fi prevenirea daunelor cauzate de temperatură ridicată, supracurent sau supratensiune.

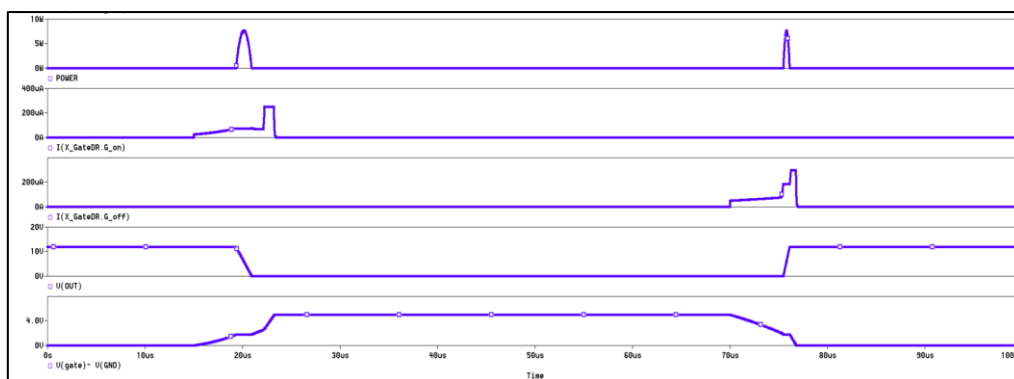
În Figura 6.1 este arătată schema bloc a unui comutator inteligent de putere clasic în configurație „Low-Side” adică sarcina este plasată între sursa de alimentare (Baterie) și nodul de ieșire (denumit „OUT”) [38].

În general, acest tip de dispozitiv este utilizat în aplicații auto și industriale: **relee, ventilatoare și pompe, solenoizi, supape, elemente de încălzire**, becuri și LED-uri, înterupătoare de alimentare. Blocul de putere este format din tranzistorul de putere nMOS (care ocupă cea mai mare arie consumată din cip) care trebuie protejat în cazul unui eveniment nedorit de defecțiune [39].



**Figura 6.1** Schema bloc a unui comutator inteligent în configurație „Low-Side” [15]

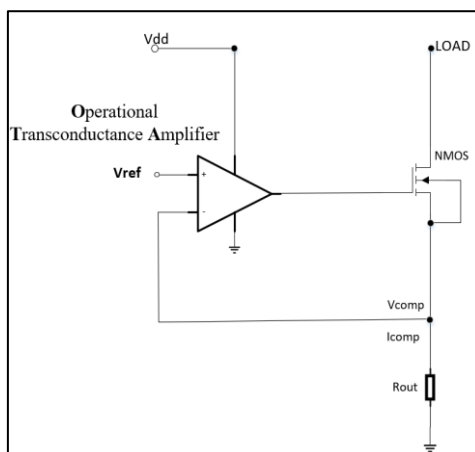
Un model PSpice al unui comutator inteligent conține sub-circuite dedicate care descriu fiecare bloc specificat în fișa de date și poate fi validat prin dezvoltarea scenariilor, respectând condițiile de testare indicate. Metoda de comandă pentru tranzistorul nMOS este modelată în interiorul blocului denumit „Gate driver” [34]. El este construit din două surse de curent controlate de tensiune care generează curenții electrici corespunzători pentru încărcarea și descărcarea condensatoarelor  $C_{GS}$  și  $C_{GD}$ , obținând astfel cei mai reprezentativi parametri: **timpii de comutare**, așa cum este arătat în Figura 6.1.7.



**Figura 6.1.7** Modelarea timpilor de comutare

În continuare se va prezenta modelul unui circuit de protecție la supracurent. Protecțiile la supracurent pot apărea din cauza evenimentelor de scurtcircuit sau a unui eveniment de suprasarcină.

Figura 6.2.1 prezintă o metodă simplă de proiectare a unui circuit electric [42] cu protecție la supracurent: tranzistorul nMOS este utilizat pentru a comuta sarcina în timpul funcționării normale și a condițiilor de suprasarcină. Pentru a declanșa mecanismul de protecție, curentul de sarcină trebuie detectat. Acest lucru se realizează prin monitorizarea curentului prin rezistorul de șunt, numit  $R_{out}$ .

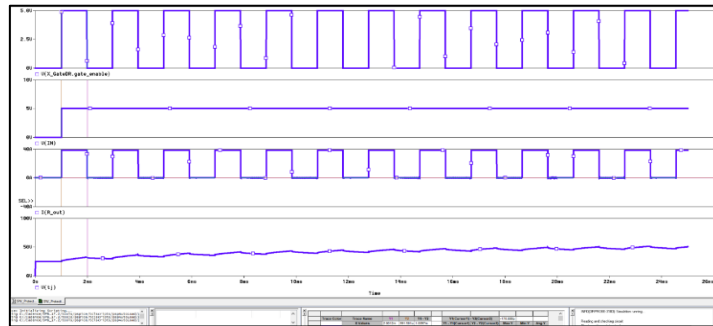


**Figura 6.2.1** Circuit de detecție al valorii curentului electric [42]

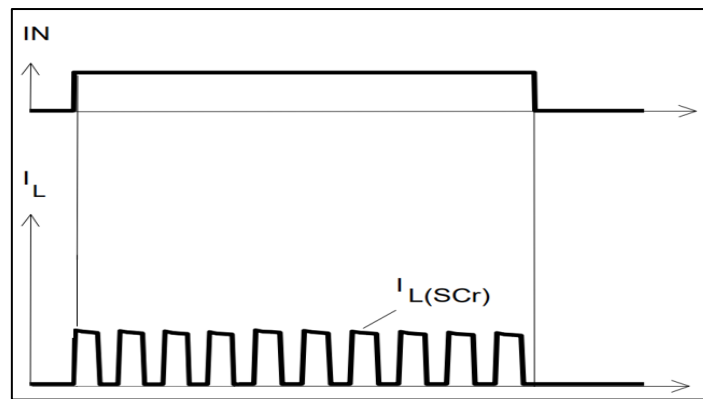
Din punctul de vedere al modelării SPICE, protecția la supracurent poate fi implementată ca în Figura 6.2.1 unde, pe baza unui comparator simplu se determină semnalul de eroare dacă s-a atins limita de curent, apoi se aplică întârzierea impusă de fișa de date. Instanța SR\_FF este utilizată ca model de „latch” pentru a nu permite pornirea circuitului decât dacă există un semnal de reset.

**Limitarea curentului cu întârziere de 1ms și auto reset:** curentul este limitat ca și în cazul de mai sus la o anumită valoare de curent iar dispozitivul va fi în starea de pornire atâta timp cât întârzierea de 1ms nu a trecut, așa cum este arătat în Figura 6.2.7. După această întârziere, dispozitivul este oprit. Dacă tensiunea de intrare este validă și evenimentul de supracurent a trecut, dispozitivul este resetat automat. Ultima formă de undă din Figura 6.2.7, monitorizează temperatura circuitului. Astfel, în acest scenariu de test, dacă tensiunea de intrare

ON/OFF este variată pentru o durată de timp considerabilă, temperatura, va crește și în acest fel, în afară de evenimentele de supracurent ilustrate, se va atinge și protecția la supratemperatură, descrisă în următorul subcapitol.



**Figura 6.2.7** Protecția la supracurent cu întârziere de 1ms și auto reset



**Figura 6.2.8** Protecția la supracurent cu întârziere de 1ms și auto reset – fișa de date [45]

Figura 6.2.7 arată rezultatele obținute în urma simulării modelului comportamental și comparația acestora cu Figura 6.2.8 care conține specificațiile din foia de catalog.

Teza conține și alte tipuri de protecții cum ar fi protecția la supratemperatură sau supra tensiune, iar rezultatele sunt de asemenea validate pe baza foilor de catalog.

# Modelarea comportamentală a unei aplicații de control utilizând un motor fără perii

Un motor electric (cu sau fără perii) **transformă** energia electrică în energie mecanică prin interacțiunea câmpurilor magnetice și electrice. Câmpul magnetic generat atunci când curentul electric trece printr-un fir sau o bobină poate fi utilizat pentru a crea mișcare.

Parametrii motorului BLDC considerați aparțin unei foi de date și sunt prezentați în Tabelul 7.3.1.

*Tabel 7.3.1 Parametrii motorului BLDC*

Parametru	Descriere	Valoare	Unitate de măsură
V_nominal	Tensiunea nominală a motorului BLDC	48	V
Pole_number	Numărul de poli pe rotor	8	-
Phase_number	Numărul fazelor	3	-
R_winding	Rezistența înfășurării	6.5	$\Omega$
L_winding	Inductanța înfășurării	0.3	mH
KE	Back EMF constantă - definește relația dintre tensiunea BEMF și viteza de rotație a motorului; *BEMF a fost modelat ca un semnal sinusoidal – fiind mai aproape de realitate;	0.012	V*s/rad
KT	Constanta de cuplu - definește cuplurile motorului în funcție de curenții de intrare ai fazelor;	0.012	Nm/A
J	Inerția rotorului – se definește ca forța de rotație care trebuie depășită pentru a porni motorul; Dacă J are valori mai mari, viteza va fi mai mică și motorul va porni mai greu;	24	g*cm <sup>2</sup>
NL_SPEED	Viteza fără sarcină – definește o viteză maximă a motorului fără a utiliza o sarcină;	3300	rpm

Modelul PSpice are doi pini de ieșire principali pe lângă cele 3 faze de curent: Shaft\_speed [rpm/s] și Shaft\_angle [rad] [57], utilizate pentru a monitoriza dacă modelul PSpice pornește și pentru a determina dacă a fost efectuată o rotație completă.

Parametrii modelului descriși în Tabelul 7.3.1 au fost utilizați în formula matematică adaptată [57] pentru a determina viteza de rotație și unghiul de rotație.

Inerția rotorului este considerată un condensator, iar cuplul este o sursă de curent controlată descrisă printr-o formulă matematică.

Deci, pe măsură ce condensatorul este mai mare, acesta se va încărca mai greu, modelând inerția motorului, utilizând programul PSpice. Astfel, viteza de rotație este tensiunea pe condensator, iar unghiul de rotație este integrala vitezei de rotație.

Implementarea blocurilor de control ale motorului se realizează prin utilizarea modelării pur analogice - comutatoare, surse controlate de tensiune și ecuații matematice. Pentru a obține cele trei faze ale curenților motorului, fără senzori Hall, au fost modelate trei semnale de tensiune PWL [58-60]. Modelul de comandă PSpice conține trei blocuri, așa cum se arată în Figura 7.4.1.

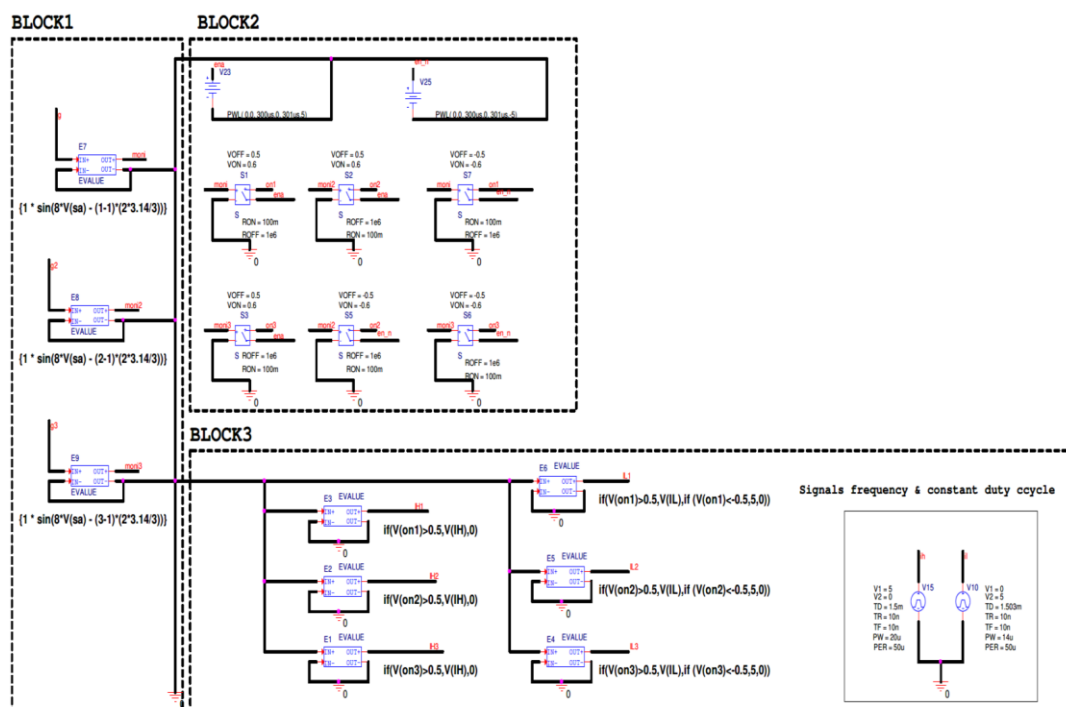


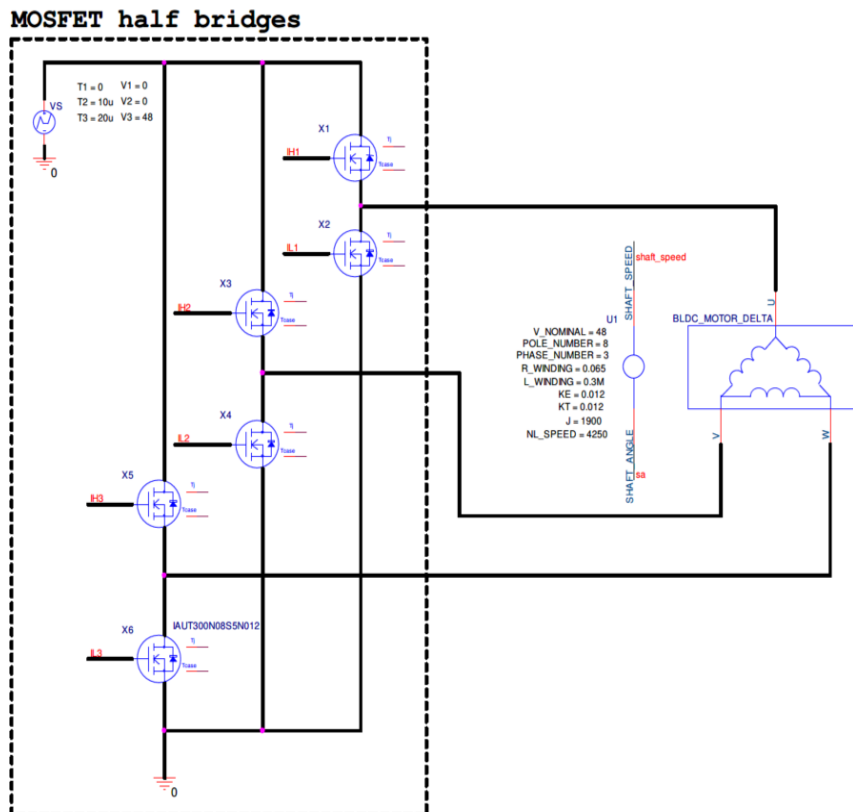
Figura 7.4.1 Modelul PSpice al blocului de control [77]

Algoritmul de control este implementat pe baza unei bucle de feedback dat de unghiul de rotație, definind cele trei semnale sinusoidale. Această parte este reprezentată în primul bloc component.

Al doilea bloc procesează semnalele sinusoidale, transformându-le în dreptunghiulare, formând anvelopa semnalelor generate de sursele PWM care generează frecvența de operare.

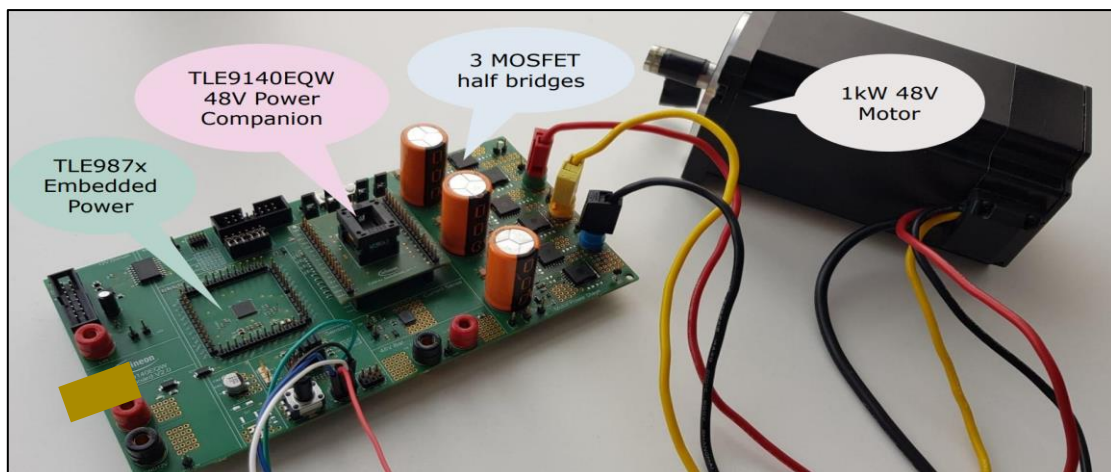
Cel de-al treilea bloc generează semnalele dreptunghiulare, utilizate pentru a comanda semi-punților MOSFET, așa cum se arată în Figura 7.4.2.

Generatorul de tensiune PWM care comandă tranzistoarele în configurație „High-Side” și „Low-Side” are o frecvență de 20kHz. Factorul de umplere („duty cycle”) al tranzistorului folosit în configurație „High-Side” este de 40%, iar pentru cel folosit în configurație „Low-Side” este de 28%, asigurând că nu există suprapunere între semnalele PWM.

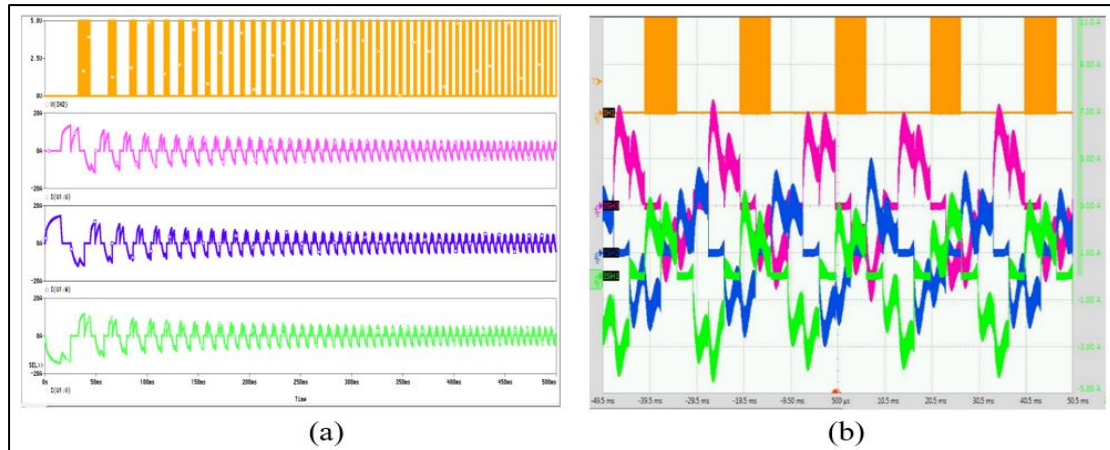


**Figura 7.4.2** Semi-punți MOSFET folosite pentru a comanda un motor BLDC [77]

Pentru a valida modelul comportamental a fost realizat următorul scenariu de laborator prezentat în Figura 7.6.1. Rezultatele de simulare sunt prezentare în Figura 7.6.2, fiind arătate aceleași forme de undă.



**Figura 7.6.1** Aplicația din laborator



**Figura 7.6.2** Rezultatele simulării PSpice (a) – curenți de ieșire (10A) și rezultatele osciloscopului (b)– curenți de ieșire (7A)

Așadar, s-a demonstrat că prin intermediul simulării, motoarele BLDC pot fi modelate și în limbaj SPICE așa cum propune această lucrare pentru a optimiza procesele de verificare și validare. Astfel, modelul de motor este testat într-o aplicație dedicată industriei auto ce are la bază un algoritm dedicat de comandă a trei semi-punți formate din tranzistoare MOSFET. Algoritmul se bazează pe o buclă de reacție, furnizată de unghiul de rotație al motorului. Modelul de motor SPICE a fost dezvoltat folosind parametri reali ai motorului BLDC, iar simulările au demonstrat capacitatea acestuia de a reproduce cu acuratețe comportamentul real al motorului BLDC în condiții dinamice. Parametri de referință specifici modelului de motor sunt **unghiul** și **viteza**. Aceștia sunt folosiți pentru a monitoriza dacă se efectuează o rotație completă.



# Modelarea de sistem

Sinergia dintre simularea digitală și analogică a devenit un subiect din ce în ce mai studiat, iar acest lucru este posibil prin co-simulare. Circuitele integrate devin din ce în ce mai complexe, iar o parte dintre funcțiile analogice sunt înlocuite cu echivalentul lor în domeniul digital deoarece este mai ieftin.

Așadar, și modelul comportamental trebuie să țină pasul cu “*design-ul*”, găsim alternative pentru a descrie funcții digitale. După cum a putut fi observat în această lucrare, starea actuală a sintaxei SPICE constă în componente electrice active și pasive, surse controlate, expresii logice, diferite funcții și operații logice, elemente care sunt foarte potrivite pentru descrierea comportamentului analogic, dar nu suficient pentru descrierea funcțiilor digitale complexe.

SystemC sau MATLAB/Simulink sunt limbaje versatile pentru modelarea la nivel de sistem și permit explorarea arhitecturii, iar SPICE este renumit pentru precizia sa în simularea circuitelor analogice, astfel, îmbinarea lor marchează un progres semnificativ în tehnologia de simulare.

## Dezvoltarea modelului SPI

Pentru dezvoltarea blocului SPI în Simulink a fost urmată documentația produsului Infineon BTS71220-4ESA [65], un comutator inteligent de putere.

Modelul interfeței periferice seriale a fost implementat cu ajutorul componentelor din librăria Simulink și conține un generator de pulsuri de ceas, blocul de transmisie și blocul de recepție.

Așadar, modelul generic al interfeței de comunicație are următorii parametri configurabili:

- Polaritatea și faza semnalului de ceas
- Perioada semnalului de ceas
- Metoda de transmisie: LSB sau MSB
- Lungimea datelor (numărul de biți)

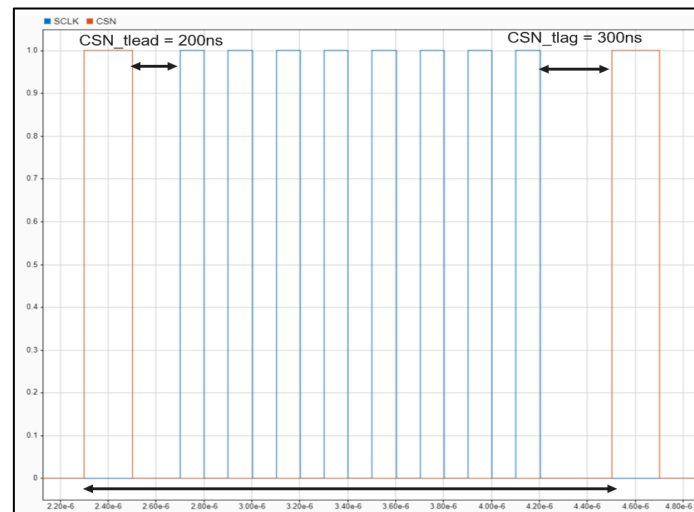
Configurabilitatea modelelor de simulare este foarte importantă deoarece oferă posibilitatea reutilizării unui bloc sau chiar adaptarea unui model comportamental, făcând procesul de dezvoltare mult mai rapid.

Transferul de date este descris în cele ce urmează: datele se transferă pe liniile SI și SO sincronizate de SCLK. Când semnalul CSN tranziționează din 1 în 0, poate începe o nouă comunicație. Datele sunt primite de către periferic pe linia SI și transmise de către acesta pe linia SO. Fiecare comunicație trebuie să fie încheiată atunci când semnalul CSN tranziționează din 0 logic în 1 logic [66].

Când semnalul CSN este în starea de 1 logic, semnalele de la pinii SCLK și SI sunt ignorate și semnalul SO va fi forțat într-o stare de impedanță ridicată. Pe pinul SI datele sunt recepționate sincron cu perioadele ceasului. Informația este transmisă pinul de ieșire SO similar. Numărul perioadelor semnalului de ceas din fiecare cadru este dat de lungimea biților transmiși [66].

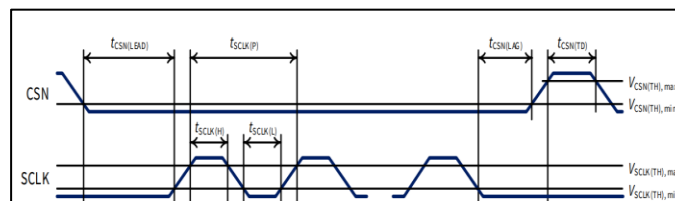
Când semnalul CSN este în starea de 0 logic, pulsurile semnalului de ceas sunt transmise. Pentru a putea începe o comunicație semnalele date de master, CSN și SCLK, trebuie să aibă anumiți timpi de când CSN-ul scade și până când începe semnalul de ceas, la fel și în finalul comunicației, de când ultima perioadă a ceasului se încheie, până când semnalul CSN

tranziționează în 1 logic. Semnalul SCLK trebuie să fie format din numărul de perioade indicat de lungimea biților. Așadar, un cadru de comunicație este prezentat în Figura 8.2.1 [76].



**Figura 8.2.1** Generare semnale CSN și SCLK

Figura 8.2.2 este referința după care au fost modelate și sincronizate cele două semnale CSN și SCLK, respectând cele două întârzieri.



**Figura 8.2.2** Sincronizare CSN și SCLK [65]

Aplicația de sistem este prezentată în Figura 8.2.12 și conține o parte din modelele comportamentale descrise în această teză dar în limbaj Simulink:

Emularea microcontrolerului este formată din:

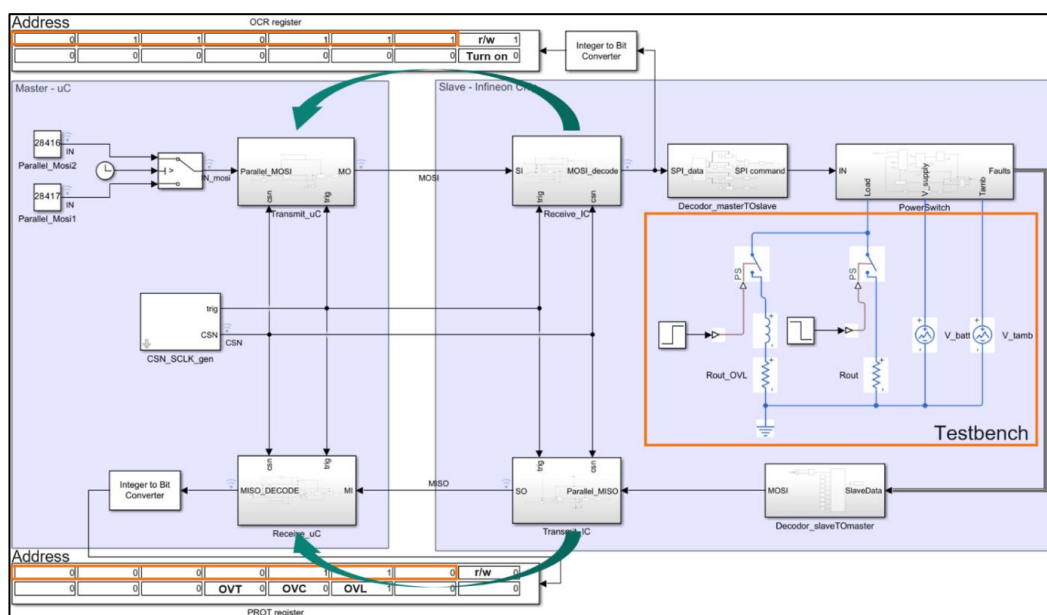
- **Blocul de transmisie** al datelor pe SPI care conține mesajul binar pentru deschiderea și închiderea tranzistorului de putere;
- **Blocul de recepție** al datelor de pe SPI;
- **Generatorul** semnalelor SCLK și CSN.

Comutatorul de putere format din:

- **Blocul de recepție** care primește comenzile de la microcontroler și le trimite mai departe către decodor;
- **Decodorul mesajelor** care interpretează datele și trimite mai departe comenzile către comutator;
- **Modelul comutatorului de putere inteligent** format din circuitul de comandă, tranzistorul de putere și blocurile de protecție; practic ce a fost prezentat în capitolul al șaselea al acestei teze, însă de această dată în limbaj Simulink;
- **Blocul decodor** semnalele de eroare și trimite mesajele;
- **Blocul de transmisie** care trimite bit cu bit mesajele de la periferic către microcontroler.

Profilul de test al aplicației implică comutarea diferitelor sarcini rezistive începând cu funcționarea normală și mai târziu în timpul simulării, ajungând la un eveniment de supracurent, care poate fi observat monitorizând registrul PROT.

În acest moment comenzile care vin la comutatorul de putere sunt executate secvențial fără a fi prioritizate iar mesajele trimise către microcontroler aparțin registrului PROT, conținând doar biți de stare. În realitate există mai multe registre separate pentru fiecare funcționalitate, iar masterul are nevoie de două cadre SPI pentru a primi informațiile.



**Figura 8.2.12** Aplicația de sistem [76]

Acestea fiind prezentate, modelul de SPI [70] dezvoltat în MATLAB/Simulink îndeplinește toate cerințele fișei de date, fiind validat pe baza acestuia, dar și pe baza diferitelor cazuri de utilizare pentru a verifica că toți parametrii cum ar fi: frecvența SCLK, transmisia biților (MSB sau LSB mai întâi), faza și polaritatea semnalului de ceas, lungimea datelor sunt respectate.

Funcționalități precum „daisy chain”, detectarea erorilor de protocol etc. nu au fost luate în considerare.

În concluzie, modelul SPI este complet configurabil (aceasta reprezentând cel mai mare avantaj), îndeplinește cerințele interne referitoare la viteza de simulare, poate fi integrat în multe tipuri de aplicații de sistem, dovedind astfel robustețea sa.

Ca și direcții de dezvoltare viitoare, sunt necesare două noi modele pentru a putea replica fidel întreaga aplicație de sistem: un model de microcontroler Simulink (utilizat pentru a genera semnalele SCLK și CSN) și un bloc de memorie (împreună cu un bloc de decodare) pentru a putea interacționa cu setul de registre, având în vedere tipul acestora (citire, scriere, citire-scriere etc).

## Integrarea SystemC cu modelele SPICE

Această cercetare abordează cea de-a doua metodă de modelare a sistemelor complexe de semnal mixt, în care partea digitală, SystemC, și partea analogică, Spice, trebuie să fie îmbinate și să funcționeze cu precizie.

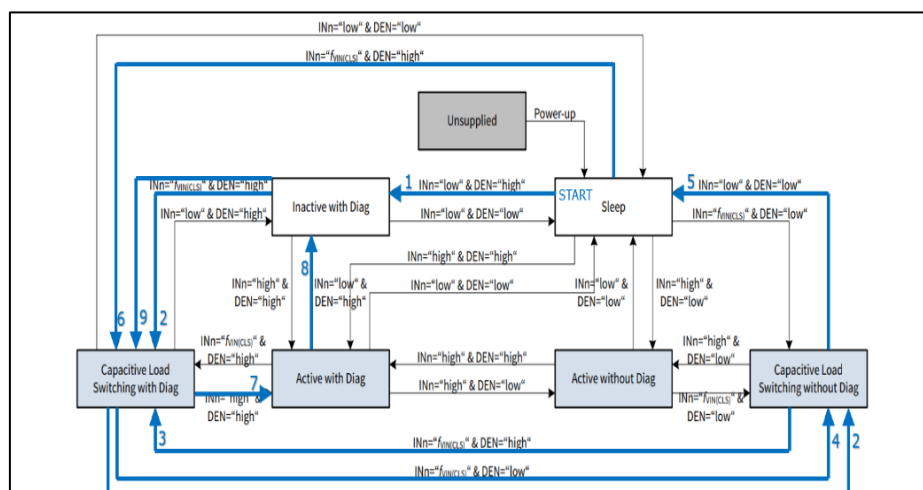
Implementarea SystemC începe cu stabilirea unui mediu de dezvoltare, utilizând instrumente precum Visual Studio și biblioteca SystemC.

Scopul constă în crearea unui model SystemC, care reprezintă parte a sistemului digital. Acest model este dezvoltat folosind o combinație de limbaje de codare C++ și SystemC, subliniind structura modulară și ierarhică a SystemC pentru a încapsula comportamentele complexe ale unui sistem [75].

După ce modelul SystemC a fost realizat, procesul trece spre integrarea acestui model SystemC cu OrCAD, utilizând mediul de simulare Spice. Această integrare este facilitată de programul din pachetul OrCAD CADENCE, numit Device Model Interface (DMI), care permite conectarea dinamică a modelului SystemC în simulările Spice. Pașii cheie includ configurarea DMI pentru a recunoaște modelul SystemC, compilarea modelului într-un format compatibil și stabilirea canalelor de comunicare între mediul SystemC și SPICE pentru a permite co-simularea.

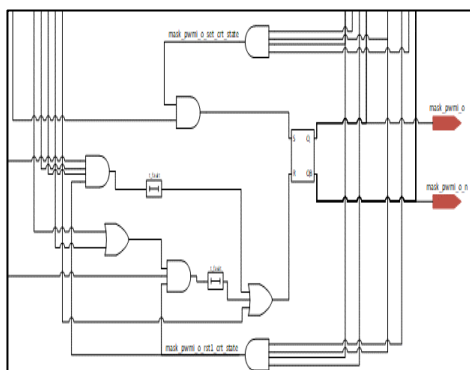
Biblioteca care permite comunicarea între SystemC [71] și SPICE este generată automat ca parte a procesului atunci când este creată Dynamic Link Library.

Un automat de stări (FSM) prezentat în Figura 8.3.1 al unui comutator de putere inteligent a fost realizat atât în limbaj PSpice utilizând porți logice cât și în SystemC. Compararea dintre cele două implementări va fi prezentată demonstrând cât de rapidă și utilă este de metoda bazată pe descrierea SystemC.



**Figura 8.3.1** Automat de stări [72]

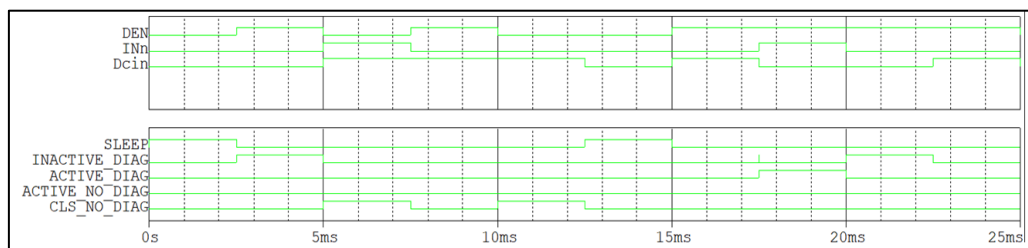
În figurile 8.3.2 și 8.3.3 sunt prezentate cele două metode de implementare.



```
switch(state) {
  case 1:
    if(in[2] == 1){
      if(in[0] == 1)
        state = 32; //CLS_DIAG
      else
        state = 15; //CLS_NO_DIAG
    }
    else {
      if(in[1] == 1 && in[0] == 0)
        state = 8; // ACTIVE_NO_DIAG
      if(in[1] == 1 && in[0] == 1)
        state = 4; // ACTIVE_DIAG
      if(in[1] == 0 && in[0] == 1)
        state = 2; // INACTIVE_DIAG
    }
    break;
}
```

**Figura 8.3.2 Implementare FSM PSpice**      **Figura 8.3.3 Implementare FSM SystemC [75]**

În Figura 8.3.4 sunt rezultatele de simulare obținute utilizând pe de-o parte automatul de stări implementat utilizând cod SPICE și pe de altă parte utilizând cod SystemC. Se poate observa că rezultatele sunt similare și respectă foaia de catalog.



**Figura 8.3.4 Rezultate de simulare utilizând SystemC/SPICE [75]**

Ca o concluzie a acestui studiu, pentru implementarea SystemC, timpul de rulare este de 0.59 secunde, mult mai mic în comparație cu implementarea SPICE, care a durat 8 secunde.

Așadar, pe măsură ce complexitatea circuitului/ sistemului crește, numărul de stări și tranziții în cadrul FSM-urilor crește de obicei, ceea ce poate duce la o creștere exponențială a puterii de calcul. Cu metodele tradiționale de simulare, cum ar fi cele oferite de modelul SPICE, timpii de simulare se pot extinde considerabil, făcând procesul mai greu de implementat, deoarece un produs conține mult mai multe circuite integrate pe lângă automatul de stări. Pe de altă parte, limbajul SPICE este cea mai bună opțiune de modelare a comportamentelor analogice oferind cea mai bună acuratețe. Timpii de simulare pot deveni un blocaj, încetinind durata de dezvoltare.

În schimb, implementarea SystemC [73] reprezintă o abordare mai modernă a simulărilor de sistem, fiind un limbaj de modelare de nivel superior conceput special pentru descrierea sistemelor și a hardware-ului, permite o simulare mai rapidă a sistemelor complexe prin abstractizarea anumitor detalii. Această abstractizare înseamnă că timpul de simulare este redus semnificativ, menținând în același timp precizia necesară [75].

# Concluzii

Acest capitol prezintă rezultatele obținute precum și lista lucrărilor publicate.

## Contribuții originale

Lucrarea de față deschide noi perspective în domeniul simulării, demonstrând utilitatea modelelor de simulare.

[CO1] Modele comportamentale fundamentale ale unor circuite de întârziere pe diferite fronturi precum și modelul comportamental al comparatorului cu histerezis au fost realizate limitându-se numai la realizarea funcționalității de bază. Modele comportamentale ale unor componente active precum și modelarea unui circuit de control al porții unui tranzistor nMOS au fost implementate. Toate aceste blocuri au fost utilizate pentru a modela comportamentul unui comutator de putere inteligent cu protecții. În capitolul respectiv au fost explicate metodele de modelare, și a fost arătat că modelul respectă specificațiile foii de date atât din punct de vedere al parametrilor electrici cât și ca forme de undă.

[CO2] Pentru referința de curent Widlar implementată atât cu tranzistoare bipolare cât și MOS, a fost realizat un studiu matematic care are ca scop reducerea suprafeței ocupată în circuitele integrate. Pe de altă parte a fost realizată o comparație a curenților de ieșire utilizând modele clasice și cele cu canal scurt cu performanțe îmbunătățite. Tensiunea de prag, ca parametru nMOS principal, a fost variată folosind analiza Monte Carlo, demonstrând că modelele predictive (PTM) sunt mai precise, însă deoarece numărul de parametri care descriu ecuațiile matematice ce modelează efectele de canal scurt este semnificativ, viteza de simulare va fi afectată dacă aceste modele vor fi utilizate într-o aplicație cu un nivel de complexitate ridicat.

[CO3] Un alt punct de interes a fost modelarea unui algoritm de control utilizând ca sarcină un model de motor BLDC. În acest studiu a fost demonstrat că motorul poate realiza multiple rotații de la  $-\pi$  la  $\pi$ . Pe de altă parte au fost arătate cele trei faze de curent și comparate cu cele obținute în urma măsurărilor de laborator, iar rezultatele au fost foarte asemănătoare.

Capitolul dedicat acestui subiect explică că algoritmul de control este implementat pe baza unei bucle de reacție dat de unghiul de rotație. Din punctul de vedere al rezultatelor obținute, s-a demonstrat modelarea sarcinii de motor BLDC și comanda acestuia în limbaj Spice, precum și validarea acestei aplicații cu rezultatele din laborator.

[CO4] Modelarea de sistem reprezintă un punct de interes major deoarece este un domeniu nou, care permite emularea și îmbinarea părții analogice cu cea digitală. Astfel, au fost realizate două studii:

- implementarea unei aplicații de sistem (care implică modelul de SPI și un periferic – comutator de putere inteligent) dezvoltată în programul MATLAB/Simulink, modelând

un protocol de comunicație serial configurabil (SPI), realizând astfel transferul de date la nivel de simulare;

- co-simularea dintre limbajul SPICE care poate modela partea analogică foarte precis cu SystemC unde a fost implementat un automat de stări. Acest automat de stări a fost modelat și în limbaj Spice, arătându-se că timpul de rulare pentru SystemC a fost de 0.59 secunde față de PSpice unde simularea a durat 8 secunde.

[CO5] Optimizarea celulei de calcul Gilbert a fost demonstrată prin realizarea modelului unei celule de calcul analogic derivat din celula Gilbert, unde a fost studiat și simulat un circuit analogic de multiplicare, pentru a putea face calcule în timp real cu un număr redus de dispozitive. Tranzistoarele MOSFET funcționează în regiunea de sub prag, permițând curenți scăzuți și, prin urmare, un consum redus de energie. Eroarea curentului de ieșire este mai mică de 0,5% în intervalul de temperatură de funcționare și mai mică de 0,1% datorită variației tehnologice a tensiunii de prag a tranzistorului MOS. Principalele contribuții sunt obținerea unui consum de energie redus și modelarea comportamentală cu analiza Monte Carlo, care arată posibilitatea extinderii acestui circuit la scara întregii rețele neuronale cu erori minime.

Ca și concluzie generală, modelarea comportamentală la nivel de circuit integrat este un domeniu relativ nou care va evolua în timp către o **modelare de sistem** deoarece caracteristica fundamentală a acestei ramuri este aceea de a susține digitalizarea. Acest fapt pornește de la premisa că nu mai este necesară o placă de test reală pentru a fi verificată în laborator, ci utilizarea unui model comportamental cu scopul testării diferitelor funcționalități, cum ar fi blocurile de comandă/ protecții, automate de stări, protocoale de comunicație. Ca și caracteristici generale, un **model comportamental** trebuie să îndeplinească următoarele standarde: să ruleze rapid și să fie robust, să emuleze comportamentul unui dispozitiv, circuit din punct de vedere analogic și/ sau digital, să fie cât mai configurabil și ușor de utilizat, să poată fi utilizat în diferite simulatoare.

**Lista lucrărilor originale****I. Articole științifice indexate în Jurnale Științifice Internaționale**

- [1] **A1. M.J. Cristea, L.A. Gheorghe, L.Dobrescu**, „Behavioral Modelling of Analog Computing Circuit for Artificial Intelligence Neural Networks”, ROMANIAN JOURNAL OF INFORMATION SCIENCE AND TECHNOLOGY, 2025. **Category Quartile Q1.**

**II. Articole științifice indexate în baza Clarivate-Web of Science**

- [2] **L. A. Gheorghe, L. Dobrescu, S. S. Varzaru, M. Craciun, D. Dobrescu**, “*Behavioral Modeling of Current Reference for LEDs Control Applications*”, 229-232, International Semiconductor Conference (CAS), 2020. Publisher: IEEE, ISBN 978-1-7281-1073-8, ISSN 1545-827X, **WOS:000637264600052**
- [3] **P.A. Stefanescu, M.J. Cristea, L.A. Gheorghe, L.Dobrescu**, „Analog-multiply current-mode circuit”, International Semiconductor Conference (CAS), 2024. Publisher: IEEE **ISBN 979-8-3503-5208-5** 979-8-3503-5207-8, ISSN 1545-827X, **WOS:001361909500074.**

**III. Volumele unor manifestări științifice internațional recunoscute, organizate în țară și străinătate, indexate în alte Baze de Date internaționale – baza IEEE**

- [4] **L.A. Gheorghe, C.L. Gogu, R.C. Cavache, L. Dobrescu, D.Dobrescu**, „Simulation Model for Brushless DC Motor Loads Controlling”, International Semiconductor Conference (CAS), 2023. ISSN: 2377-0678 DOI: 10.1109/CAS59036.2023.10303714, Publisher: IEEE.
- [5] **A. Dragomir, L.A. Gheorghe, L. Gogu, D. Shikhar**, Integration of SystemC with PSpice Simulations Models, ECAI, 2025, *în curs de publicare, indexare IEEE.*
- [6] **L.A. Gheorghe, E. Sorega, L. Dobrescu**, SPI Digital Twin in MATLAB/Simulink, ECAI, 2025, *în curs de publicare, indexare IEEE.*
- [7] **L. A. Gheorghe, D. Dobrescu, I. Busu and L. Dobrescu**, "A New Optimization and Statistical Analysis for Widlar Current Source using Predictive MOSFET Models," 2021 Publisher: IEEE, 32nd International Conference on Microelectronics (MIEL), Nis, Serbia, 2021, pp. 227-230, DOI: 10.1109/MIEL52794.2021.9569090, Publisher: IEEE.

**IV. Volumele unor manifestări științifice internațional recunoscute, organizate în țară și străinătate**

- [8] **L. A. Gheorghe, L. Dobrescu**, “*Investigations on Behavioral Modeling – NEW View of the Electronic Circuits*” EPIEM - INNOVATION AND SUSTAINABILITY INTERNATIONAL SCIENTIFIC CONFERENCE, Ediția a VI-a, October 2020. ISSN 2501-6695, ISSN-L 2501-6695
- [9] **L.A. Gheorghe, D. Dobrescu**, „*Application of behavioral modeling for ics investigation*”, **INTERNATIONAL ARCHITECTURAL SCIENCES AND APPLICATION SYMPOSIUM, IKSAD, Turkey, 2021. ISBN: 978-625-7464-51-2**



# Bibliografie selectivă

- [8] MATLAB Masking Fundamentals, [https://www.mathworks.com/help/simulink/ug/block-masks.html?searchHighlight=mask&s\\_tid=srchtitle\\_support\\_results\\_2\\_mask](https://www.mathworks.com/help/simulink/ug/block-masks.html?searchHighlight=mask&s_tid=srchtitle_support_results_2_mask), accesat la data 31.05.2023.
- [9] Model-Based Design, <https://www.mathworks.com/solutions/model-based-design.html>, accesat la data: 22.03.2023.
- [10] **L. A. Gheorghe**, D. Dobrescu, I. Busu, L. Dobrescu, *A New Optimization and Statistical Analysis for Widlar Current Source using Predictive MOSFET models*, Miel, 2021.
- [11] W. Liu, *Mosfet Models for SPICE simulation, including Bsim3v3 and BSIM4*, Wiley & Sons, 2001.
- [12] HSPICE Models Manuals, Version X-2005.09, September, 2005, Available at: <https://www.researchgate.net/file.PostFileLoader.html?id=59d32a3ff7b67eb36527afb2&assetKey=AS%3A545258368507904%401507011133933>
- [13] Y.Cao, *Predictive Technology Model for Robust Nanoelectronic Design*, Springer, 2011.
- [14] Predictive Technology Model Available at: <http://ptm.asu.edu/> accesat la 20.02.2022
- [15] Manual BSIM 4: [https://cmosedu.com/cmos1/BSIM4\\_manual.pdf](https://cmosedu.com/cmos1/BSIM4_manual.pdf)
- [22] M. Cheng, L. Yang, Z. Ding, S. Li, J. Lei, *Circuit design of a novel analog multiplier*, 2023 9th International Conference on Control Science and Systems Engineering (ICCSSE), Shenzhen, China, pp. 386-390, 2023.
- [23] T. Unuk, R. Arslanalp, S. Tez, *Design of current-mode versatile multi-input analog multiplier topology*, AEU - Intl. Jour. of Electronics and Comm., vol.160, 2023.
- [24] B. Gilbert, *Design considerations for BJT active mixers*, Low-Power HF Microelectronics: A Unified Approach, Jul. 1996.
- [25] Analog Devices Inc., *Analog Multipliers*, available online at: <https://www.analog.com/media/en/training-seminars/tutorials/MT-079.pdf>
- [26] D. Dobrescu, B. Cretu, E. Simoen, A. Veloso, A. Voicu-Spineanu, L. Dobrescu, *Si GAA NW FETs threshold voltage evaluation*, Solid-State Electronics, vol.194, 2022.
- [27] Cadence Virtuoso Studio, available online at: [https://www.cadence.com/en\\_US/home/tools/custom-ic-analog-rf-design/virtuoso-studio.html](https://www.cadence.com/en_US/home/tools/custom-ic-analog-rf-design/virtuoso-studio.html)
- [28] A. Wand, B.H. Calhoun and A.P. Chandrakasan, *Sub-threshold Design for Ultra Low-Power Systems*, Springer, New York, 2006.
- [29] P.A. DURAN, *A Practical Guide to Analog Behavioral Modeling for IC System Design*, Springer Science & Business Media, New York, 2012, pp.33–35.
- [30] L. Dobrescu, D. Dobrescu, *Modelarea avansată a dispozitivelor MOS*, 104 pag., Ed. Printech, ISBN 973-652-561-9, București, 2002.
- [34] *Bridging Theory into Practice*, Published by Infineon Technologies AG Edition 2008.

- [38] B. Razavi., M. Graw-Hill, *Design of Analog CMOS Integrated Circuits* INTERNATIONAL EDITION, 2016.
- [39] BTS3800SL Infineon Technologies Datasheet : [https://www.infineon.com/dgdl/Infineon-BTS3800SL-DS-v01\\_01-EN.pdf?fileId=5546d4625a888733015aa9b0af2a361e](https://www.infineon.com/dgdl/Infineon-BTS3800SL-DS-v01_01-EN.pdf?fileId=5546d4625a888733015aa9b0af2a361e) accesat la data: 22.05.2023.
- [42] **L. A. Gheorghe**, L. Dobrescu, S. S. Varzaru, M. Craciun, D. Dobrescu, *Behavioral Modeling of Current Reference for LEDs Control Applications*, 229-232, International Semiconductor Conference (CAS), 2020.
- [45] BTS436L2G Infineon Technologies Datasheet: [https://www.infineon.com/dgdl/Infineon-BTS436L2G-DS-v01\\_00-EN.pdf?fileId=5546d4625a888733015aa9aff33e35e5](https://www.infineon.com/dgdl/Infineon-BTS436L2G-DS-v01_00-EN.pdf?fileId=5546d4625a888733015aa9aff33e35e5)
- [57] PSpice Brushless DC Motor Model. Available online: <https://www.pspice.com/resources/application-notes/brushless-dc-motor-model> (accesat la data 14.01.2024).
- [58] P. Bauer, P. Duijsen, *Modeling and Simulation for Power Electronics and Electrical Drives*, Proceedings of the International Power Electronics Conference: PCIM 2001 Europe, Nürnberg, June 19 - 21, **2001**. ISBN: 3928643274, 9783928643276.
- [59] B. K. Bose, *Voltage-Fed Converters*, Modern Power Electronics and AC Drives, Prentice Hall PTR, Upper Saddle River, **2002**. pp 210-240 .
- [60] S. T. Jo, H. S. Shin, Y.G. Lee, J. H. Lee, J. Y. Choi, *Optimal Design of a BLDC Motor Considering Three-Dimensional Structures Using the Response Surface Methodology*, Energies, *15*, 461, 2022.
- [65] Datasheet BTS71220-4ESA, Infineon Technologies AG, Rev. 1.10, 23-03-2021. [https://www.infineon.com/dgdl/Infineon-BTS71220-4ESA-DS-v01\\_00-EN.pdf](https://www.infineon.com/dgdl/Infineon-BTS71220-4ESA-DS-v01_00-EN.pdf), 2021.
- [66] I. I. b. Jamaludin, H. b. Hassan, *Design and Analysis of Serial Peripheral Interface for Automotive Controller*, IEEE Student Conference on Research and Development (SCOReD), Batu Pahat, Malaysia, 2020, pp. 498-501, 2020.
- [71] O. S. Initiative, IEEE 1666-2005 *Standard SystemC Language Reference Manual*, 2005.
- [72] BTG7090-2EPL datasheet. Available online: <https://www.infineon.com/cms/en/product/power/smart-power-switches/high-side-switches/profet-load-guard-12v-automotive-smart-high-side-switch/btg7090-2epl>, accesat la data 19.04.2024.
- [73] J. E. Hopcroft, R. Motwani, J. D. Ullman, *Introduction to Automata Theory, Languages, and Computation*, Second Edition, pp. 37-81, 2001.
- [74] M. J. Cristea, **L. A. Gheorghe**, L. Dobrescu, „Behavioral Modelling of Analog Computing Circuit for Artificial Intelligence Neural Networks”, ROMANIAN JOURNAL OF INFORMATION SCIENCE AND TECHNOLOGY, DOI: 10.59277, pp. 51–62, 2025.
- [75] A. Dragomir, **L. A. Gheorghe**, L. Gogu, D. Shikhar, Integration of SystemC with PSpice Simulations Models, ECAI, 2025, *in curs de publicare, indexare IEEE*.
- [76] **L. A. Gheorghe**, E. Sorega, L. Dobrescu, SPI Digital Twin in MATLAB/Simulink, ECAI, 2025, *in curs de publicare, indexare IEEE*.

[77] **L.A. Gheorghe**, C.L. Gogu, R.C. Cavache, L. Dobrescu, D.Dobrescu, „Simulation Model for Brushless DC Motor Loads Controlling”, International Semiconductor Conference (CAS), 2023. ISSN: 2377-0678 DOI: 10.1109/CAS59036.2023.10303714, Publisher: IEEE.